

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成25年 5月 9日現在

機関番号：16401

研究種目：基盤研究（C）

研究期間：2010～2012

課題番号：22500049

研究課題名（和文）

次世代集積システム設計のタイミング保証インクリメンタル物理設計法の研究

研究課題名（英文）

Timing Assured Incremental Physical Design Methods for Next LSI System

研究代表者

豊永 昌彦 (MASAHIKO TOYONAGA)

高知大学・教育研究部自然科学系・教授

研究者番号：40346705

研究成果の概要（和文）：

本研究は、次世代 VLSI システムのための新しいタイミング予測法およびその結果を保証するインクリメンタル(一部改良)物理的設計システムの確立を目指して 2 つの重要な技術を確立した: 1 つは、数秒で高精度時間推定できる高速な配線方式の提案、およびその検証、およびクロストークによるタイミング・エラーを回避できる詳細配線方式とその検証である。

研究成果の概要（英文）：

This research aimed at establishment of a new timing performance prediction method and its assured incremental (partial improvement) physical design system for next generation VLSI system. It established two important techniques: one is a proposal of super-high-speed routing method and its verification for high accuracy timing estimation in a few seconds, the other is a cross-talk timing-error-free detailed routing method and its verification.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010年度	1,400,000	420,000	1,820,000
2011年度	1,000,000	300,000	1,300,000
2012年度	1,000,000	300,000	1,300,000
年度			
年度			
総計	3,400,000	1,020,000	4,420,000

研究分野：総合領域

科研費の分科・細目：情報学・計算機システムネットワーク

キーワード：物理設計, VLSI, タイミング, クロストーク,

1. 研究開始当初の背景

次世代集積システムの製造プロセス微細化に伴うクロストーク、電圧降下や製造バラツキに起因するタイミング保証の技術は、まだ研究途上である。これらの問題解決のためマスクレイアウト設計など物理設計技術では、ベストエフォート型(可能なら品質向上する)から確実な性能保証を可能にする保証型への進化が不可欠である。これが確立すれ

ば前段階の設計まで戻って修正を繰り返すことがなくなり設計長期化や性能改善が可能となる。

2. 研究の目的

本研究の目的は、次世代 VLSI システムのための新しいタイミング予測法およびその結果を保証するインクリメンタル(一部改良)物理的設計システムの確立を目指したも

のである。

3. 研究の方法

研究は次のサブテーマとして行う。

- (a)仕様推定用プロト物理設計法の研究
本研究室が有する超高速配置手法を配線技術へ展開しプロト物理設計法の確立する。
- (b)推定保障するインクリメンタル設計法の研究

配置モデルおよび配線モデルを研究して、タイミングエラーを回避する配線法の提案と実証により新たなインクリメンタル物理設計法を提案する。

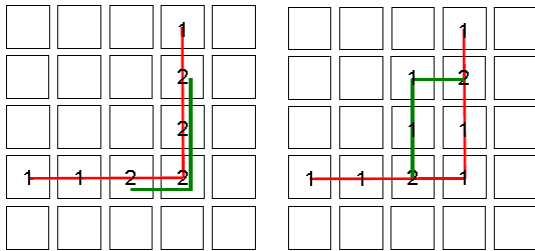
- (c)システムL S I 設計フローによる上記技術の有機的评价

集積システム設計におけるサブテーマ(a),(b)の技術の有効性を確かめるための評価用回路設計と設計評価をおこなう。

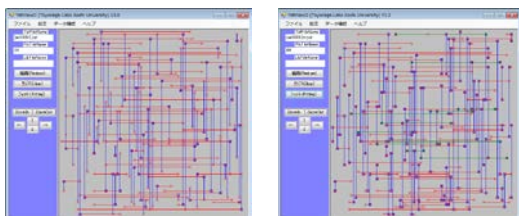
4. 研究成果

- (a)仕様推定用プロト物理設計法の研究

2端子ネットの高速配線手法を開発し配線長、配線間隔が詳細配線と同等になることを確認し高精度に推定する技術を開発した。



(図1) 二端子高速配線法の配線モデル



(図2) 二端子超高速配線と詳細配線の形状比較

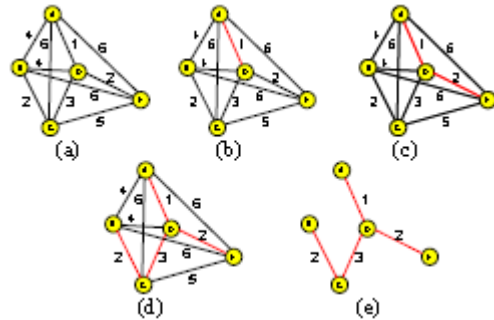
(表1) 二端子超高速配線と詳細配線の速度比較

size 80x80	処理時間(msec)		速度比
ネット数	提案手法	迷路配線	迷路/提案
30	1.22	16.45	13.48
50	1.68	26.83	15.97
80	2.07	42.31	20.44
100	2.19	51.00	23.29

図1は配線経路決定で用いた混雑度評価モデルおよび図2は配線結果の比較である。より重複がない経路のモデルで実際の配線に近い形状が求められていることが確認できる。表1は、配線処理時間比較を示し、詳細配線

に比べて13~23倍の高速化が実現していることがわかる。

本手法を多端子ネットへ拡張し、プロと物理設計用配線法を確立した。多端子への拡張において、図3に示すプリム法を用いて詳細配線と同等な配線経路を得よう工夫している。表2に超高速配線法と詳細配線法との時間比較を示す。実用回路(8ビットマイコン回路)において、313倍高速化が実現していることがわかる。また、図4に本手法で得られた配線結果と詳細配線結果を示すが、類似する経路が得られていることがわかる。



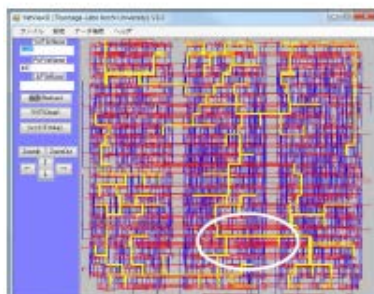
(図3) プリム法による多端子高速配線順番決定

(表2) 多端子超高速配線と詳細配線の速度比較

回路名	処理時間(sec)		速度比
	提案手法	迷路配線手法	
テスト用回路1	0.00194	0.04635	23.89
テスト用回路2	0.00259	0.06585	25.42
テスト用回路3	0.00345	0.0803	23.28
実回路	0.08761	27.446	313.27



(a) 詳細配線による8bit マイコンの配線形状



(b) 提案手法配線による8bit マイコンの配線形状

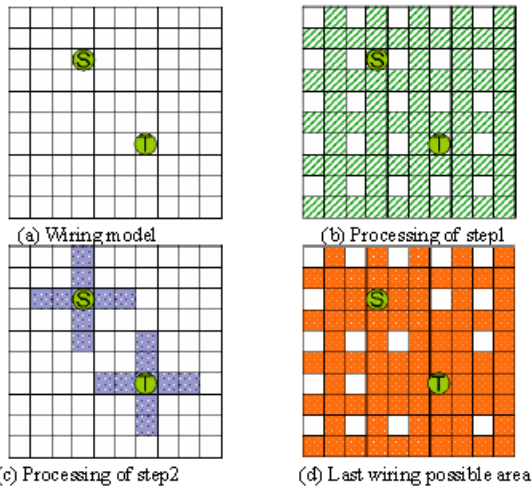
(図4) 超高速配線と詳細配線の形状比較

(b) 推定保障するインクリメンタル設計法の研究

タイミング推定を保障するため、配線相互のクロストークを回避する配線法を開発し、クロストーク回避可能であることを実証した。表2に詳細配線と提案手法によるクロストーク量を示す。本手法では、ほぼ0となっていることがわかる。また、表3にクロストーク回避に向けた配線モデル、(a)配線対象の端子、(b)通過可能格子、(c)補助格子、(d)配線可能格子の全景を示す。

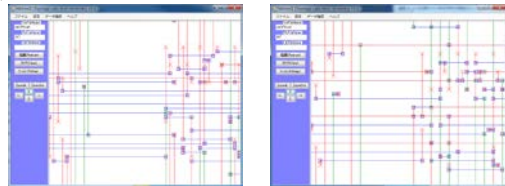
(表3) クロストーク発生量の比較

Data Spec		Exec. time (sec)		# of Fail		Length of parallel	
size	net	MR	CFMR	MR	CFMR	MR	CFMR
100	100	0.14	0.08	0	0	7	67
200	100	0.52	0.31	0	0	171	2
200	200	1.02	0.58	0	0	140	3
200	100	1.21	0.67	0	0	223	2
300	200	2.28	1.33	0	0	208	4
300	400	4.48	2.38	1	58	241	3
500	100	3.41	1.96	0	0	305	2
500	200	6.26	3.79	0	0	255	2
500	400	12.52	7.32	0	0	284	3
800	100	8.48	6.17	0	0	554	2
800	200	17.59	12.07	0	0	574	2
800	400	34.67	23.87	0	0	557	3
800	800	70.24	49.14	0	1	652	3
testMC1		31.36	29.2	12	13	248	13
testMP2		7109.71	7953.19	274	2386	1112	7

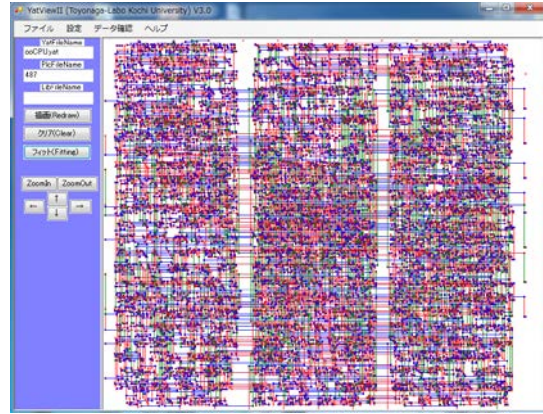


(図5) 超高速配線と詳細配線の形状比較

本手法による配線結果を図6に示す。図6(a)が従来の詳細配線、(b)が提案するクロストーク回避配線結果である。配線間が広く開けられ相互のクロストーク影響が回避されていることがわかる。図7に回路全景を示す。



(図6) 詳細配線とクロストーク回避配線の比較



(図7) 本研究で設計された物理設計の全景

(c) システムLSI設計フローによる評価
集積システム設計におけるサブテーマ(a)、(b)の技術の有効性を確かめるための評価用回路設計と設計評価を8ビットマイコンと演算器2種類でおこない効果を確認した。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計7件)

- ① 岡村 歩, 藤井 良弥, 豊永 昌彦, "物理設計予測に向けた多端子を扱う超高速配線法の研究," 高知の情報科学, Vol. 5. No. 1, pp. 1-6, (March, 2013) 査読無
- ② 藤井良弥, 中井駿介, 村岡道明, 豊永昌彦, "領域制約によるクロストークフリー迷路配線法," 情報処理学会 DA シンポジウム 2012 論文集, Vol. 2012, No. 5, pp. 181-186 (岐阜, Sep, 2012) 査読有
- ③ 藤井 良弥, 中井 駿介, 寺田 翔太, 村岡 道明, 豊永 昌彦, "GPGPUを用いた迷路配線の並列アルゴリズムの一手法," 高知の情報科学, Vol. 4. No. 8, pp. 1-9, (March, 2012) 査読無
- ④ 齊藤未来, 豊永 昌彦, "L型経路を用いた超高速多層配線法," 高知の情報科学, Vol. 4. No. 6, pp. 1-6, (March, 2012) 査読無
- ⑤ 中井駿介, 藤井良弥, 寺田翔太, 村岡道明, 豊永 昌彦, "GPGPUを用いた迷路配線実装の一手法," 情報処理学会 DA シンポジウム 2011 論文集, Vol. 2011, No. 8, pp. 147-152, (岐阜, Sep, 2011) 査読有
- ⑥ 丸岡 翔, 豊永 昌彦, 村岡 道明, "動的クロストーク解析手法の改良と評価," 高知の情報科学, Vol. 13. No. 5, (March 2011) 査読無
- ⑦ 寺田翔太, 宮城悠, 村岡道明, 豊永 昌彦, "確率論的配置手法によるパッケージ配線手法の一手法," 情報処理学会 DA シンポジウム 2010 論文集, Vol. 2010, No. 7, pp. 21-26. (石川, Sep, 2010) 査読有

〔学会発表〕(計10件)

- ①岡村 歩,藤井良弥,豊永昌彦, "物理設計予測に向けた多端子を扱う超高速配線法の検討," 平成 24 年度電気関係学会 四国支部連合大会 1-5(2012年9月29日香川) 査読無
- ②Syunsuke Nakai, Yoshiya Fujii, Masahiko Toyonaga, "A Parallel Divided-Area Routing Method on GP-GPU," The Shikoku-section Joint Convention of the Institutes of Electrical and related Engineers(SJCIEE), 1-18 (Sep. 29, 2012, Kagawa) 査読無
- ③謝 壮栄, 山中卓也, 豊永昌彦, "GP-GPU による SA 配置改善の並列化の検討," 平成 24 年度電気関係学会 四国支部連合大会 1-19 (2012年9月29日香川) 査読無
- ④Yoshiya Fujii, Syunsuke Nakai, Michiaki Muraoka, Masahiko Toyonaga, "A Study of Crosstalk-Free Maze-Router," The Shikoku-section Joint Convention of the Institutes of Electrical and related Engineers (SJCIEE), 1-21(Sep. 29, 2012, Kagawa) 査読無
- ⑤藤井良弥, 中井駿介, 村岡道明, 豊永昌彦, "GP-GPU を用いた並列迷路配線法の検討," 平成 23 年度電気関係学会 四国支部連合大会講演論文集 1-25 (2011年9月23日阿南高専) 査読無
- ⑥斉藤未来, 豊永昌彦, "超高速配線手法の検討," 平成 23 年度電気関係学会 四国支部連合大会講演論文集 1-28 (2011年9月23日阿南高専) 査読無
- ⑦山中卓也, 寺田翔太, 村岡道明, 豊永昌彦, "GP-GPU を用いた並列配置手法の評価," 平成 23 年度電気関係学会 四国支部連合大会講演論文集 1-29 (2011年9月23日阿南高専) 査読無
- ⑧ Shota Terada, Michiaki Muraoka, Masahiko Toyonaga, "A Study on the Effectiveness of Crosstalk-Avoiding," the Shikoku-section Joint Convention of the Institutes of Electrical and related Engineers. 1-31 (Sep. 2011, Anan-CT.) 査読無
- ⑨田村良介, 寺田翔太, 宮城 悠, 豊永昌彦, "クロストーク回避配置のクロストーク推定法の検証," 平成 22 年度電気関係学会 四国支部連合大会 1-11 (2010年9月25日愛媛大) 査読無
- ⑩ Haruka Miyagi, Michiaki Muraoka, Masahiko Toyonaga, "An Optimal ECO Stage Decision in SoC Design based on Placement ECO Prediction," the Shikoku-section Joint Convention of the Institutes of Electrical and related Engineers. 18-16 (Sep. 2010, Ehime-univ) 査読無

6. 研究組織

(1) 研究代表者

豊永 昌彦 (MASAHIKO TOYONAGA)
高知大学・教育研究部自然科学系・教授
研究者番号：40346705

(2) 研究分担者

村岡 道明 (MICHIAKI MURAOKA)
高知大学・教育研究部自然科学系・教授
研究者番号：80444777

(3) 連携研究者

なし