

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 24 年 5 月 24 日現在

機関番号：14401

研究種目：挑戦的萌芽研究

研究期間：2010～2011

課題番号：22656083

研究課題名（和文）

三次元ウェハレベル実装を目指したマルチフェイズ接合法の開発

研究課題名（英文）

Development of multi-phase bonding for wafer level processing of 3D system in package

研究代表者

藤本 公三 (FUJIMOTO KOUZOU)

大阪大学・大学院工学研究科・教授

研究者番号：70135664

研究成果の概要（和文）：近年，電子デバイスの高密度化および使用環境の高温化にともない，200℃以上での使用環境に耐えうる Cu 接合部を 300℃以下のプロセス温度で作製する必要がある．本研究では接合界面に Sn/Cu 多層薄膜をインサート材として用いることで，接合部に固液共存状態を作り出して接合し，接合部を高融点化合物にすることに成功した．また Zn をインサート層中に微量添加することで接合部に形成されるボイドを抑制し，高い信頼性を持つ合金接合部の形成を達成した．

研究成果の概要（英文）：Recently, high performance copper joint is really needed to be used at high temperature with increasing demand in high density packaging technology. The bonding process must be carried out less than 300 °C. In the present study, Cu and Sn were interlaminated at the faying surface, which produced multi-phases interlayer during the bonding process. The conclusive bond layer consisted of Cu₃Sn which is high melting point intermetallic compound. Moreover, the voids could be reduced by addition of tiny bit of zinc.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2010 年度	2,100,000	0	2,100,000
2011 年度	1,000,000	300,000	1,300,000
年度			
年度			
年度			
総計	3,100,000	300,000	3,400,000

研究分野：電子システムインテグレーション

科研費の分科・細目：5103

キーワード：低温接合，銅，高融点金属間化合物，マイクロ接合，低融点金属

1. 研究開始当初の背景

半導体デバイスはその小型化・高速化・大容量化・低消費電力化および高機能化の要求が高まっており，複数の LSI からなるシステムを 1 つのパッケージに収める SiP(System in Package)やセンサ，機構部品を組込んだ MEMS(Micro Electro Mechanical Systems)デバイスの開発が進められている。これら、SiP,

MEMS デバイスにおける実装は，従来の表面実装から 3 次元実装に向けて急速にシフトしている。これらの実装は，基本的に Si-Si, Si-ガラス間の面実装であり，Si ウェハの厚みが数十 μm と薄く，特に，ウェハサイズでの実装では，接合層の厚みを μm オーダーにする必要があり，従来のはんだ接続や導電性樹脂接続では困難である。このような，MEMS,

SiP パッケージの 3 次元ウェハレベル実装法では、面精度の確保、低熱抵抗、高電気伝導の確保が必要なのは言うまでもなく、そのためにボイドや中間層がほとんど残留しないような銅同士の直接低温（250℃以下）接合が理想となる。しかし、銅の融点から考えられる固相拡散接合温度は少なくとも 700-800℃と非常に高温であり、低温で接合するためには接合面粗さの仕上げ精度、スパッタリングといった前処理、あるいは超高真空といった雰囲気制御が必須で実験室レベルからの脱却が困難である。それゆえ、300℃程度で Cu 同士あるいは Si と Cu を接合できる新しいプロセスが求められている。

2. 研究の目的

本研究では、被接合対象間に複数の材料を薄膜で供給し、接合部に固相および液相を共存させる。それらマルチフェイズ間の反応を利用し、接合中に高融点化合物を形成させて低温で銅同士の接合する方法を開発する。またその接合プロセスおよび接合面への供給材料の最適化を図った。

3. 研究の方法

無酸素銅(C1020)を供試材料として用いた。接合面は、φ3 mm と φ5 mm の銅試料の片面をそれぞれエメリー紙 4000 番まで研磨した後、0.3 μm、0.05 μm の Al₂O₃ でバフ研磨を行い鏡面に仕上げた。その後、接合面を 1.5% 塩酸による酸化膜除去処理を 90 s、さらにエタノールによる超音波洗浄を 180 s 行い表面洗浄し、抵抗加熱方式の蒸着装置を用い Cu と Sn の真空蒸着を行った。Sn を単層で 1.0 μm 成膜したもの、また母材側から Sn/Cu/Sn/Cu/Sn、Sn/Cu/Sn、Sn/Zn/Cu/Sn、Sn/Zn/Sn となるように交互に成膜したものを用意した。

Fig. 1 は、Cu/Sn 多層薄膜材の接合前断面を示したものである。蒸着面同士をつきあわせて、赤外線加熱炉を用いて接合した。接合条件は加圧力 40 MPa、接合温度 300 °C と一定とし、接合時間は 180 から 3600 s まで変化させた。

継手強度はせん断試験によって評価した。接合界面は走査型電子顕微鏡 (SEM) および透過型電子顕微鏡 (TEM) を用いて観察した。

4. 研究成果

(1)Cu/Sn 多層膜を用いた接合

Fig.2 は接合面に Sn 単層を蒸着して接合した継手と Cu/Sn 多層膜を蒸着して接合した継手の、界面強度と接合時間の関係を示したものである。Sn のみを蒸着した試料を接合した場合、接合時間の増加とともに継手のせん断応力および伸びが上昇した。接合時間 300 s の場合、せん断応力 74 MPa、伸び 10 % であ

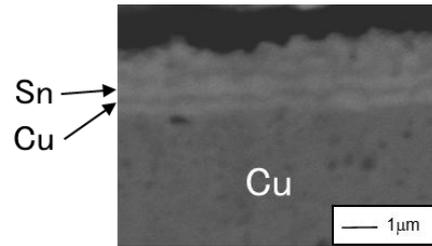


Fig.1 接合面の断面 (Sn/Cu 多層膜)

ったのに対して、接合時間 3600 s の場合、せん断応力が 104 MPa、伸びが 35%と大きく上昇した。接合部は接合時間とともに $(\text{Cu}+\text{Sn}+\text{Cu}_6\text{Sn}_5)\Rightarrow(\text{Cu}+\text{Cu}_6\text{Sn}_5+\text{Cu}_3\text{Sn})\Rightarrow\text{Cu}_3\text{Sn}$ と相変態した。高強度継手の接合界面は Cu₃Sn 単一層で形成されている。

これに対して、Cu と Sn の多層薄膜を接合面に蒸着した試料を接合した場合も、接合時間の増加とともに継手のせん断応力および伸びの上昇がみられ、接合時間 180 s、300s、600s においてせん断応力がそれぞれ 89 MPa、138 MPa、143 MPa となった。また、最大せん断強度は 140 MPa であり、Sn 単層のみを蒸着した試料を接合した場合に比べて 40 % の強度向上が達成された。

Cu と Sn の多層薄膜を接合面に蒸着した試料を接合した接合界面も接合時間とともに $(\text{Cu}+\text{Sn}+\text{Cu}_6\text{Sn}_5)\Rightarrow\text{Cu}_3\text{Sn}$ と相変態することが、Cu₃Sn 単一層を形成する接合時間は 300 s であり Sn 単層のみを蒸着した試料を接合した場合に比べて約 92 %接合時間が短縮された。多層薄膜を蒸着することで Sn 液相と Cu 固相が接触する箇所が増えたため短時間での接合が達成された。

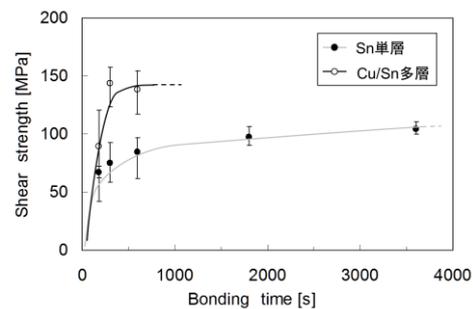


Fig.2 Sn 単層膜および Cu/Sn 多層膜を用いた Cu 接合体の界面せん断強さ。

(2)Zn 添加によるボイドの低減

銅の接合プロセスにおいてインサート材層として Sn 単層薄膜材と Cu/Sn 3 層薄膜材、Cu/Sn/Zn 4 層薄膜材を蒸着した場合のそれぞれにおいて接合部の断面観察・分析を行った。Sn 単層薄膜材と Cu/Sn 3 層薄膜材を比較

した場合 Cu/Sn 3 層薄膜材を供給した場合のほうが短時間で接合部がすべて Cu_3Sn となった。多層薄膜を蒸着することで Sn 液相と Cu 固相が接触する箇所が増えたため短時間での接合が達成された。また Sn 単層薄膜材と Cu/Sn 3 層薄膜材を蒸着した場合、接合時間が増加し Cu_3Sn の成長と共に接合層と母材の界面にカーケンダルポイドが発生した。このカーケンダルポイドの低減のために Zn を微量添加することを試みた。

Cu/Sn の 3 層薄膜に Zn を微量に添加した場合の接合部 TEM 写真を Fig.3 に示す。Zn を微量に添加した場合、Cu/Sn の 3 層薄膜の場合と比較して Cu_3Sn の形成速度は低下した。また Zn を微量添加した場合、接合時間 300s ですでに Cu_3Sn の結晶粒径は Cu 母材近傍で 100nm 程度となっており、Cu 母材近傍以外の Cu_3Sn の結晶粒径 (約 250nm) と比較して微小な結晶粒であった。さらに、接合時間が増加し 1800s の場合では、接合部全体が Cu_3Sn 合金となり Cu 母材近傍以外の Cu_3Sn は約 1 μm の結晶粒に成長していた。これに対して母材/ Cu_3Sn 層界面近傍の Cu 近傍の Cu_3Sn 粒は、接合時間が 300 s のときとほとんど変わらない 100-200nm 程度の微小な結晶粒径を維持していた。

TEM-EDX 分析の結果、この接合層と母材の界面および母材近傍の Cu_3Sn 粒の界面に Zn が偏析していることが明らかになった。この Zn 偏析によって Cu の拡散が阻害され Cu と Sn の相互拡散の均衡が成り立ち、母材の Cu と Cu_3Sn の界面のカーケンダルポイドが減少したと考えられる。

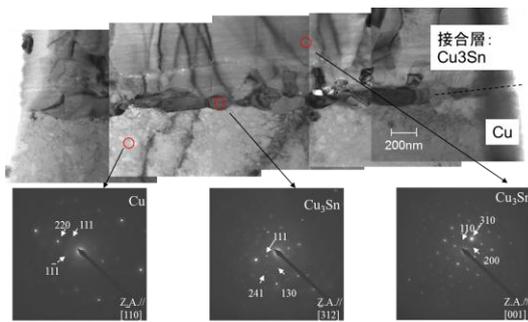


Fig.3 Cu/Sn/Zn 蒸着膜を用いた Cu 接合部の透過電子顕微鏡観察

(3)Cu 電極/Si チップへの適用

本プロセスのパワーデバイスの電極接合への適応性について検討するため、Cu と Si チップを Sn および Cu/Sn 多層膜を介して接合した。

Cu 板に Cu/Sn 多層薄膜を蒸着した場合、蒸着時点ですでに Cu_6Sn_5 が形成し、230°C まで

の昇温過程で Cu_3Sn の形成が始まった。Si チップに Au/Sn/Cu/Sn となるように多層薄膜を蒸着した場合、蒸着時点で Cu_6Sn_5 、 AuSn_2 が形成し、230°C までの昇温過程で Cu_3Sn が、300°C までの昇温過程では $\text{Au}_6.6\text{Cu}_9.6\text{Sn}_{3.8}$ が形成した。また、Au/Cu/Sn の順に多層薄膜を蒸着した場合、 AuSn_2 および $\text{Au}_6.6\text{Cu}_9.6\text{Sn}_{3.8}$ は形成しなかった。Sn 単層を Cu 板と Si チップにそれぞれ蒸着し接合した場合、界面反応層は Cu_3Sn と Au-Cu-Sn 合金の 2 層で構成された。また、界面反応層内で Cu_3Sn は固相拡散によって成長することがわかった。Sn 単層を蒸着した Cu 板と、Au/Cu/Sn となるように蒸着した Si チップを接合した場合、界面反応層は Cu_3Sn 、Cu および Au で構成され、Au-Cu-Sn 合金は形成しなかった。温度

サイクル試験においては、応力集中部である接合界面端部の硬い Au-Cu-Sn 合金層から Al 層内部でクラックが発生した。また、 Cu_3Sn と Au-Cu-Sn 層で構成された接合部は、Sn-5Sb はんだペーストを用いた接合部よりも高い温度サイクル信頼性を有することがわかった。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計 3 件)

(1) T. Fujimoto, S. Fukumoto, T. Miyazaki, Y. Kashiba, K. Shiotani, K. Fujimoto: Bonding of copper to silicon chips using vapor-deposited tin film, Journal of Physics, 2012 (accepted). 【査読有り】

(2) 宮崎高彰, 藤本高志, 松嶋道也, 福本信次, 藤本公三: 銅の低融点薄膜接合においてインサート層構造が接合部特性に与える影響, 18th Symposium on "Microjoining and Assembly Technology on Electronics", (2012) 39-42. 【査読有り】

(3) 宮崎高彰, 田中篤志, 松嶋道也, 福本信次, 藤本公三: Cu/Sn 多層薄膜の固液反応を利用した電子デバイスの電極接合, 第 20 回マイクロエレクトロニクスシンポジウム講演論文集(MES2010), Vol.20, (2010).31-34. 【査読有り】

〔学会発表〕(計 5 件)

(1) 宮崎高彰, 藤本高志, 松嶋道也, 福本信次, 藤本公三: 銅の低融点薄膜接合においてインサート層構造が接合部特性に与える影響, 第 18 回「エレクトロニクスにおける μ 接合・実装技術」シンポジウム. (2012 年 1

月 31 日, パシフィコ横浜).

(2) T. Fujimoto, S. Fukumoto, T. Miyazaki, Y. Kashiba, K. Shiotani, K. Fujimoto:

Bonding of copper to silicon chips using vapor-deposited tin film, International symposium on materials science and innovation for sustainable society, ECO-MATES 2011, Nov.28-30, 2011. (Suita, Osaka)

(3) 藤本高志, 福本信次, 宮崎高彰, 松嶋道也, 塩谷景一, 加柴良裕, 藤本公三: 低融点蒸着膜インサートを用いた Si 半導体チップ電極への銅リードの接合, H23 年度 溶接学会秋季全国大会, (2011 年 9 月 9 日 皇學館大学).

(4) 宮崎高彰, 田中篤志, 松嶋道也, 福本信次, 藤本公三: Cu/Sn 多層薄膜の固液反応を利用した電子デバイスの電極接合, 第 20 回マイクロエレクトロニクスシンポジウム(2010 年 9 月 9 日, 立命館大学).

(5) 福本信次, 田中篤志, 松嶋道也, 藤本公三: 界面の多層薄膜化による銅の低温接合性向上, H22 年度 溶接学会春季全国大会, (2010 年 4 月 22 日 東京ビッグサイト).

[図書] (計 0 件)

[産業財産権]

○出願状況 (計 0 件)

名称:

発明者:

権利者:

種類:

番号:

出願年月日:

国内外の別:

○取得状況 (計 0 件)

名称:

発明者:

権利者:

種類:

番号:

取得年月日:

国内外の別:

[その他]

ホームページ等

6. 研究組織

(1) 研究代表者

藤本 公三 (FUJIMOTO KOUZOU)

大阪大学・大学院工学研究科・教授

研究者番号: 70135664

(2) 研究分担者

福本 信次 (FUKUMOTO SHINJI)

大阪大学・大学院工学研究科・准教授

研究者番号: 60275310

松嶋 道也 (MATSUSHIMA MICHIIYA)

大阪大学・大学院工学研究科・助教

研究者番号: 90403154

(3) 連携研究者

()

研究者番号: