

## 科学研究費助成事業（科学研究費補助金）研究成果報告書

平成24年5月29日現在

機関番号：12102

研究種目：若手研究（B）

研究期間：2010～2011

課題番号：22700024

研究課題名（和文）ペタスケール計算環境に向けた高速フーリエ変換のアルゴリズムに関する研究

研究課題名（英文）Research on FFT Algorithms for Peta-Scale Computing Environment

## 研究代表者

高橋 大介（TAKAHASHI DAISUKE）

筑波大学・システム情報系・准教授

研究者番号：00292714

## 研究成果の概要（和文）：

ペタスケール計算環境に向けた並列高速フーリエ変換（FFT）アルゴリズムの検討を行った。最適なキャッシュブロックサイズは問題サイズに依存するが、キャッシュミス数を最小にする最適なキャッシュブロックサイズを決定する方法を提案した。また、並列FFTにおいては全対全通信が性能に大きく影響することから、全対全通信の自動チューニング手法についても提案した。性能評価の結果、提案する並列FFTの実装は性能を向上させる上で効果が高いことが示された。

## 研究成果の概要（英文）：

In this research, we investigated an implementation of parallel fast Fourier transform (FFT) algorithm for peta-scale computing environment. Since the optimal cache block size may depend on the problem size, we proposed a method to determine the optimal cache block size that minimizes the number of cache misses. In addition, parallel FFTs require intensive all-to-all communication, which affects the performance of FFTs. An automatic tuning of all-to-all communication was also implemented. The performance results demonstrate that the proposed implementation of parallel FFTs with automatic performance tuning is efficient for improving the performance.

## 交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2010年度	1,100,000	330,000	1,430,000
2011年度	700,000	210,000	910,000
年度			
年度			
年度			
総計	1,800,000	540,000	2,340,000

研究分野：ハイパフォーマンスコンピューティング

科研費の分科・細目：情報学・ソフトウェア

キーワード：並列処理・分散処理

## 1. 研究開始当初の背景

(1) 高速フーリエ変換（fast Fourier transform, 以下FFT）は、科学技術計算において今日広く用いられているアルゴリズムである。並列計算機の普及に伴い、並列FFT

アルゴリズムが様々な研究者によって提案されており、ライブラリとなっているものも多い。

今後ペタスケール計算環境としては、マルチコア（またはメニーコア）CPUを搭載した

計算ノードを数万台接続した超並列クラスタが主流になることが予想された。我が国でも、2012年には理論演算性能が10PFlops級の次世代スーパーコンピュータが稼働予定であるが、各CPUは8コアを搭載し、80,000ノード以上の構成となることが既に発表されていた。

(2) このようなペタスケール計算環境においては、CPU内の並列性、計算ノード内の並列性、そして計算ノード間の並列性という、複数階層にまたがった並列性を引き出すようにアルゴリズムを設計する必要がある。さらに、ペタスケール計算環境で高い性能を発揮させるためには、主記憶アクセスやノード間通信の時間を極力少なくする必要がある。

しかし、これまでPCクラスタ向けに提案されてきた並列FFTアルゴリズムは、数千ノード程度までしか対応できていないのが現状であり、そのままペタスケール計算環境に用いたのでは、高い性能が発揮できないことが予想された。

(3) 並列FFTアルゴリズムの研究については、この10年程研究が活発に行われている。その代表的なものとしては、MITのグループが開発したFFTW (The Fastest Fourier Transform in the West) が挙げられる。FFTWでは、自動チューニング技術によりFFTの性能を向上させているのが特徴である。

しかし、この自動チューニングはプロセッサ内についてだけ行われており、MPIを用いた大規模な並列実行については考慮されていない。

さらに、デュアルコアCPUで構成された超並列マシンであるIBM Blue Gene/Lにおける並列三次元FFTの実装例および、クアドコアCPUで構成された超並列クラスタにおける、通信時間を削減した並列三次元FFTについての研究が挙げられる。

本研究のターゲットは、ペタスケール計算環境に向けたFFTアルゴリズムであるが、このような例についてはまだ研究事例がほとんどないのが現状であった。

(4) これまでに研究代表者はFFTライブラリとしてFFTEを開発してきており、現在<http://www.ffte.jp/>でソースコードを公開している。FFTライブラリに関しては、FFTWが多くのプロセッサで高速なライブラリとして知られているが、申請者が開発したFFTEは複数のアーキテクチャの計算機においてFFTWよりも高速であることを性能評価により客観的に示しており、現在世界で最も高速であるFFTライブラリの一つとして認知されている。

(5) また、並列スーパーコンピュータ向けの次世代のベンチマークテストである、HPC Challenge Benchmark (HPCC) の7つのベンチマークのうち、FFTEがその一つとして採り入れられている。

2010年現在、世界で7番目に高速な並列スーパーコンピュータであったIBM Blue Gene/P (131,072プロセッサ、ピーク性能557TFlops)においてHPCCベンチマークが実行されているが、Linpackの性能は191TFlopsと、ピーク性能の約34%であるのに対し、FFTEの性能は5.08TFlopsと、ピーク性能の1%以下の性能にとどまっていた。

したがって、今後ペタスケール計算環境においてFFTを実行する上で、さらなる性能向上が求められていた。

## 2. 研究の目的

(1) 本研究の目的は、ペタスケール計算環境に向けた高速フーリエ変換アルゴリズムを実現すると共に、現在利用可能なマルチコア超並列クラスタ上で性能評価を行うことにより、ペタスケール計算環境に適したアルゴリズム及び最適化手法を見出すことである。

性能評価の結果より、ペタスケール計算環境に適したFFTアルゴリズムおよび最適化手法について明らかにする。

(2) これまでにPCクラスタ等における並列FFTアルゴリズムはほぼ確立されてきたと言えるが、ペタスケール計算環境は数万~数十万コアから構成されており、PCクラスタ等におけるアルゴリズムや最適化手法が必ずしも有効とは言えない可能性がある。

また、ペタスケール計算環境の性能を十分に発揮できるような並列FFTアルゴリズムについては、まだ確立されているとは言いがたい。

さらに、ペタスケール計算環境におけるアルゴリズムや最適化手法は、今後エクサスケールコンピューティングも視野に入れたものである。

(3) FFTは、科学技術計算において非常に多く出現し、FFTが全実行時間のほとんどを占めるような計算も多い。したがって、ペタスケール計算環境における並列FFTアルゴリズムは、今後ペタスケールコンピューティング環境が使われる際に、科学技術計算の計算時間を短縮することができるものと期待される。

また本研究から得られた知見は、ペタスケール計算環境における他の並列数値計算アルゴリズムの最適化手法についても役立つことができると考えられる。

### 3. 研究の方法

(1) まず、単体コアにおける一次元 FFT の検討を行う。最近のプロセッサでは Intel Xeon の SSE 命令などの Short Vector SIMD 命令を搭載しており、今後は SSE 命令を拡張した AVX 命令も搭載されると予想されることから、これらの命令を活用することについても考慮する。

(2) 次に、単体 CPU (複数コア) における並列一次元 FFT の検討を行う。研究代表者はこれまでにデュアルコアプロセッサにおいて、並列一次元 FFT の実現を行っているが、これをクアドコアにも適用する。

複数コアで共有されているキャッシュメモリを活用し、主記憶へのアクセス回数が少なくないようにアルゴリズムを構築することが重要となる。

さらに、複数 CPU の場合に拡張することにより、単体ノード (複数 CPU) における並列一次元 FFT の検討を行う。

(3) 並列一次元 FFT アルゴリズムの並列多次元 FFT アルゴリズムへの拡張を行う。

さらに、並列多次元 FFT をペタスケール計算環境上で実行する際に、どのようなデータ分散および通信方法が望ましいかについて検討を行う。

(4) 本研究で実現した並列一次元 FFT および並列多次元 FFT を、マルチコア超並列クラスタ上に実現し、性能評価を行う。

性能評価にあたっては、これまでに提案されている FFTW ライブラリや既存のベンダー製の並列 FFT ライブラリと、今回の研究で実現する並列 FFT の性能を比較し、その優位性を検証する。

### 4. 研究成果

(1) ペタスケール計算環境に向けた並列高速フーリエ変換 (FFT) アルゴリズムの検討を行った。並列 FFT の性能パラメータとしては、1. 全対全通信方式、2. 基底、3. ブロックサイズが存在するが、これらの性能パラメータを探索することで、並列 FFT の性能を向上させることができた。

(2) 並列 FFT において実行時間の大部分を占める全対全通信において、ノード内とノード間の 2 段階に分けて行うことで、性能を向上させる方法が知られている。この 2 段階全対全通信アルゴリズムでは、ノード間の全対全通信が 2 回行われるため、トータルの通信量は 2 倍となる。

ところが、全対全通信のスタートアップ時間は MPI プロセス数に比例するため、データ

サイズが比較的小さく、かつ MPI プロセス数が大きい場合には通常の全対全通信アルゴリズムに比べて有利になる場合がある。

そこで最適なノード数の組み合わせを探索することで、全対全通信の性能を向上させることができた。

(3) 並列 FFT において、最適なキャッシュブロックサイズは問題サイズおよびキャッシュサイズに依存する。最適なキャッシュブロックサイズは 2 のべき乗とは限らないが、探索範囲が広くなり過ぎないようにするために 2 のべき乗の範囲で探索を行った。

その結果、キャッシュミス数をほぼ最小にするキャッシュブロックサイズを現実的な時間内で決定することができた。

(4) 性能評価にあたっては、本研究で実現した並列 FFT アルゴリズムに基づいて実装された FFT ライブラリである FFTE (version 4.1) に自動チューニング手法を適用したプログラムと、多くのアーキテクチャにおいて最も高速な FFT ライブラリとして知られている FFTW (version 3.3alpha1) との性能比較を行った。

マルチコア超並列クラスタとしては、T2K 筑波システムを用いた。T2K 筑波システムは、「T2K オープンスパコン仕様」に基づいた、Appro Xtreme-X3 Server が 648 ノード、10,368 コアからなるマルチコア超並列クラスタである。測定に際しては、T2K 筑波システムのうち 16 ノード、256 コアを flat MPI 環境で実行した。

性能評価の結果、FFTE 4.1 に自動チューニングを適用することにより性能が向上していることが分かった。

これは、FFTE 4.1 において固定されていた全対全通信方式およびブロックサイズが、自動チューニングにより最適化されたことが理由であると考えられる。

また、4~256 コアにおいて、自動チューニングを適用した FFTE 4.1 が FFTW 3.3alpha1 よりも高速であることが分かった。

今後、ペタスケール計算環境においては、ノード数を増加させた場合のスケラビリティが重要になる。

これまで並列 FFT で行われてきた自動チューニングでは、基底の選択や組み合わせ、そしてメモリアクセスの最適化など、主にノード内の演算性能だけが考慮されてきた。

今後はノード内の演算性能だけではなく、全対全通信の最適化においても自動チューニングが必要になると考えられる。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 1 件)

- ① 高橋大介, マルチコア超並列環境における FFT の自動チューニング, 応用数理, Vol. 20, No. 4, 2011, pp. 7-14. 査読有

[学会発表] (計 3 件)

- ① Daisuke Takahashi, An Implementation of Parallel 1-D FFT Using AVX Instructions on Multi-Core Processors, International Workshop on Innovative Architecture for Future Generation High-Performance Processors and Systems (IWIA 2012), 2012 年 1 月 10 日, Hapuna Beach Prince Hotel (Kohara Coast, Hawaii, USA).
- ② Daisuke Takahashi, Optimization of All-to-All Communication on Multi-Core Cluster Systems, International Workshop on Innovative Architecture for Future Generation High-Performance Processors and Systems (IWIA 2011), 2011 年 4 月 7 日, Hapuna Beach Prince Hotel (Kohara Coast, Hawaii, USA).
- ③ 高橋大介, 並列 FFT における自動チューニング, 日本応用数理学会 2010 年度年会, 2010 年 9 月 9 日, 明治大学 (東京都千代田区).

## 6. 研究組織

### (1) 研究代表者

高橋 大介 (TAKAHASHI DAISUKE)  
筑波大学・システム情報系・准教授  
研究者番号: 00292714