

科学研究費助成事業 研究成果報告書

平成 26 年 6 月 5 日現在

機関番号：17102

研究種目：基盤研究(B)

研究期間：2011～2013

課題番号：23360126

研究課題名(和文) パワーエレクトロニクス回路における低ノイズ化トポロジーに関する研究

研究課題名(英文) Research on Circuit Topologies for Noise Reduction in Power Electronics Circuits

研究代表者

庄山 正仁 (Shoyama, Masahito)

九州大学・システム情報科学研究科(研究院・教授)

研究者番号：40187513

交付決定額(研究期間全体)：(直接経費) 15,000,000円、(間接経費) 4,500,000円

研究成果の概要(和文)：省エネルギー化の切り札として利用が拡大しているパワーエレクトロニクス回路では、スイッチング素子が高周波でオン・オフ動作を繰り返すため、スイッチングノイズが発生する。従来のノイズ対策はノイズフィルタやスナバ素子などを主回路に後付けするもので、サイズや重量の増加やコスト上昇を招き、かつ対策に多大な時間を要していた。本研究は、パワーエレクトロニクス主回路におけるトポロジーの工夫によるノイズ低減を行うもので、三相インバータ回路の半導体スイッチの寄生容量、及びモータの内部寄生容量に起因する共通モードノイズ電流の低減法と、トータムポール形ブリッジレス力率改善コンバータにおけるノイズ低減法について述べる。

研究成果の概要(英文)：Power electronic circuits are widely expanding as energy-saving key technologies, however, a switching noise is generated because a switching element may repeat an on/off action at high frequency. Conventional methods to reduce a noise are post-installed noise filters, snubber elements, etc. in the main circuit, which lead to the increase in size or weight and the cost rise, and the methods had taken great time to it. This research is to reduce noise by means of the new circuit topology in a power electronics main circuit. The method of reducing the common-mode-noise current due to the parasitic capacitance of the semiconductor switch of a three phase inverter circuit and the internal parasitic capacitance in a motor and the noise reduction method in a totem pole type bridgeless power factor correction converter are described.

研究分野：工学

科研費の分科・細目：電気電子工学，電力工学・電力変換・電気機器

キーワード：スイッチングノイズ 三相インバータ ブリッジレスPFC パワーコンディショナ コモンモードノイズ
電流 ノイズ電流相殺 寄生要素

1. 研究開始当初の背景

近年、低炭素社会の実現に向けて、環境に優しいハイブリッド自動車や電気自動車の普及が促進され、太陽光発電や風力発電等の再生可能エネルギーの利用が注目されている。今後、これらの機器において、パワーエレクトロニクス回路が多用されることが予想される。しかし、パワーエレクトロニクス回路ではスイッチング素子が高周波でオン・オフ動作を繰り返すため、それ自体がスイッチングノイズの発生源となり、伝導・放射ノイズとして周囲にノイズをまき散らし、機器の誤動作の要因となる恐れがある。これに対し、従来、ノイズフィルタやスナバ素子などを主回路に後付けしてノイズ対策を行っていたが、サイズや重量の増加、およびコスト上昇を招き、試行錯誤的な対策に多大な時間を要していた。

2. 研究の目的

本研究は、応募者が以前に提案した、パワーエレクトロニクス主回路におけるトポロジーの工夫によるノイズ低減法を基礎技術とするもので、本研究でこれをさらに拡張・発展させ、応用範囲を広げる。これにより、来るべき低炭素社会において、ノイズ環境にも優しいパワーエレクトロニクス回路を実現し、明るい未来社会を創出することを目的とする。

3. 研究の方法

(1)まず、トポロジーの工夫による低ノイズ化技術として、これまでに提案した、ノイズ電流を電源回路の内部で相殺し、コモンモードノイズ電流を低減するノイズ電流相殺技術を適用した「平衡化コンバータ回路」および「コモンソース型アクティブクランプ回路」について、ノイズ低減機構を詳細に検討し、基本的な考え方を整理した。

(2)次に、ノイズ電流相殺技術を拡張・発展させることにより、対称的な構成を持つ2つの三相インバータによるコモンモードノイズの抑制法を提案し、半導体スイッチの寄生容量、及びモータの内部寄生容量に起因するコモンモードノイズ電流の低減効果について等価回路を用いて明らかにし、実験によって確認した。

(3) トランスレス形太陽光発電用パワーコンディショナにおけるコモンモードノイズの発生について検討し、インバータの2レグが完全に逆相でPWM駆動された場合、フィルタ用インダクタのリプルノイズ電流、およびフィルタ用インダクタの寄生容量やインバータ回路内部の寄生容量に起因するノイズ電流がすべて相殺され、コモンモードノイズ電流が低減されることを示した。

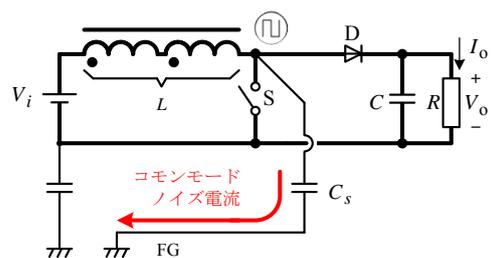
(4) トーテムポール形ブリッジレス PFC (Power Factor Correction, 力率改善) 回路トポロジーの伝導ノイズについて詳細に検討し、

入力電圧のゼロクロス付近において発生するスパイク状の電流ノイズの発生原因を解析した。これに基づいてノイズ対策回路を提案するとともに、その効果をシミュレーションと実験によって確認した。

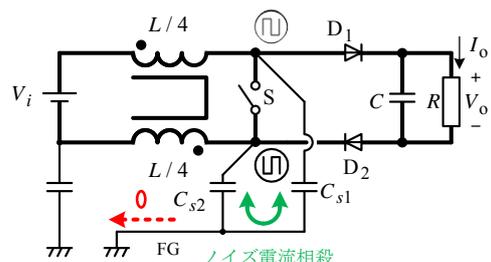
4. 研究成果

(1) 通常のパワーエレクトロニクス回路は、大地または筐体 (FG: Frame Ground) に対して非平衡であるため、スイッチング時においてスイッチング素子と FG との間に放熱器等を介して形成される寄生容量にパルス電流が流れ、これがコモンモードノイズ電流の主な原因の1つとなっている。この問題に対し、DC-DC コンバータの主回路そのものを平衡化し、寄生容量等に起因するノイズ電流を DC-DC コンバータ回路内部で相殺することにより、コモンモードノイズ電流を低減する方法を提案した。以下では、この平衡化の手法を昇圧形スイッチング電源に適用した場合について述べる。

図1 (a) に従来の非平衡昇圧形 DC-DC コンバータ回路を示す。この主スイッチング素子 S には放熱器が設けられるが、S の上側の端子と放熱器間の寄生容量、および放熱器と FG 間の寄生容量の直列合成容量 (等価寄生容量) C_s が形成される。特に最近の小形・薄形化が要求される電源においては、FG として使用されている金属筐体を放熱器として代用することも多く、その場合は C_s が特に大きくなる。非平衡昇圧形 DC-DC コンバータでは、主スイッチング素子 S の下側の端子の電位は FG の電位と交流的にほぼ等電位であり、S のスイッチングにより変化しない。一方、S の上側の端



(a) 非平衡昇圧形コンバータ (従来形)



(b) 平衡化昇圧形コンバータ

図1 DC-DC コンバータ回路の平衡化によるコモンモードノイズ電流の低減

子の電位はSのスイッチングに伴って急峻に変化するため、寄生容量 C_s を介してパルス電流が流れ、これがコモンモードノイズ電流の主要因の1つとなっていた。

この問題を解決するために提案した図1(b)に示す平衡化昇圧形DC-DCコンバータ回路では、従来のインダクタ L の巻線を等分割し、主スイッチング素子 S を挟んでそれらを直列に接続している。各巻線の巻数が $1/2$ になるため各巻線から見たインダクタンスは $L/4$ となるが、インダクタの総巻数やコアサイズ等の設計条件は従来の非平衡回路の場合と同じであるため、従来の非平衡昇圧形スイッチング電源回路と本質的に同じ動作をする。また、分割した等しい巻数の巻線には大きさが等しく逆向きの電圧が誘起されるので、主スイッチング素子 S の両端の電位は相補的に変化する。従って、スイッチング時にこれらの電圧が急峻に変化し、等価寄生容量 C_{s1} 、 C_{s2} が存在していても、これらの値が等しければ、図1(b)に示すように2つの等価寄生容量を流れる電流が相殺され、FGを通して外部に流れ出るコモンモードノイズ電流が低減される。

また、図2に示すようにトランスの1次側に別巻線を設け、 S_1 、 S_2 にMOS-FETを用いた場合にソース端子が共通になるコモンソース(Common-Source)形などがある。この回路において、例えば主スイッチ両端の急峻な電圧上昇と同時に補助スイッチ両端に急峻な電圧下降が発生する。これにより、前述した昇圧形DC-DCコンバータ回路の平衡化手法と同じ原理によってコモンモードノイズ電流が低減される。

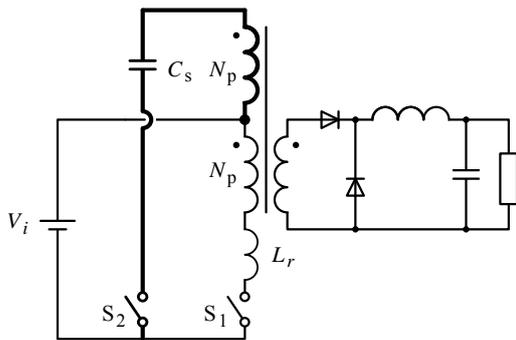


図2 コモンソース形アクティブクランプ回路(フォワードコンバータへの適用例)

(2)前項で述べた、逆向きに変化する電位を作り出してノイズ電流を相殺し、パワーエレクトロニクス回路から流れ出るコモンモードノイズ電流を低減する手法を、3相モータの駆動回路に応用した例を図3に示す。これは、本研究において新しく提案した回路である。図のように、逆相でスイッチング動作する2つの3相インバータ回路を設け、逆方向に回転する3相モータを向かい合わせに配置

して軸を結合する。この回路において、3相インバータ回路内部の半導体スイッチの寄生容量に起因するノイズ電流が相殺され、これに起因するコモンモードノイズ電流が低減されるのは、前述の図1(b)に示した平衡化昇圧形DC-DCコンバータ回路の場合と同じ原理である。さらに、この回路は3相モータ駆動の場合に問題となる出力側コモンモード電圧に起因するコモンモードノイズ電流も相殺できるため、モータの軸電流によるベアリングの損傷を防ぐことができる。この場合の等価回路を図4に示す。なお、図3では軸を結合した2個の3相モータを用いているが、これらを一体化した構造のモータも検討した。

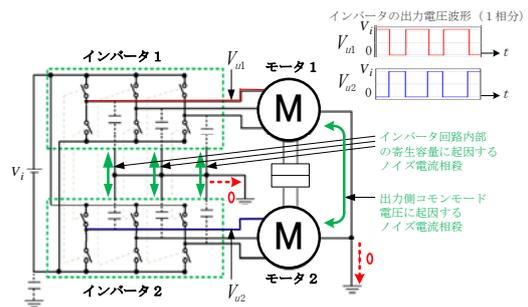


図3 対称的な構成を持つ2つの3相インバータによるコモンモードノイズの低減法

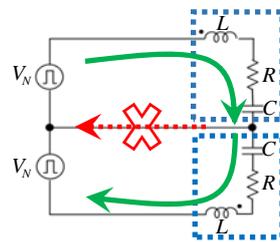
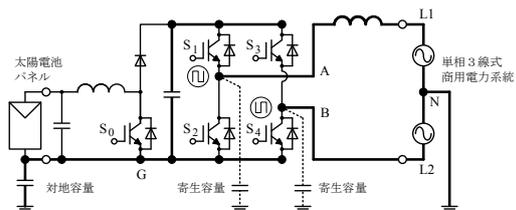


図4 出力側コモンモード電圧に起因するノイズ電流相殺の説明用等価回路

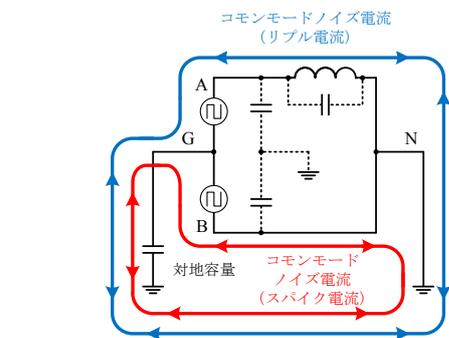
(3) 図5に示すのは、単相3線式の商用電力系統に接続されたトランスレス形太陽光発電用パワーコンディショナにおけるコモンモードノイズの発生事例である。図5(a)の回路図のように、交流出力部のフィルタ用インダクタを電源ラインの片側だけに入れた場合、インバータ部のノイズに関する等価回路は図4(b)に示すようになる。なお、この図ではフィルタ用インダクタの巻線の寄生容量およびインバータ回路内部の寄生容量を考慮し、その電流経路を点線で示している。インバータ部のスイッチ S_1 、 S_2 、 S_3 、 S_4 の駆動方法は幾種類かあるが、いずれの場合においても太陽電池パネルの電位がインバータ部のスイッチングによって励振され、太陽電池パネルの対地容量を介して、スパイク状の大きなコモンモードノイズ電流が流れる。また、太陽電池パネルがアンテナの働きをして大きな放射ノイズが発生する恐れもある。

図6に示すのは、ノイズ対策事例(その1)である。図6(a)の回路図のように、交流出力部のフィルタ用インダクタを電源ラインの両側に入れたもので、両インダクタを図に示す極性で結合する場合もある。このインダクタの挿入によって、太陽電池パネルの電位がインバータ部のスイッチングによって励振されることはなくなる。インバータ部のノイズに関する等価回路を図6(b)に示す。この図より、インバータの2レグ(すなわちA点とB点)が完全に逆相でPWM駆動された場合、フィルタ用インダクタのリプルノイズ電流、およびフィルタ用インダクタの寄生容量やインバータ回路内部の寄生容量に起因するノイズ電流がすべて相殺され、共通モードノイズ電流が低減されることが分かる。これは、図1(b)に示した平衡化昇圧形DC-DCコンバータ回路の場合と同じ原理である。

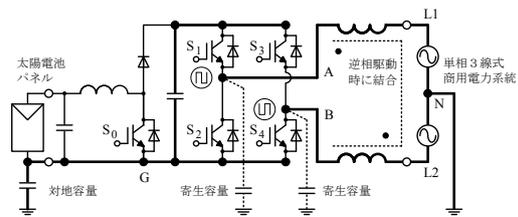
図7に示すのは、ノイズ対策事例(その2)である。図7(a)の回路図のように、インバータ入力電圧の中間電位点を単相3線式の商用電力系統の中性点に接続したものである。インバータ部のノイズに関する等価回路を図7(b)に示す。この場合、中性線にノイズ電流が流れるため、大地には共通モードノイズ電流が流れない。しかも、インバータ部のスイッチのPWM駆動を逆相にする必要がないため、一相が接地された3相3線式商用電力系統にも適用可能である。但し、インバータ回路内部の寄生容量に起因するノイズ電流を相殺するためには、やはり逆相でPWM駆動する必要がある。なお、図5~図7においては、昇圧形コンバータ部の寄生容量に起因するノイズ電流を無視したが、これを低減するには、図1(b)に示したように昇圧形コンバータを平衡化すれば良い。



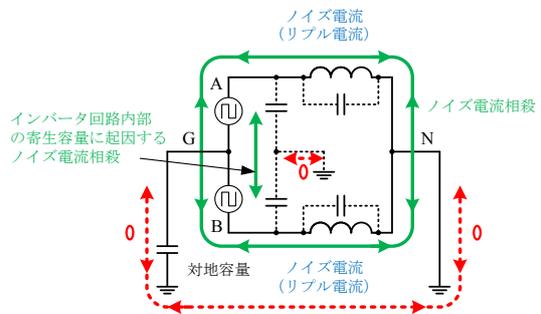
(a) フィルタ用インダクタを電源ラインの片側だけに入れた悪い例



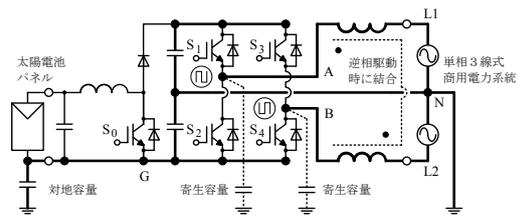
(b) インバータ部のノイズに関する等価回路
図5 太陽光発電用パワーコンディショナにおける共通モードノイズ発生事例



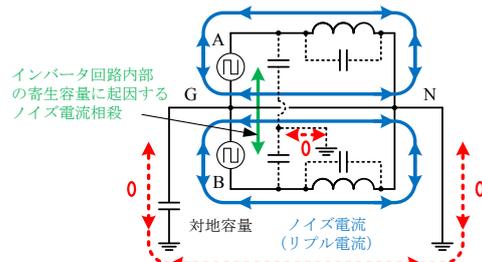
(a) フィルタ用インダクタを電源ラインの両側に入れたノイズ対策回路



(b) インバータ部のノイズに関する等価回路
図6 太陽光発電用パワーコンディショナにおけるノイズ対策事例(その1)



(a) インバータ入力電圧の中間電位点を接続したノイズ対策回路



(b) インバータ部のノイズに関する等価回路
図7 太陽光発電用パワーコンディショナにおけるノイズ対策事例(その2)

(4) 従来の入力整流ダイオード・ブリッジ付きPFC回路はダイオードの順方向電圧降下による導通損が原因で効率が低下する恐れがあるため、整流ダイオード・ブリッジを用いないブリッジレスPFC回路が注目されている。その一つとして、図8に示すトータムポールブリッジレスPFCコンバータが提案されている。しかしこの回路には、図9に示すように、入力電圧のゼロクロス付近において、スパイク状の共通モードノイズ電流 I_{fg} が発生し、伝導ノイズ特性を著しく悪化させる問題があった。この問題について、詳細な回路解析を行

った結果、このスパイク状の電流ノイズは、入力電圧のゼロクロス付近において、ダイオード D_3, D_4 の導通と遮断が切り替わる瞬間に、出力回路の電位が出力電圧分だけ急峻にシフトすることが原因であることを明らかにした。

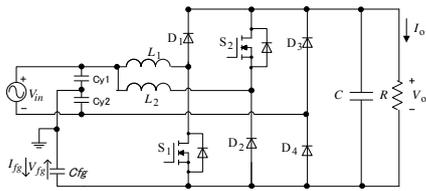


図 8 トーテムポール形ブリッジレス PFC コンバータ

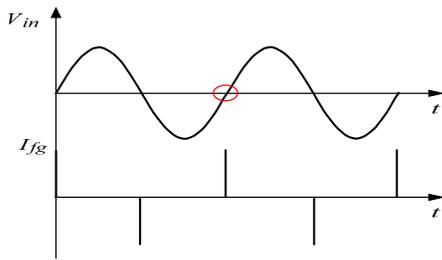


図 9 入力電圧のゼロクロス付近において発生するスパイク状の電流ノイズ

ノイズの発生原因が解明されたので、次にその除去回路について検討した。まず、図 10 に示すようにコンデンサ C_3, C_4 を付加したノイズ除去回路を提案した。これにより共通モードノイズ電流 I_{fg} が 40dB 程度軽減されたが、図 11 に示すように入力電流がゼロクロスする時に電流スパイクが新たに生じることが分かった。この理由は、入力電圧の極性が切り替わる時、外付けのコンデンサ C_4 が放電しないまま、直接インダクタ L_1 につながり、大きな共振が発生するためである。

この現象を防ぐため、図 12 に示す回路を提案した。入力電流がゼロクロスする時、主スイッチ S_1 と S_2 の動作が入れ替わる所でデッドタイムを設け、スイッチ S_{r1}, S_{r2} を同時にオンさせると、外付けのコンデンサ C_3, C_4 が共振用のインダクタ L_r と共振する。その共振の半周期のタイミングでスイッチ S_{r1}, S_{r2} を同時にオフさせると C_4 の端子電圧が出力電圧 V_o から 0 まで変化（放電）し、逆に C_3 は 0 から V_o まで変化（充電）する。この変化が完了してから主スイッチ S_1 と S_2 を動作させることにより、図 13 に示すようなスパイクのない入電流波形が得られる。

実際の回路においては完璧なタイミングを取るのには難しいため、共振用のインダクタ L_r に電流が残っている状態でスイッチ S_{r1} と S_{r2} をオフさせると L_r にスパイク電圧が生じ、スイッチ S_{r1} と S_{r2} を破壊する恐れがある。これを防ぐため、図 14 に示すようにスイッチ S_{r1}, S_{r2} と共振インダクタ L_r の間にダイオード D_5, D_6 を付けた改良版を提案した。この回路では L_r に流れる電流が 0 になっていない時に共振用スイッチをオフさせても、

電流がダイオードを通して電流を戻すことができるため、 L_r にスパイク電圧は発生しない。

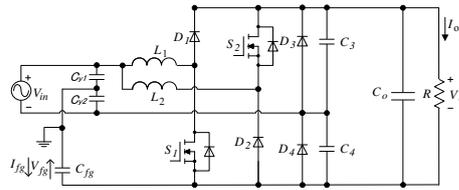


図 10 コンデンサ C_3, C_4 によるノイズ除去回路。共通モードノイズ電流は低減されるが、スパイク状の入力電流は残る。

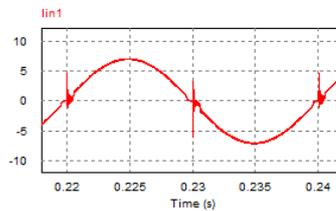


図 11 図 10 に示したノイズ除去回路の入電流波形

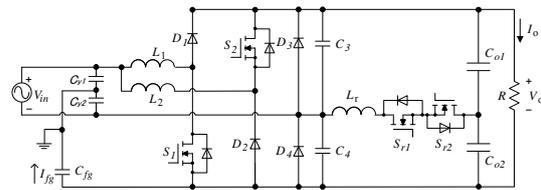


図 12 入力電流のスパイク電流を除去できる提案回路

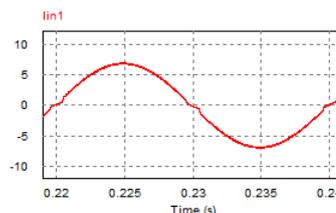


図 13 図 12 に示したノイズ除去回路の入電流波形

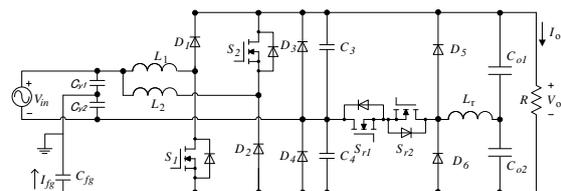


図 14 図 12 の回路にダイオード D_5, D_6 を付加した改良版

5. 主な発表論文等

(研究代表者, 研究分担者及び連携研究者には下線)

[雑誌論文] (計4件)

- ①K. Shi, S. Tomioka, M. Shoyama, A Study of Common Mode Noise Current of Bridgeless PFC Circuit Considering Voltage Change in Y-Capacitors, International Symposium on Electromagnetic Compatibility (EMC' 14), 13A2-A3, pp. 73-76, (2014), 査読有
- ②X. Zhang, M. Shoyama, Common-Mode Noise Reduction with Two Symmetrical Three-Phase Inverters, International Symposium on Electromagnetic Compatibility (EMC' 14), 13A1-A4, pp. 61-64, (2014), 査読有
- ③K. Masumoto, K. Shi, M. Shoyama, S. Tomioka, Comparative Study on Efficiency and Switching Noise of Bridgeless PFC Circuits, The IEEE 10th International Conference on Power Electronics and Drive Systems (PEDS), B3P-L. 8, pp. 613-618, (2013), 査読有
- ④K. Masumoto, M. Shoyama, Comparative Study about Efficiency and Switching Noise of Bridgeless PFC Circuits, 1st International Conference on Renewable Energy Research and Applications (ICRERA), Nov, (2012), 査読有

[学会発表] (計15件)

- ①張曉チン, 庄山正仁, 平衡化した2つの三相インバータによるコモンモードノイズの抑制, 電子情報通信学会総合大会, B-9-20, (2014), 査読無
- ②施克威, 富岡聡, 庄山正仁, トーテムポール形ブリッジレスPFCコンバータのコモンモードノイズ電流除去回路について, 電子情報通信学会総合大会, B-9-14, (2014), 査読無
- ③施克威, 富岡聡, 庄山正仁, トーテムポール形ブリッジレスPFCコンバータにおける入力電流のゼロクロス付近でのスパイクノイズ除去回路, 信学技報, EE2013-35, (2014), 査読無
- ④張曉チン, 庄山正仁, 対称的な構成を持つ2つの三相インバータによるコモンモードノイズの抑制, 信学技報, EE2013-31, (2014), 査読無
- ⑤施克威, 富岡聡, 庄山正仁, Yコンデンサの電位変動を考慮したブリッジレスPFC回路のコモンモードノイズ電流に関する研究, 信学技報, EE2013-23, (2013), 査読無
- ⑥張曉チン, 庄山正仁, 2つの三相インバータを用いてコモンモードノイズ電流の相

殺, 第66回電気関係学会九州支部会, 2-1A-03, (2013), 査読無

- ⑦施克威, 富岡聡, 庄山正仁, Yコンデンサの電位変動を考慮したブリッジレスPFC回路のコモンモードノイズ電流について, 第66回電気関係学会九州支部会, 2-1A-02, (2013), 査読無
- ⑧張曉チン, 平川晋也, 庄山正仁, 対称的な構成を持つ2つの三相インバータによるコモンモードノイズ電流の低減, 電気学会産業応用部門大会, Y-36, (2013), 査読無
- ⑨平川晋也, 庄山正仁, 対称的な構成を持つ2つの三相インバータによるコモンモードノイズの抑制, 信学技報, EE2012-30, CPM2012-152, pp. 13-16, (2013), 査読無
- ⑩増本聖, 施克威, 庄山正仁, 富岡聡, ブリッジレスPFC回路の効率解析とスイッチングノイズ低減に関する研究, 信学技報, EE2012-28, CPM2012-150, pp. 1-6, (2012), 査読無
- ⑪増本聖, 庄山正仁, ブリッジレスPFC回路の効率解析とスイッチングノイズ, 第65回電気関係学会九州支部連合大会, 12-2P-09, (2012), 査読無
- ⑫平川晋也, 庄山正仁, 対称的な構成を持つ2つの三相インバータによるコモンモードノイズの低減, 第65回電気関係学会九州支部連合大会, 12-2P-05, (2012), 査読無
- ⑬庄山正仁, [特別講演] パワーエレクトロニクス回路におけるノイズ低減技術, 信学技報, EMCJ2011-131, (2012), 査読無
- ⑭増本聖, 吉村工, 庄山正仁, 富岡聡, ブリッジレスPFC回路の効率解析とスイッチングノイズ, 信学技報, EMCJ2011-130, (2012), 査読無
- ⑮増本聖, 吉村工, 庄山正仁, ブリッジレスPFC回路の効率解析, 第64回電気関係学会九州支部連合大会, 09-2P-15, (2011), 査読無

[図書] (計1件)

- ①庄山正仁, スマートシティの電磁環境対策 (第3章, 第5節, スwitching電源), S & T出版株式会社, (2012)

[その他]

ホームページ等

<http://ckt.ees.kyushu-u.ac.jp/>

6. 研究組織

(1) 研究代表者

庄山正仁 (SHOYAMA MASAHIRO)

九州大学・大学院システム情報科学研究所・教授

研究者番号: 40187513