

科学研究費助成事業 研究成果報告書

平成 26 年 6 月 12 日現在

機関番号：14701

研究種目：基盤研究(C)

研究期間：2011～2013

課題番号：23510132

研究課題名(和文)コロイダルナノドットの表面改質と有機メモリトランジスタへの応用

研究課題名(英文)Application of surface modified colloidal nano-dots for organic memory transistors

研究代表者

田中 一郎 (TANAKA, Ichiro)

和歌山大学・システム工学部・教授

研究者番号：60294302

交付決定額(研究期間全体)：(直接経費) 4,100,000円、(間接経費) 1,230,000円

研究成果の概要(和文)：半導体コロイダルナノドット薄膜をフローティングゲートに用いたペンタセンメモリトランジスタにおいて、メモリ効果(伝達特性におけるしきい値電圧のシフト)が生じる最小の記録電圧が同ドットのサイズに依存し、ドットが小さい方が高いことを示した。これはペンタセン層からドットに電子がトンネルして閉じ込められることによってメモリ効果が生じるというモデルを支持する結果である。さらに、この結果に基づきドットの配位子を除去することによって記録時間の短縮を検討した。その結果しきい値シフト量が飽和するまでの記録時間を約1/3にすることができた。

研究成果の概要(英文)：We found that the large threshold voltage shift in the transfer characteristics were obtained when semiconductor colloidal nano-dots were used as floating gates of pentacene memory transistors. With those memory transistors, it was confirmed that the minimum writing voltage of the memory effect was larger for smaller nano-dots. This result supports the model that the memory effect is caused by electrons which tunneled from the pentacene molecules into the nano-dots. Furthermore, based on the above-mentioned model, we improved the writing characteristics of the memory transistors by removing the organic ligand molecules of the nano-dots. As the result, the writing time has become ~1/3 of that for the memory transistors without removing the ligand molecules.

研究分野：複合新領域

科研費の分科・細目：ナノ・マイクロ科学 ナノ材料・ナノバイオサイエンス

キーワード：コロイダルナノドット 配位子 ペンタセン 有機メモリトランジスタ しきい値シフト トンネル効果

1. 研究開始当初の背景

近年、有機トランジスタの研究が盛んに行われている。有機材料は低温で薄膜化できるためプラスチック基板上に印刷法などの低コストなプロセスで素子を形成すれば、無機材料に比べて大幅に安価な薄膜トランジスタを作製でき、電子ペーパー、フレキシブルディスプレイ、RFID タグ、各種センサーなどへの応用が期待されている。われわれは、有機エレクトロニクスの実用化には有機メモリ素子の開発が必須であると考え、シリコンのフラッシュメモリと同様にフローティングゲートを有する有機メモリトランジスタの研究を行って来た。

フローティングゲート層として、半導体コロイダルナノドットを用いたペンタセンメモリトランジスタを提案し、記録電圧の印加により、大きなしきい値シフトが得られ、それが 20 時間以上持続することや、キャリア移動度も比較的高い値を示すことを明らかにした。

2. 研究の目的

半導体コロイダルナノドット(以下ドットと略す)はナノサイズの無機半導体結晶(コア)に tri-*n*-octylphosphine oxide (TOPO)やオレイン酸などの長い有機分子が配位したもので有機溶媒に良く分散するため溶液プロセスに用いることができる。ゲート絶縁膜とペンタセン層の間に CdSe/ZnS や PbS のドット単粒子層を形成し、フローティングゲートとして用いると、コントロールゲートに正の記録電圧を印加することによってペンタセン薄膜トランジスタのしきい値を正方向にシフトさせることができる。これは、コントロールゲートに加えた正電圧によって、ペンタセン層からドットへ電子がトンネルし、その内部に閉じ込められるためと考えられる。

しかし、しきい値シフト量が飽和するためには 300 秒間程度記録電圧を印加する必要がある。これは、上述のモデル(トンネルモデル)に従えば、電子がペンタセン層からドットへトンネルする確率が非常に小さいためと考えられる。

そこで本研究では、トンネルモデルに基づきフローティングゲートに用いるドットの配位子を除去することによってトンネル確率を増大させ記録時間を短縮することを目的とした。

3. 研究の方法

本研究では以下の 2 点について検討を行った。

(1) トンネルモデルの検討

本研究で提案しているメモリ効果のモデルでは、ゲート電極への記録電圧の印加により電子がペンタセン分子の最高被占有軌道(HOMO)からドットの伝導帯のエネルギー準位へトンネルすると考えている。したがってわれわれのメモリトランジスタでは、記録が

可能な電圧の最小値(最小記録電圧)が存在することになる。さらに、ドットの大きさを変えてそのエネルギー準位を変化させれば、最小記録電圧がそれに応じて変化すると考えられる。

そこで、Hyun らによってエネルギー準位のサイズ依存性が報告されている PbS ドットを用いてドットサイズと最小記録電圧の関係を検討した[1]。

(2) ドットの配位子除去による書き込み特性の改善の検討

PbS ドット薄膜のオレイン酸配位子を硫化アンモニウム処理によって除去してからフローティングゲートに用いることにより記録時間の短縮を図った。

4. 研究成果

(1) トンネルモデルの検討

コアの平均直径が 2.4 nm と 5.3 nm の 2 種類の PbS ドットを用いてメモリトランジスタを作製し、それらの記録電圧としきい値シフト量の関係を測定した結果を図 1 に示す。

コア径 5.3 nm のドットの場合は、記録電圧が 50 V 程度まではしきい値シフト量は 3 V 以下であるが、そこから直線的に立ち上がっている。また、コア径 2.4 nm のドットの場合は立ち上がり前のしきい値シフト量は 1 V 以下であるが、60 V 付近の電圧から同様に直線的に立ち上がっている。両者の直線部分を外挿し、電圧軸との切片から最小記録電圧を求めて比較すると、5.3 nm ドットの場合は 40-45 V、2.4 nm ドットの場合は約 60 V となる。この 15-20V の電圧差はドットの伝導帯における最低エネルギー準位の差 0.4 eV に相当すると考えられる。したがって、この結果はメモリ効果のトンネルモデルを支持すると考えられる。

(2) ドットの配位子除去による書き込み特性の改善

メモリ効果のトンネルモデルに基づき、ドットの配位子を除去して書き込み特性の改善を検討した。

最近の研究で硫化アンモニウムで PbS ドット薄膜を処理すると量子効果を保ったま

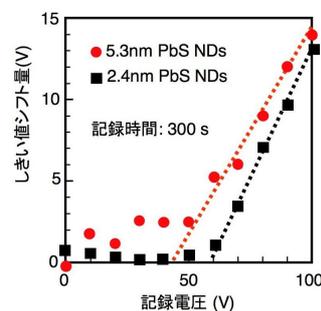


図1 サイズの異なる PbS ドットを用いたメモリトランジスタの記録電圧としきい値シフト量の関係

まで配位子を除去できることが報告されている[2]。そこで、PbS ドットのスピコート膜（厚さ約 6nm）を作製し、濃度 0.1 M の硫化アンモニウムメタノール溶液で 0 s、1 s、120 s 処理した試料を準備した。図 2 にそれらの赤外吸収スペクトルを示す。ここで矢印で示した吸収ピークは C-H 振動によるものである。処理時間が 1 s でも未処理の場合に比べて C-H 振動による吸収が大幅に減少していることが分かる。したがってこの処理によって配位子であるオレイン酸が除去されたと考えられる。

次に図 3 に硫化アンモニウム処理前後の PbS ドット薄膜のフォトルミネッセンススペクトルを示す。処理時間 1 s でも発光強度が大きく低下しているのは配位子が除去されて PbS 結晶の表面欠陥が増加したためと考えられる。また、処理時間 1 s のときには発光ピークが短波長側にシフトしている原因はよくわからないが、硫化アンモニウム処理しても発光ピークが長波長側にはシフトしていないため量子効果は保たれていると考えられる。

そこで、コア直径 2.4 nm の PbS ドット薄膜を硫化アンモニウム処理してフローティングゲートに用いたペンタセンメモリトランジスタを作製し、配位子除去による書き込み特性への影響を検討した。図 4 に硫化アンモニウム処理時間が 0 s、1 s、30 s の場合の記録時間としきい値シフト量の関係を示す。処理時間が 0 s の場合、しきい値シフト量が飽和するまでに約 200 s の時間を要した。

しかし、処理時間 1 s、30 s の場合は飽和時間がそれぞれ 100 s 程度、60 s 程度に短縮されていることがわかる。これは配位子が除去されるにしたがってトンネル確率が增大しているためと解釈できる。

ここで、処理無しと 1 s 処理の場合にしきい値シフト量が 2 段階のステップ状に増加しているようにも見えるがこの原因は不明である。また、処理時間が長くなるにつれてしきい値シフト量の飽和値が減少している。これは硫化アンモニウム処理によって PbS ドットが剥落するためと考えられる。これらの

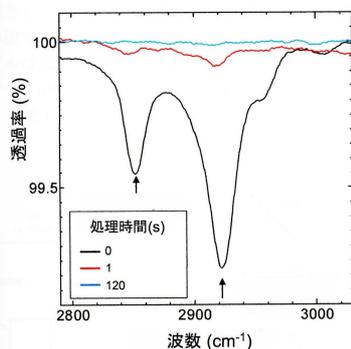


図 2 硫化アンモニウム処理した PbS ドット薄膜の赤外吸収スペクトル

点については今後より詳細な検討が必要と考えられる。

参考文献

- [1] B.-R. Hyun, Y.-W. Zhong, A. C. Bartnik, L. Sun, H. D. Abruna, F. W. Wise, J. D. Doodreau, J. R. Matthews, T. M. Leslie, and N. F. Borrelli, ACS Nano 2, 2206 (2008).
- [2] H. Zhang, B. Hu, L. Sun, R. Hovden, F. W. Wise, D. A. Muller, and R. D. Robinson, Nano Lett. 11, 5356 (2011).

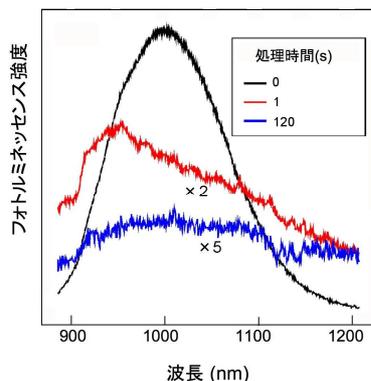


図 3 硫化アンモニウム処理した PbS ドット薄膜のフォトルミネッセンススペクトル

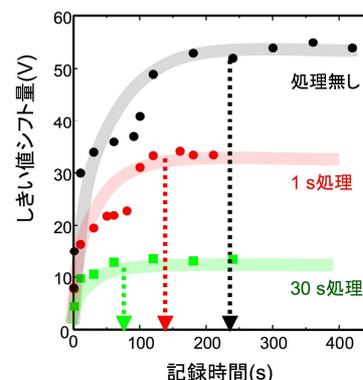


図 4 硫化アンモニウム処理した PbS ドット薄膜を用いたメモリトランジスタの記録時間としきい値シフト量の関係

5 . 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計 2 件)

- (1)Kaori Kajimoto, Daisuke Matsui, Kazuyuki Uno, and Ichiro Tanaka, Organic Memory Transistors Using Monolayer of Semiconductor Colloidal Nano-Dots as a Floating Gate, Japanese Journal of Applied Physics, 査読有, vol. 52, 2013, 05DC04
DOI: 10.1143/JJAP.50.021601
- (2)Kaori Kajimoto, Atsushi Kurokawa, Kazuyuki

Uno, and Ichiro Tanaka, Large Memory Effect and High Carrier Mobility of Organic Field-Effect Transistors Using Semiconductor Colloidal Nano-Dots Dispersed in Polymer Buffer Layers, Japanese Journal of Applied Physics, 査読有, vol. 50, 2011, 021601
DOI: 10.1143/JJAP.50.021601

〔学会発表〕(計5件)

- (1) 阪川 秀紀、角野 貴大、宇野 和行、田中 一郎、コロイダルナノドットを用いた有機メモリトランジスタの書き込み特性改善の検討、第 61 回応用物理学会春季学術講演会 17a-PG1-14、査読無、2014 年 3 月 17-20 日、青山学院大学相模原キャンパス。
- (2) Kaori Kajimoto, D. Matsui, K. Uno, and Ichiro Tanaka, Organic memory transistors using embedded monolayer of semiconductor colloidal nano-dots as a floating gate, 2012 International Conference on Flexible and Printed Electronics (ICFPE2012) S11-P2, 査読有, September 6-8, 2012, The University of Tokyo, Japan.
- (3) 梶本 かおり、宇野 和行、田中 一郎、半導体コロイダルドットを用いた有機メモリ FET における書き込み特性のドットサイズ依存性、第 59 回応用物理学関係連合講演会 15p-GP11-29、査読無、2012 年 3 月 15-18 日、早稲田大学。
- (4) 南 智治、梶本 かおり、市田 雅夫、宇野 和行、安藤 弘明、田中 一郎、CdSe/ZnS コロイダルドット薄膜の時間分解フォトルミネッセンス低温測定、日本材料学会半導体エレクトロニクス部門委員会平成 23 年度第 1 回研究会 B03、査読無、2011 年 10 月 21 日、神戸大学 六甲台キャンパス。
- (5) K. Kajimoto, K. Uno, and I. Tanaka, Organic memory field-effect transistors using semiconductor colloidal nano-dots dispersed in thin polymer films as floating gates, The 30th Electronic Materials Symposium (EMS30) Fr2-20, 査読有, June 29-July 1, 2011, Laforet Biwako, Shiga, Japan.

〔図書〕(計0件)

〔産業財産権〕

出願状況(計0件)

名称：
発明者：
権利者：
種類：
番号：
出願年月日：
国内外の別：

取得状況(計0件)

名称：
発明者：
権利者：
種類：
番号：
取得年月日：
国内外の別：

〔その他〕

ホームページ等

http://wakarid.center.wakayama-u.ac.jp/ProfileReMain_2063.html

6. 研究組織

(1) 研究代表者

田中 一郎 (TANAKA, Ichiro)
和歌山大学・システム工学部・教授

研究者番号：60294302

(2) 研究分担者

()

研究者番号：

(3) 連携研究者

()

研究者番号：