

科学研究費助成事業 研究成果報告書

平成 26 年 4 月 22 日現在

機関番号：32619

研究種目：基盤研究(C)

研究期間：2011～2013

課題番号：23560411

研究課題名(和文) GaN系HEMTにおける異常現象や特性劣化の解明及びそれらの対策法の理論的研究

研究課題名(英文) Theoretical study on abnormal phenomena and degradation in GaN-based HEMTs and reuction method of them

研究代表者

堀尾 和重 (HORIO, KAZUSHIGE)

芝浦工業大学・システム工学部・教授

研究者番号：10165590

交付決定額(研究期間全体)：(直接経費) 4,000,000円、(間接経費) 1,200,000円

研究成果の概要(和文)：AlGaIn/GaN電界効果トランジスタで見られる緩やかな電流応答を計算機シミュレーションにより解析し、そのメカニズムを明らかにすると共に、その軽減策について検討した。特に、いわゆるフィールドプレートを導入することにより緩やかな電流応答が軽減されることを示し、最適なフィールドプレート構造について検討した。また、フィールドプレート導入によるオフ耐圧の向上についても検討した。

研究成果の概要(英文)：Two-dimensional analysis of slow current transients in AlGaIn/GaN field effect transistors is performed and their mechanisms are studied. Also the method of reduce these slow transients is discussed. Particularly, it is shown that the slow transients are reduced by introducing a so-called field plate, and the optimum field-plate structures are discussed. It is also discussed how the off-state breakdown voltage is enhanced by introducing a field plate.

研究分野：工学

科研費の分科・細目：電気電子工学 電子デバイス・電子機器

キーワード：ガリウムナイトライド HEMT 電流コラプス フィールドプレート 耐圧 2次元解析

1. 研究開始当初の背景

GaN系FETにおいてはゲート電圧やドレイン電圧を急激に変化させても緩やかな電流応答を示すことがしばしば報告されている。これらはゲートラグやドレインラグと呼ばれ、回路応用上問題となる。また、緩やかな電流応答は定常状態とRF状態で電流電圧特性($I-V$ 特性)が著しく異なることを意味し、高周波域で定常状態から予測されるパワーより著しく低いパワーしか得られないことにつながる。これは、パワースランプあるいは電流コラプスと呼ばれる。この現象はまた、高電力スイッチングデバイスへ応用したときに、動的オン抵抗の増大につながり大きな問題となる。これらは深刻な問題であり、多くの実験的研究がなされ、表面準位やバッファ層内のトラップの影響、分極特性の劣化の影響が示唆されているが詳細な機構は不明であり広範囲への実用化の障害となっている。また、ストレス試験や信頼性試験の結果から、特性劣化と電流コラプス増大の相関が指摘されている。そこで、GaN系HEMTの実用化を推進するには電流コラプス等の機構を明確にすることが必須と思われるが、そのための理論的研究をした例は少ない。

これに対し我々は、トラッピング効果に対する基本的な現象を理解するため、実験データに基づくエネルギーレベルを用いた半絶縁バッファ層を有するGaN MESFETのシミュレーションを行った。また、同様のバッファ層を持つAlGaIn/GaN HEMTのシミュレーションを行い、バッファ層内トラップがドレインラグ、ゲートラグ、パルス $I-V$ 特性(オフ状態を始点としたもので定常 $I-V$ 特性からの電流低下が電流コラプスの指標となる)に与える影響を明らかにした。そして、電流コラプスのバッファ層内不純物濃度依存性やオフ状態ドレイン電圧依存性についても調べた。

2. 研究の目的

本研究の目的は、GaN系HEMT、特にAlGaIn/GaN HEMTにおける表面準位あるいはトラップに起因するとされる「ラグ現象」や「パワースランプ」といった異常現象を理論的に解明し、その対応策を考案してデバイスの設計指針を与えることである。このため、いわゆるフィールドプレート構造を有するAlGaIn/GaN HEMTの2次元数値解析を行い、フィールドプレート導入により、上述の異常現象がどのように軽減されるのか調べる。また、フィールドプレート導入により、AlGaIn/GaN HEMTのOFF耐圧がどのように改善され、パワー特性の向上につながるか調べる。

3. 研究の方法

FETのゲート・ドレイン間に絶縁膜のパシ

ベーションを施し、その上に電極を設けて(フィールドプレートとし)その電極をゲート電極あるいはソース電極と同一にするフィールドプレート構造(図1、図2)は、ゲート・ドレイン間の電界分布を緩和させ、FETの耐圧を上げるばかりでなく、電流コラプスの低減にも効果があるとされるが詳細は不明である。

そこで、バッファ層内トラップの他、表面準位を考慮したフィールドプレート構造AlGaIn/GaN HEMT(図1、図2)のステップ応答の過渡シミュレーションを行い、ドレインラグ、ゲートラグ、電流コラプスといった現象との相関を明らかにする。また、フィールドプレート構造パラメータ(図1で言えばフィールドプレート長 L_{FP} 、SiNパシベーション膜厚 d)依存性を解析し、これらの現象を最小限にするようなフィールドプレート構造を明らかにする。また、耐圧特性を解析し、耐圧を上げさらに電流コラプスを軽減して最大電力を取り出しうるような最適フィールドプレート構造について検討する。

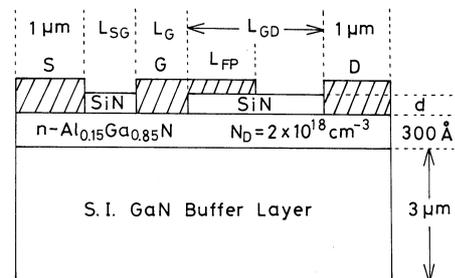


図1 ゲートフィールドプレート構造

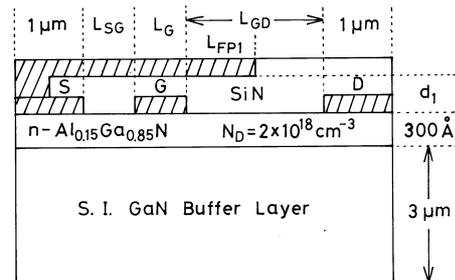


図2 ソースフィールドプレート構造

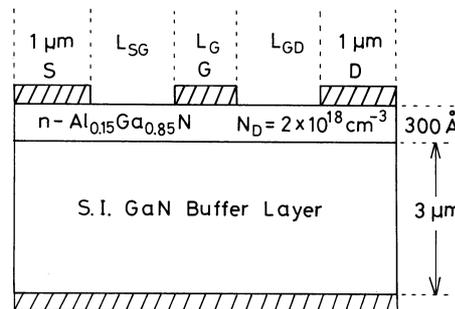


図3 裏面に電極を有する構造

ところで、図3に示すように、バッファ層下に電極を設けてその電位を固定する(通常ソース電位と同じにする)と、電流コラプスの軽減に効果的だという説もあるが、詳細なことは明らかでない。この電極も一種のフィールドプレートと見なすことができる。バッファ層内トラップを考慮したこの構造の諸解析を行い、ラグ現象、電流コラプス、耐压への影響を明らかにする。

4. 研究成果

(1) 裏面電極付きフィールドプレート構造 AlGaIn/GaN HEMT の2次元過渡解析

裏面電極付きゲートフィールドプレート構造 AlGaIn/GaN HEMT の2次元過渡解析を行い、バッファ層に起因したラグ現象や電流コラプスのデバイス構造依存性について検討した。バッファ層内には深いドナーと深いアクセプタを考慮した。バッファ層のアクセプタ濃度が 10^{17} cm^{-3} と高い場合、ゲートフィールドプレートの導入がラグ現象や電流コラプスの低減に効果的であることが示された。これは、ゲートのドレイン端の電界が緩和され、電子のバッファ層内への注入が抑えられるためである。一方、アクセプタ濃度が比較的低い場合には、裏面電極の存在がドレインラグや電流コラプスの軽減に効果的であることが示された。これは、バッファ層裏面の電位が固定されると、チャンネル・バッファ層界面のバリアが高く保たれ、バッファ層中への電子注入が抑えられてトラッピング効果が軽減されるためと解釈された。

(2) ゲートフィールドプレート構造 AlGaIn/GaN HEMT の耐压特性の解析

ゲート長やゲート・ドレイン間距離が比較的短いフィールドプレート構造 AlGaIn/GaN HEMT について、バッファ層中の深いドナーと深いアクセプタを考慮した2次元数値解析を行い、耐压特性について検討した。その結果、バッファ層内のアクセプタ濃度が高い場合、耐压はキャリアの衝突イオン化により決まり、フィールドプレート長増加と共に耐压は増加するが、ある値から逆に低下しうることが示された。これはフィールドプレートとドレイン間の距離が短くなって、その電界が非常に高くなるためである。また、バッファ層内のアクセプタ濃度が低い場合、バッファ層リーク電流が非常に大きくなってこれが耐压を決める要因となり、耐压は非常に低くなることが示された。AlGaIn/GaN HEMT の耐压特性を考える上で、この点にも注意すべきといえる。

(3) ソースフィールドプレート構造 AlGaIn/GaN HEMT の解析

バッファ層中に深いドナーと深いアクセプタを考慮したソースフィールドプレート構造 AlGaIn/GaN HEMT の2次元解析を行い、その結果をゲートフィールドプレート構

造の場合と比較した。その結果、ドレインラグの低減効果はソース及びゲートフィールドプレート構造において、定量的に同程度であることが示された。しかしながら、ゲートラグの低減の割合は、ソースフィールドプレート構造の場合の方が小さくなった。これは、オフ状態においてゲートのドレイン端の電界がより高くなるため、電子のバッファ層中への注入が顕著になりトラッピング効果が大きくなるためである。このため、電流コラプスの低減割合もソースフィールドプレート構造の方がやや小さくなった。また、オフ耐压は、同様の理由でソースフィールドプレート構造の方がやや低くなった。両構造において、バッファ層に起因した電流コラプスを最小限にするためには、SiN 絶縁膜の厚さにある最適値が存在することが示唆された。

(4) 高誘電率パシベーション膜を有する AlGaIn/GaN HEMT の耐压特性の解析

AlGaIn/GaN HEMT の耐压特性をパシベーション膜の比誘電率とその厚さをパラメータとして計算した。その結果比誘電率が高い程、オフ状態の耐压が高くなることがわかった。これは、比誘電率が高くなるにつれ、ゲートのドレイン端の電界が弱くなるためである。また、絶縁膜厚が厚くなる程、ゲートのドレイン端の電界が弱まり、オフ耐压が向上することが示された。以上より、誘電率が高く厚いパシベーション膜を有する AlGaIn/GaN HEMT が高い耐压を有するはずだと結論された。

5. 主な発表論文等

[雑誌論文](計 8 件)

H. Hanawa and K. Horio, "Increase in breakdown voltage of AlGaIn/GaN HEMTs with a high- k dielectric layer", Phys. Status Solidi (a), vol.211, no.4, pp.784-787 (2014).

H. Hanawa, H. Onodera, A. Nakajima, and K. Horio, "Numerical analysis of breakdown voltage enhancement in AlGaIn/GaN HEMTs with a high- k passivation layer", IEEE Trans. Electron Devices, vol.61, no.3, pp.769-775 (2014).

H. Hanawa, H. Onodera and K. Horio, "Analysis of lags and current collapse in source-field-plate AlGaIn/GaN high electron mobility transistors", Jpn J. Appl. Phys., vol.52, no.8, pp.08JN21-1-08JN21-4 (2013).

H. Onodera and K. Horio, "Analysis of buffer-impurity and field-plate effects on breakdown characteristics in small sized AlGaIn/GaN high electron mobility transistors", Semicond. Sci. Technol., vol.27, no.8, pp.085016-1-085016-6 (2012).

K. Horio and H. Onodera, "Backside-electrode effects on current

collapse in field-plate AlGaIn/GaN HEMTs”, Phys. Status Solidi C, vol.9, no.7, pp.1655-1657 (2012).

A. Nakajima, K. Fujii and K. Horio, “Buffer-related gate lag in AlGaIn/GaN HEMTs”, Phys. Status Solidi C, vol.9, no.7, pp.1658-1660 (2012).

A. Nakajima, K. Fujii and K. Horio, “Numerical analysis of buffer-trap effects on gate lag in AlGaIn/GaN high electron mobility transistors”, Jpn. J. Appl. Phys., vol.50, no.10, pp.104303-1–104303-6 (2011).

K. Horio, H. Onodera and A. Nakajima, “Analysis of backside-electrode and gate-field-plate effects on buffer-related current collapse in AlGaIn/GaN high electron mobility transistors”, J. Appl. Phys., vol.109, no.11, pp.114508-1–114508-7 (2011).

[学会発表](計 13 件)

H. Hanawa and K. Horio, “Increase in breakdown voltage of AlGaIn/GaN HEMTs with a high-*k* dielectric layer”, Abstracts of the Tenth International Conference of Nitride Semiconductors (ICNS-10), Washington, USA, p.246 (2013).

K. Horio and H. Hanawa, “Breakdown voltage enhancement in AlGaIn/GaN HEMTs using a high-*k* passivation layer”, Proceedings of 37th Workshop on Compound Semiconductor Devices and Integrated Circuits (WOCSDICE 2013), Rostok, Germany, pp.43-44 (2013).

K. Horio, H. Onodera and T. Fukai, “Simulation of back-electrode effects on lags and current collapse in field-plate AlGaIn/GaN HEMTs”, Proceedings of Nanotech 2013, Washington, USA, pp.497-500 (2013).

H. Hanawa, H. Onodera, A. Nakajima, and K. Horio, “Similarities of lags, current collapse and breakdown characteristics between source and gate field-plate AlGaIn/GaN HEMTs”, Proceedings of 2013 IEEE International Reliability Physics Symposium (IRPS 2013), Monterey, USA, pp.CD1.1-CD1.5 (2013).

H. Onodera and K. Horio, “Physics-based simulation of field-plate effects on breakdown characteristics in AlGaIn/GaN HEMTs”, Proceedings of the European Microwave Integrated Circuits Conference 2012, Amsterdam, Netherland, pp.401-404 (2012).

H. Hanawa, H. Onodera and K. Horio, “Analysis of lags and current collapse in source-field-plate AlGaIn/GaN HEMTs”, Proceedings of 2012 International Workshop

on Nitride Semiconductors, Sapporo, Japan, MoP-ED-18 (2012).

H. Onodera and K. Horio, “Analysis of breakdown characteristics in small-sized field-plate AlGaIn/GaN HEMTs”, Proceedings of 36th Workshop on Compound Semiconductor Devices and Integrated Circuits (WOCSDICE 2012), Porquerolles, France (2012).

H. Onodera, A. Nakajima and K. Horio, “Physics-based simulation of back-electrode effects on lag and current collapse in field-plate AlGaIn/GaN HEMTs”, Proceedings of the European Microwave Integrated Circuits Conference 2011, Manchester, United Kingdom, pp.45-48 (2011).

H. Onodera, A. Nakajima and K. Horio, “Effects of buffer impurities and field plate on breakdown performance in small-sized AlGaIn/GaN HEMTs”, Abstracts of the 9th International Conference on Nitride Semiconductors (ICNS-9), Glasgow, United Kingdom, J1.6 (2011).

K. Horio and H. Onodera, “Backside-electrode effects on current collapse in field-plate AlGaIn/GaN HEMTs”, Abstracts of the 16th Semiconducting and Insulating Materials Conference (SIMC-XVI), Stockholm, Sweden, Tu1-8 (2011).

A. Nakajima, K. Fujii and K. Horio, “Buffer-related gate lag in AlGaIn/GaN HEMTs”, Abstracts of the 16th Semiconducting and Insulating Materials Conference (SIMC-XVI), Stockholm, Sweden, Tu3-24 (2011).

H. Onodera, A. Nakajima and K. Horio, “Effects of buffer traps on breakdown characteristics in field-plate AlGaIn/GaN HEMTs”, Proceedings of the 5th Asia-Pacific Workshop on Widegap Semiconductors (APWS 2011), Toba, Japan, pp.71-72 (2011).

H. Onodera, A. Nakajima and K. Horio, “Field-plate and back-electrode effects on lag and current collapse in AlGaIn/GaN HEMTs”, Proceedings of the 5th Asia-Pacific Workshop on Widegap Semiconductors (APWS 2011), Toba, Japan, pp.81-82 (2011).

6. 研究組織

(1) 研究代表者

堀尾 和重 (HORIO, Kazushige)

芝浦工業大学・システム理工学部・教授

研究者番号：10165590