

科学研究費助成事業 研究成果報告書

平成 27 年 5 月 26 日現在

機関番号：11301

研究種目：基盤研究(A)

研究期間：2012～2014

課題番号：24246060

研究課題名(和文) 高次視覚情報処理機能を有する完全埋込型低電力三次元積層人工網膜システムの研究

研究課題名(英文) Development of fully-implanted low-power retinal prosthesis system with visual information processing functions

研究代表者

田中 徹 (TANAKA, Tetsu)

東北大学・医工学研究科・教授

研究者番号：40417382

交付決定額(研究期間全体)：(直接経費) 34,500,000円

研究成果の概要(和文)：光電変換素子/高次視覚情報処理回路/刺激電流生成回路を1チップに三次元積層して眼球内に埋め込むことで、患者に高いQOLを提供できる「高次視覚情報処理機能を有する完全埋込型低電力三次元積層人工網膜システム」の研究を行った。各回路チップをTSVで三次元積層化して人工網膜チップを作製する技術と、三次元積層人工網膜チップとフレキシブルケーブルをダメージ無くモジュール集積化する技術を開発した。約1300画素の感度切替型受光回路チップ及びエッジ強調機能付き刺激電流生成回路チップを開発した。人工網膜チップのウサギ眼球内埋め込み実験を行い、網膜が変性したウサギへの光刺激によるEEP信号の取得に成功した。

研究成果の概要(英文)：In order to restore visual sensation of blind patients such as age-related macular degeneration and retinitis pigmentosa, a fully implantable retinal prosthesis system have been developed in this research. The fully implantable retinal prosthesis system consists of an intraocular and extraocular units. The intraocular unit has a coupling coil, a stimulus electrode array, and a 3-D stacked retinal prosthesis chip. The 3-D stacked retinal prosthesis chip is composed of a photoreceptor chip and a stimulus current generator chip. In this research, the photoreceptor chip was successfully developed with a switching photosensitivity function, and the stimulus current generator chip was also successfully developed with an edge enhancement function. Both chips has 37x37 pixels. The retinal prosthesis chip assembled with the flexible cable was completely implanted into a rabbit eyeball, and appropriate EEP waveforms were successfully recorded with incidents of light from outside the eyeball.

研究分野：半導体工学 神経工学

キーワード：人工網膜 視覚情報処理 三次元集積回路 半導体神経工学

1. 研究開始当初の背景

高齢化社会の進行に伴い加齢黄斑変性や網膜色素変性症によって視力を失う患者が、特に我が国において急激に増加している。これらの疾病では光を神経電気信号に変換する網膜の視細胞が死滅して失明に至るが、有効な医学的治療法はまだ確立されていない。しかし、視細胞とともに網膜を構成する神経節細胞や視神経は正常のままである。そこでアレイ状の微小電極を用いて、残存する神経節細胞を多点電気刺激することで視覚を再生する人工網膜システムの研究が欧米を中心にして世界各地で精力的に進められている。

人工網膜システムは人工網膜チップ(光電変換素子/信号処理回路/刺激電流生成回路)、網膜刺激電極、電力/信号送受信用コイル、接続用フレキシブルケーブル等から構成される。従来型の人工網膜システムでは、網膜刺激電極だけが眼球内に埋め込まれ、他の部品は眼球外に設置される。これは、光電変換素子や種々の回路を平面上に並べた通常的人工網膜チップでは大きすぎて眼球内に設置できないためである。従って、従来型の人工網膜システムは構造が複雑であり、患者の負担が非常に大きい。また、信号送受信の制約から網膜刺激電極数が百個程度に限られるために画像解像度が低く、人の顔を認識することも難しい。さらに、光電変換素子が眼球外にあるために、眼球の高速運動に基づくサッカード効果が使えない。このような中で2010年に光電変換素子と刺激電流生成用の増幅回路のみを平面上に配置して眼球内に設置する改良型的人工網膜チップがドイツから発表された。光電変換素子を眼球内に埋め込むため、画像解像度とサッカード効果に関する問題は一定程度解決できている。しかし、信号処理回路が無いために、周囲の明暗に対応した光感度切替や物体の輪郭抽出・動き検知等の高次視覚情報処理機能を使えず、高いQOLは望めない。

2. 研究の目的

本研究では、光電変換素子/高次視覚情報処理回路/刺激電流生成回路を三次元に積層し、一つのチップとして眼球内に埋め込むことで、前述の問題を全て解決し、患者に高いQOLを提供できる「高次視覚情報処理機能を有する完全埋込型低電力三次元積層人工網膜システム」の開発を行う(図1)。

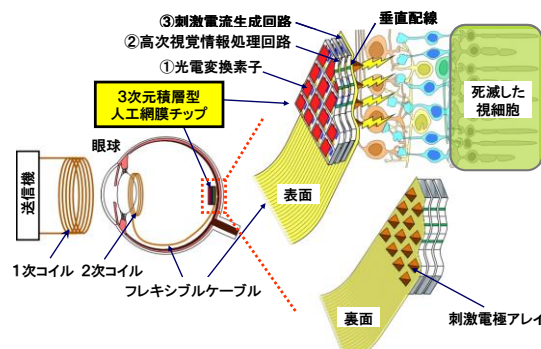


図1 本研究で提案する三次元積層人工網膜システム

本システムは眼球外と眼球内のユニットに大別でき、眼球外には電源及び電力伝送を行うための1次コイルを配置する。眼球内には三次元積層人工網膜チップが搭載された刺激電極付きフレキシブルケーブルを埋め込む。三次元積層人工網膜チップは人の網膜と同じ層構造を有する。外界からの光は最上層の光電変換素子によって電気信号に変換され、その電気信号は回路層間を接続するシリコン貫通配線(TSV)によって下層へと伝わる。高次視覚情報処理回路によって画像処理を行った後、最下層で正負両極性の刺激電流パルスが生成される。電流パルスは微小刺激電極アレイを通して網膜の神経節細胞を刺激する。人工網膜チップを人の網膜と同じ三次元積層構造にすることで、チップ上面を全て受光領域にできるため、小面積で高解像の視覚を実現できる。また、チップ面積を増やさずに情報処理回路を搭載できるために、周囲の明暗に対応した光感度切替・暗電流ノイズの除去や物体の輪郭抽出・動き検知等の高次視覚情報処理を行い、より明瞭な視覚を再生することが可能である。

3. 研究の方法

本研究では、先行研究よりも高解像かつ明瞭な視覚を再生するために、高次視覚情報処理の最適な仕様を明確にし、その処理機能を1300画素以上的人工網膜チップに実装する。また、長期間安全に人工網膜システムを動作させるために、高い生体適合性を有する材料を使用するとともに、高次視覚情報処理機能を有する人工網膜チップの消費電力を極力小さくして(100mW以下)発熱を抑え、かつ、網膜細胞に与える影響を最低限にする網膜刺激技術を開発する。具体的には以下の3項目の研究を行い、それぞれの技術の確立と検証を行う。(1)LSIチップ積層化技術及び眼球内埋め込み部品の一体化集積技術の確立

光電変換素子、高次視覚情報処理回路と刺激電流生成回路等を三次元積層化して人工網膜チップを作製する技術と、三次元積層人工網膜チップ・フレキシブルケーブル・コイルの各部品を1つにモジュール集積化する技術の研究を行う。本システムの最重要の基盤技術となる。

(2)高次視覚情報処理機能を実現する超低消費電力人工網膜用LSI回路技術の確立

高解像かつ明瞭な視覚を再生するために最適な高次視覚情報処理の仕様を決定し、その処理機能を1300以上の画素と両立して実現する回路技術の研究を行う。具体的には、周囲の明暗に対応した光感度切替と近傍4画素ラプラシアン法等を用いた物体のエッジ強調機能の実現を目指す。また、患者の症状や加齢に合わせた網膜刺激電流の条件設定が何度でも可能であり、人の眼球内で長期間安定に動作し続けるLSI回路技術の研究を実施する。実際に回路を設計試作し、回路の機能・性能検証を行う。

(3)人工網膜チップ眼球内埋め込み実験によ

る生物臨床評価

人工網膜モジュールの埋め込み手術術式と眼球内への固定技術の研究を行う。人工網膜を安定して人の網膜に設置できるかを動物実験により検討する。また、ウサギ眼球内に人工網膜モジュールを埋め込み、脳内誘発電位記録による視覚再生実験を行う。

4. 研究成果

(1) LSIチップ積層化技術及び眼球内埋め込み部品の一体化集積技術の確立

高解像視覚再生用の微細刺激電極に関して、網膜細胞を安全に刺激可能な電極材料の検討を行った。Pt・IrOx・PEDOT・RagPtを材料とする刺激電極をフレキシブルケーブル上にそれぞれ作製し、電極表面のAFM測定からPEDOT電極とRagPt電極がその他の電極に比べて10倍近い表面粗さであり、大きな反応面積を有していることを確認した。また、刺激電極の電気化学インピーダンス(EIS)と電荷注入能力(CIC)の測定を行った。その結果、IrOx・PEDOT・RagPtの各電極はPt電極に比べて1/10以下の大きさのインピーダンス(周波数1kHz)であった。これらの材料を刺激電極に採用することで刺激回路の出力抵抗が減少し電気刺激に必要な電力が小さくなる。また、PEDOT・RagPtの各電極がその他の電極の約10倍のCICを有していることを確認し、目標の注入電荷密度である1.44 mC/cm²を達成した。さらにAlを利用した新規プロセスでPt電極を多孔質化したEp-Pt(Extremely porous Platinum)を作製し、従来のPt電極の約6%のインピーダンス、約16倍の電荷供給能力(1.61mC/cm²)を有するEp-Pt電極を作製することに成功した(図2)。

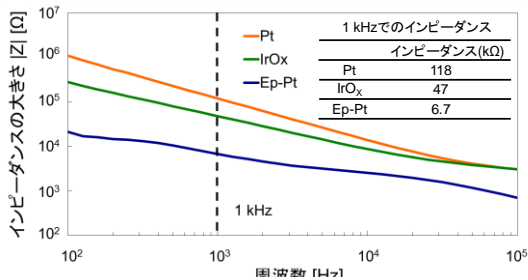


図2 種々の刺激電極のインピーダンス特性

人工網膜チップの大画面化に伴って画素回路とフレキシブルケーブル上の刺激電極を電気配線で接続することが困難になる問題に対して、フレキシブルケーブル上への刺激電極作製が不要となる網膜下刺激用のチップ表層刺激電極を考案した。凹凸がある絶縁膜で表面が覆われた人工網膜チップ上にリフトオフプロセスで微細な表層刺激電極を形成することに成功した。この技術を用いて人工網膜チップ表層に1300以上のPt刺激電極を形成し、そのチップをフレキシブルケーブル上に一体化集積することに成功した。作製した人工網膜チップモジュールの出力刺激電流の照度依存性を測定し、照度(明暗)に対応して刺激電流周波数が回路シミュレーション通りの値になることを確認した。また、刺激電流周波数

の照度依存性は人工網膜チップモジュールプロセスの前後で変化しておらず、開発したモジュールプロセスが人工網膜チップに悪影響を与えないことを確認した(図3)。本研究において開発した三次元集積化技術を用いて、人工網膜チップにビアラスト・バックサイドTSVを作製してシリコン基板と三次元積層し、電気特性を取得することに成功した。

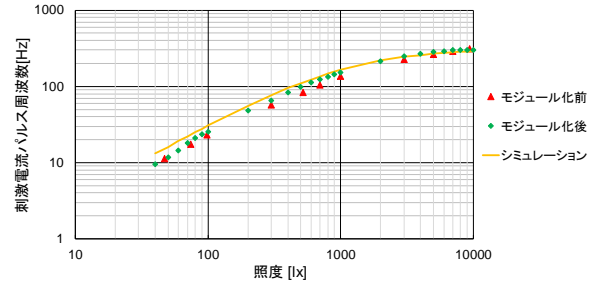


図3 出力刺激電流パルス周波数の照度依存性

(2) 高次視覚情報処理機能を実現する超低消費電力人工網膜用LSI回路技術の確立

人工網膜の光電変換素子はシリコンフォトダイオードであるため、刺激電流パルス周波数の照度依存性を人の網膜に近づけるのが難しい。そのため明所と暗所で人工網膜の感度を切り換える感度切替型受光回路チップを開発した。CMOS0.35μm(2P4M)技術で設計・試作した受光回路チップはフォトダイオードを有する受光回路が1369(37x37)画素集積されている。カレントミラー回路のミラー比をスイッチすることで感度を切り替え、結果として眼球内照度4~600lxで最適な刺激電流パルス周波数を実現した。また、高次視覚情報処理機能の1つとしてエッジ強調処理機能の実装を行った。4近傍ラプラシアンフィルタを利用したエッジ強調機能付き刺激電流生成回路チップをCMOS0.18μm(1P6M)技術で設計・試作して検証を行った。エッジ強調機能を有する75μm角の刺激電流生成回路が1369(37x37)画素配置されている。回路評価の結果、エッジ強調機能が動作していることを実証し、輪郭認識・顔認識に十分な性能があることを確認した。図4に本研究において開発した人工網膜チップによる画像認識イメージを示す。従来の単層人工網膜チップと比較して、三次元積層人工網膜チップでは外部の明暗に関わらず対象物が明瞭に認識できると考えられる。

	単層人工網膜チップ	三次元積層人工網膜チップ	
		感度切替	エッジ強調
曇天時の屋外		太陽光モード 	
薄暗い室内		屋内モード 	

図4 人工網膜チップによる画像認識イメージ

さらに、エッジ強調機能による低消費電力特性を評価した。37x37ピクセルの画素回路に3種類の画像を入力し、エッジ強調機能の有無と消費電力の関係を求めた(図5)。SPICEシミュレーション結果から、エッジ強調機能により最大36%と大幅に低電力化できることが分かった。なお、いずれの場合も消費電力の上限である19mW/mm²は超えていない。

	Lena	白色	チェッカーフラッグ
エッジ強調無し	5.7 mW/mm ²	6.1 mW/mm ²	4.8 mW/mm ²
エッジ強調有り	4.0 mW/mm ²	3.7 mW/mm ²	4.8 mW/mm ²
低減効果	-28.1%	-36.1%	0.0%

図5 各画像の消費電力とエッジ強調効果

人の眼球内で長期間安定に動作し続けるためには双極性刺激電流のアンバランスから生じる刺激電極の残留電荷を無くす必要がある。本研究では刺激電極の残留電荷を非刺激時に接地放電する機能をCMOS0.18um(1P6M)技術で設計し、人工網膜チップに実装した。これにより刺激電荷のアンバランスが生じても生体の安全保障が可能となった。また、同様に人工網膜チップを眼球内埋め込み後に試験するための動作補償回路を設計し、人工網膜チップに実装した。個体差に対応するためのデジタル調整が可能になる。両回路とも実チップでの機能検証を終えている。以上のように高次視覚情報処理機能を実現する超低消費電力人工網膜用LSI回路技術を確立した。

(3)人工網膜チップ眼球内埋め込み実験による生物臨床評価

PEDOT電極を用いたin vivo実験を行い、ウサギ網膜を電気刺激して視覚野から電氣的誘発電位(Electrically Evoked Potential; EEP)を記録した。また、網膜を光刺激した際の視覚野の応答(Visually Evoked Potential; VEP)の記録も行った。対照実験として網膜に電気刺激も光刺激も与えていない際の視覚野の応答をコントロール脳波として記録した。図6にEEP、VEP、コントロール脳波の記録結果の比較を示す。

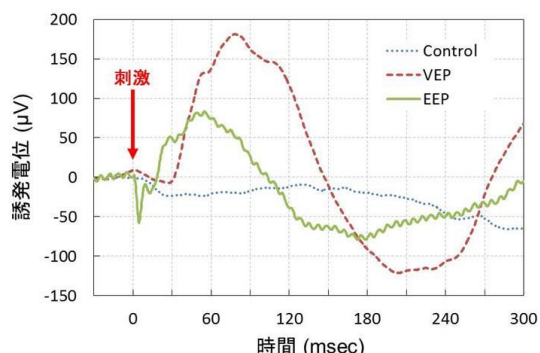


図6 EEP/VEP/コントロール脳波の時間依存性

図中のEEPは0secで電流パルス刺激を行った際の応答波形である。VEPは0secでパルス幅10msec、照度1000lxのフラッシュ光で刺激を行った際の応答波形である。また、コントロール脳波は電気刺激も光刺激も行っていない際の応答波形である。全ての波形は50回の加算平均を行っている。EEP波形には電気刺激直後に刺激によるアーティファクトが確認できるが、刺激後50msec付近にみられる応答が神経応答であると考えられる。本実験で得られたEEP波形は他研究機関で測定されたEEP波形と同様の応答特性を示している。結果として、EEPとVEPはコントロール脳波には見られない同様の応答特性を有していることが確認でき、PEDOT電極を用いた電気刺激によってウサギの光覚を誘発することに成功した。さらに、本研究で確立した埋め込み手術術式と眼球内固定技術を用いて、光電変換素子と刺激電流生成回路からなる人工網膜チップのウサギ眼球内埋め込み実験を行い、網膜が変性したウサギへの光刺激によるEEP信号の取得に成功している。眼球内光電変換素子による視覚応答の取得であり、「眼球内完全埋め込み型人工網膜」の実現可能性を示した成果である。

5. 主な発表論文等

〔雑誌論文〕(計9件)

- ① M. Murugesan, Y. Imai, S. Kimura, T. Fukushima, Ji Cheol Bea, H. Kino, K-W. Lee, T. Tanaka, and M. Koyanagi Deteriorated Device Characteristics in 3D-LSI Caused by Distorted Silicon Lattice, IEEE TRANSACTIONS ON ELECTRON DEVICE, 査読有、61巻、2014年、540-546
- ② K-W. Lee, Y. Ohara, K. Kiyoyama, J-C. Bea, M. Murugesan, T. Fukushima, T. Tanaka, and M. Koyanagi Die-Level 3-D Integration Technology for Rapid Prototyping of High-Performance Multifunctionality Hetero-Integrated Systems, IEEE TRANSACTIONS ON ELECTRON DEVICES, 査読有、60巻、2013年、3842-3848 DOI: 10.1109/TED.2013.2280273
- ③ C. Kigure, H. Naganuma, Y. Sasaki, H. Kino, T. Tanaka, Development and In Vivo Evaluation of Conductive Polymer (PEDOT) Stimulus Electrodes for Fully Implantable Retinal Prosthesis, Japanese Journal of Applied Physics, 査読有、52巻、2013年、04CL03-1~5 DOI: 10.7567/JJAP.52.04CL03
- ④ H. Kino, J-C. Bea, M. Murugesan, K-W. Lee, T. Fukushima, M. Koyanagi, T. Tanaka, Analysis of Local Bending Stress Effect on CMOS Performance Fabricated in Thinned Si Chip for Chip to- Wafer 3D Integration, Japanese Journal of Applied Physics, 査読有、52巻、2013年、04CB11-1~6, DOI: 10.7567/JJAP.52.04CB11

- ⑤ K-W. Lee, Y. Watanabe, C. Kigure, T. Fukushima, M. Koyanagi and T. Tanaka, Pillar-shaped stimulus electrode array for high-efficiency stimulation of fully implantable epiretinal Prosthesis, JOURNAL of Micromechanics and Microengineering, 査読有、22巻、2012年、105015(11pp)
DOI: 10.1088/0960-1317/22/10/105015
- [学会発表] (計49件)
- ① 田中徹, 3次元集積化技術が拓く Diversificationの未来 - From LSI of scale to LSI of scope, 第62回応用物理学会春季学術講演会 S-16シンポジウム (招待講演), 2015年3月11日~2015年3月14日, 東海大学湘南キャンパス (神奈川県, 平塚市)
- ② 後藤大輝, 長沼秀樹, 木野久志, 田中徹, 表層刺激電極を有する網膜下埋植人工網膜チップモジュールの作製, 第62回応用物理学会春季学術講演会, 2015年3月11日~2015年3月14日, 東海大学湘南キャンパス (神奈川県, 平塚市)
- ③ 田中徹, 生体埋め込み型バイオメディカル集積デバイスの開発, 第16回半導体パッケージング技術展専門技術セミナー (招待講演), 2015年1月15日, 東京ビッグサイト (東京)
- ④ F. Inoue, H. Philipsen, M. H. Van der Veen, K. Vandersmissen, S. Van Huylenbroeck, H. Struyf, and T. Tanaka, Cu Seeding Using Electroless Deposition on Ru Liner for High Aspect Ratio Through-Si Vias, 2014 IEEE International Conference on 3D System Integration (3DIC), 2014年12月1日~2014年12月3日, Kinsale, Cork Ireland
- ⑤ K-W. Lee, T. Fukushima, T. Tanaka, and M. Koyanagi, 3D Hetero-Integration Technology for Innovative Convergence Systems, Electronics Packaging Symposium, 2014年10月08日~2014年10月09日, Binghamton, NY, USA
- ⑥ Y. Sugawara, H. Hashiguchi, S. Tanikawa, H. Kino, K-W. Lee, T. Fukushima, M. Koyanagi, and T. Tanaka, Investigation of the Plasma Damage by Etching Process for TSV Formation in Via-last Backside-via 3DIC, International Conference on Solid State Devices and Materials (SSDM2014) 2014年9月8日~2014年9月11日, Tsukuba International Congress Center EPOCHAL TSUKUBA, Tsukuba, Ibaraki, Japan
- ⑦ T. Tanaka, Implantable electronic devices based on semiconductor neural engineering, The 6th IEEE International Nanoelectronics Conference 2014 (INEC2014) (招待講演) 2014年7月28日~2014年7月31日 Hokkaido University, Sapporo, Hokkaido, Japan
- ⑧ H. Kino, H. Hashiguchi, Y. Sugawara, S. Tanikawa, T. Fukushima, K-W. Lee, M. Koyanagi, and T. Tanaka, Minimization of Keep-Out-Zone (KOZ) in 3D IC by Local Bending Stress Suppression with Low Temperature Curing Adhesive, 2014 IEEE 64th Electronic Components and Technology Conference (ECTC), 2014年5月27日~2014年5月30日, Lake Buena Vista, Florida, USA
- ⑨ H. Hashiguchi, T. Fukushima, A. Noriki, H. Kino, K.-W. Lee, T. Tanaka, M. Koyanagi, Temporary Spin-on Glass Bonding Technologies for Via-Last/Backside-Via, 3D Integration Using Multichip Self-Assembly 2014 IEEE 64th Electronic Components and Technology Conference (ECTC) 2014年5月27日~2014年5月30日, Lake Buena Vista, Florida, USA
- ⑩ H. Naganuma, T. Tani, H. Kino, K. Kiyoyama, T. Tanaka, Study of Fully Implantable Retinal Prosthesis with 3-D Stacked Retinal Prosthesis Chip, SRP of International Solid-State Circuits Conference 2014 (ISSCC2014), 2014年2月9日~2014年2月13日, San Francisco, USA
- ⑪ H. Naganuma, T. Tani, H. Kino, K. Kiyoyama, T. Tanaka, Analysis of Low Power Characteristics of 3-D Stacked Retinal Prosthesis Chip, 7th East Asian Consortium on Biomedical Engineering, 2013年11月18日~2013年11月20日, Taipei, Taiwan
- ⑫ K. Kiyoyama, Y. Sato, H. Hashimoto, K-W Lee, T. Fukushima, T. Tanaka, and M. Koyanagi, A Block-Parallel ADC with Digital Noise Cancelling for 3-D Stacked CMOS Image Sensor, IEEE International 3D System Integration Conference 2013, 2013年10月2日~2013年10月4日, San Francisco, USA
- ⑬ 田中徹, 高次視覚情報処理機能を有する完全埋め込み型人工網膜の開発, 第51回日本人工臓器学会ワークショップ「人工臓器におけるセンシング技術」(招待講演), 2013年09月27日~2013年09月29日, パシフィコ横浜 (横浜)
- ⑭ H. Naganuma, T. Tani, H. Kino, K. Kiyoyama, and T. Tanaka, Ultralow Power Operation of 3-D Stacked Retinal Prosthesis Chip with Edge Enhancement Function, 2013 International Conference on Solid State Materials And Devices (SSDM2013), 2013年9月24日~2013年9月27日, Hilton Fukuoka

- Sea Hawk (福岡)
- ⑮ 長沼秀樹, 谷卓治, 笹木悠一郎, 渡辺洋太, 木野久志, 清山浩司, 田中徹, 完全埋め込み型人工網膜のためのエッジ強調機能を有する37×37ピクセル人工網膜チップ, 電子情報通信学会集積回路研究専門LSIとシステムのワークショップ 2013年05月13日～2013年05月15日, 北九州国際会議場(福岡)
- ⑯ 田中徹, 3D-IC用超高密度TSV技術の信頼性, 日本学術振興会半導体界面制御技術第154委員会(招待講演), 2013年04月18日, 東京大学(東京)
- ⑰ 田中徹, 半導体神経工学に基づくバイオメディカル集積デバイスの開発, 2013年第60回応用物理学会春季学術講演会(招待講演), 2013年3月27日～2013年3月30日, 神奈川工科大学(神奈川)
- ⑱ 木暮爾, 笹木悠一郎, 長沼秀樹, 木野久志, 福島誉史, 李康旭, 小柳光正, 田中徹, 高解像度網膜下刺激人工網膜モジュールの開発, 2013年第60回応用物理学会春季学術講演会, 2013年3月27日～2013年3月30日, 神奈川工科大学(神奈川)
- ⑲ 長沼秀樹, 木暮爾, 谷卓治, 笹木悠一郎, 木野久志, 清山浩司, 田中徹, エッジ強調機能を有する3次元積層人工網膜チップの低電力特性, 2013年電子情報通信学会総合大会, 2013年03月19日～2013年03月22日, 岐阜大学(岐阜)
- ⑳ H. Naganuma, K. Kiyoyama, and T. Tanaka, A 37×37 Pixels Artificial Retina Chip with Edge Enhancement Function for 3-D Stacked Fully Implantable Retinal Prosthesis, IEEE Biomedical Circuits and Systems Conference (Bio CAS2012), 2012年11月28日～2012年11月30日, Hsinchu, Taiwan
- ㉑ C. Kigure, H. Naganuma, Y. Sasaki, H. Tomita, and T. Tanaka, Development and In Vivo Evaluation of Conductive Polymer (PEDOT) Stimulus Electrodes for Fully Implantable Retinal Prosthesis, 2012 International Conference on Solid State Devices and Materials (SSDM2012), 2012年09月25日～2012年09月27日, Kyoto International Conference Center, Kyoto, Japan
- ㉒ H. Naganuma, T. Tani, K. Kiyoyama, and T. Tanaka, A 37×37 Pixels Photoreceptor Chip with Switchable Photosensitivity Circuit for 3-D Stacked Retinal Prosthesis Chip, 2012 International Conference on Solid State Devices and Materials (SSDM2012), 2012年09月25日～2012年09月27日, Kyoto International Conference Center, Kyoto, Japan
- ㉓ 木暮爾, 笹木悠一郎, 長沼秀樹, 齋藤慎一朗, 渡辺洋太, 田中徹, 完全埋め込み

- 型人工網膜用Ptナノワイヤ刺激電極アレイの開発, 2012年秋季第73回応用物理学会学術講演会, 2012年09月11日～2012年09月14日, 松山大学(愛媛)
- ㉔ 長沼秀樹, 木暮爾, 谷卓治, 笹木悠一郎, 清山浩司, 田中徹, 完全埋め込み型人工網膜のための感度切替型受光回路チップの開発, 2012年秋季第73回応用物理学会学術講演会, 2012年09月11日～2012年09月14日, 松山大学(愛媛)
- ㉕ T. Tanaka, A. Noriki, T. Fukushima, K-W. Lee, and M. Koyanagi, Optical Interconnection Technology for 3-D LSI and Neural Engineering, 2012 IEEE International Interconnect Technology Conference (IITC2012)(招待講演), 2012年6月4日～2012年6月6日, San Jose, USA

[図書] (計1件)

- ① 小柳光正, 株式会社エヌ・ティー・エス, 「感覚デバイス開発 機器が担うヒト感覚の生成・拡張・代替技術」2014年, 21-42ページ

[産業財産権]

- 出願状況 (計1件)
 名称: チップ支持基板, チップ支持方法, 三次元集積回路, アセンブリ装置及び三次元集積回路の製造方法
 発明者: 小柳光正, 福島誉史, 田中徹
 権利者: 同上
 種類: 特許
 番号: PCT/JP2013/74876,
 102133634(台湾出願番号 2013/9/17)
 出願年月日: 平成25年9月13日
 国内外の別: 国外

[その他]

<http://www.lbc.mech.tohoku.ac.jp>

6. 研究組織

(1) 研究代表者

田中 徹 (TANAKA, TETSU)
 東北大学・大学院医工学研究科・教授
 研究者番号: 40417382

(2) 研究分担者

清山 浩司 (KIYOYAMA, KOUJI)
 長崎総合科学大学・工学部・准教授
 研究者番号: 60412722

富田 浩 (TOMITA, HIROSHI)
 岩手大学・工学部・教授
 研究者番号: 40302088

福島 誉史 (FUKUSHIMA, TAKAFUMI)
 東北大学・
 未来科学技術共同研究センター・准教授
 研究者番号: 10374969

小柳 光正 (KOYANAGI, MITSUMASA)
 東北大学・
 未来科学技術共同研究センター・教授
 研究者番号: 60205531