

**科学研究費助成事業 研究成果報告書**

平成 28 年 6 月 8 日現在

機関番号：12612  
研究種目：基盤研究(C) (一般)  
研究期間：2012～2015  
課題番号：24500108  
研究課題名(和文) 仮想GPUを用いた大規模タイルドディスプレイシステム  
  
研究課題名(英文) Large tiled display system with virtualized GPU  
  
研究代表者  
成見 哲 (Narumi, Tetsu)  
  
電気通信大学・情報理工学(系)研究科・教授  
  
研究者番号：10342825  
交付決定額(研究期間全体)：(直接経費) 4,100,000円

研究成果の概要(和文)：本研究では、専用のFPGAボードを開発することにより、業務用機器を使わず安価にタイルドディスプレイシステムを実現した。ハードウェアで実現することによりティアリングが原理的に発生せず、同期ずれに厳しい液晶シャッターステレオ方式においても問題がない事を確認した。また、GPU仮想化技術DS-CUDAを応用してOpenGL APIに対応することで、アプリケーションを変更することなくタイルドディスプレイに対応した。

研究成果の概要(英文)：We developed a cost-effective tiled display system by designing a custom FPGA board instead of using professional equipments. Since it is composed by a hardware, tearing cannot be happen. Actually, we made sure that the timing difference between displays are very small because it worked with stereo display using shutter glasses which is very sensitive to synchronization of displays. Also we developed a software to support remote OpenGL rendering by extending DS-CUDA middleware which virtualizes remote GPUs.

研究分野：ハイパフォーマンスコンピューティング

キーワード：タイルドディスプレイ FPGA ティアリング GPU仮想化

## 1. 研究開始当初の背景

最近のディスプレイ技術の進歩により、大画面ディスプレイが安価になってきた。それに伴い、複数のディスプレイを格子状に並べて疑似的に巨大画面として使う技術が導入され始め、街角でのデジタルサイネージとして見かけるようになった。

しかしタイルドディスプレイを構築するには、高価な業務用機器で構成する[1]か、複数の PC をネットワーク的に接続してソフトウェアで構成[2]などの手法があるが、前者は高価であり、後者は画面間の同期が取れずティアリングが発生するという問題があった。また、後者はアプリケーションの修正をしないとタイルドディスプレイに表示できないという問題もあった。

## 2. 研究の目的

当研究の目的は、専用の FPGA ボードを開発することにより、業務用機器を使わず安価にタイルドディスプレイシステムを開発することである。ハードウェアで実現することによりティアリングが発生しないというメリットがある。また、GPU 仮想化技術を応用することでアプリケーションを変更することなくタイルドディスプレイに対応出来ることも目標とする。

## 3. 研究の方法

本研究で開発するタイルドディスプレイシステムは、FPGA を用いた専用ハードウェアと、アプリケーションから呼び出すソフトウェアとの二つで構成される。

ハードウェアとしては、一つの映像入力を複数のディスプレイ出力に分岐できる機器が必要となる。業務用機器は合計数十万円の高価なものになるため、カスタムで FPGA ボードを開発することで安価に実現する。ディスプレイに関してもステレオ表示に対応した液晶テレビを使う事で安価に実現する。

ソフトウェアに関しては、GPU 仮想化ソフトウェアである DS-CUDA[3]を改良することで、OpenGL の API 呼び出しを自動的にネットワーク的に離れた PC へ転送することで実現する。

## 4. 研究成果

まずカスタムの FPGA ボードに関しては 2 種類のボードを開発した。研究開始後、市販の FPGA 評価ボードで安価でかつ拡張性を持つものが出てきたため、FPGA ボード全体を開発するのではなく I/O の拡張ボードを開発することでコストを削減した。

一つ目のボードは FPGA の I/O 拡張コネクタとして普及している FMC 規格のボードとして開発した。HDMI 入力を 2 個、HDMI 出力を 5

個搭載している。HDMI 入力の 1 個と HDMI 出力の 1 個に関しては、高速シリアル信号 (Xilinx 社では GTP と呼ばれる) に対応したピンに配線している。本拡張カードは、FPGA のピン配置 (具体的には I/O バンク) に依存して使えるコネクタに制限があり、当初開発用に使った FPGA ボードではそこまでの問題ではないものの、安価な FPGA ボードでは使える HDMI 出力の個数が限られることが分かった。また、ボードを開発する頃には FMC コネクタを装備した安価な FPGA ボードがあまりなくなってきていたため、別の種類のボードを開発することにした。

二つ目の拡張ボードは Digilent 社の Zybo[4]に特化し、PMOD コネクタに装着することで HDMI 出力を 4 つ増設できるものである。図 1 のように 2 段重ねで使用し、3D プリントにより外箱を製作して収めた。一つの HDMI ポートは Zybo 側の仕様で若干高解像度をサポートできないという問題はあったが、1 台で 4 画面まで対応するタイルドディスプレイシステムが構築できた。



図 1: FPGA と製作した拡張ボード

タイルドディスプレイとしてはいくつかのシステムを構築した。一つ目は市販の Atlys ボードを 9 枚使用し、40 インチディスプレイを 9 枚使用したものである。このディスプレイは地元調布市のイベント (駅前パルコビルでの商店街 CM 上映、駅前広場での東日本大震災慰霊祭、味の素スタジアムでの日本陸上の中継など) で実際に使用し、3×3 という奇数枚での構成は真ん中がよく見えるという意味でメリットがあることが分かった (図 2)。



図 2: 3×3 タイルドディスプレイ

二つ目は 55 インチディスプレイ 4 枚 (2×2) を使用したステレオ対応タイルドディスプレイである (図 3)。通常の業務用機器であっても拡大し

つつ適切なステレオ信号を出力することは難しいが、FPGA でカスタムに対応したため問題なく表示できた。また、液晶シャッター式ステレオ表示の場合ディスプレイ間で数ミリ秒以内の同期ずれしか許されないが、ハードウェアでの実現であったのでこれも問題なかった。

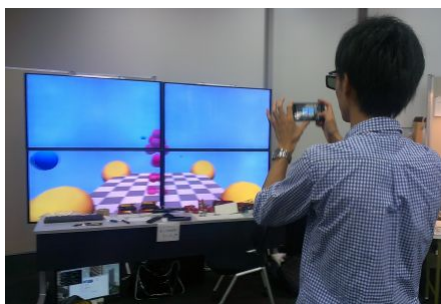


図 3: 2×2 ステレオ対応タイルドディスプレイ

三つめは 55 インチディスプレイを 90 度回転させ 3 枚横に並べたタイルドディスプレイである (図 4)。9 枚使用タイルドディスプレイでの経験として、横にベゼル枠があると人の目など重要な部分に重なって違和感が大きいことがあり、縦だけの枠になる 3 枚構成は違和感が少ない。ただし、これまでの FPGA 回路と違って一旦 SDRAM にデータを保存してから回転を加えるという回路が必要になるため、開発には時間がかかった。いくつかの実使用 (地元の防災訓練、学内でのコンピュータ囲碁大会の中継など) を経て、画面構成と言う面では縦 3 画面構成の有用性が確認出来た。

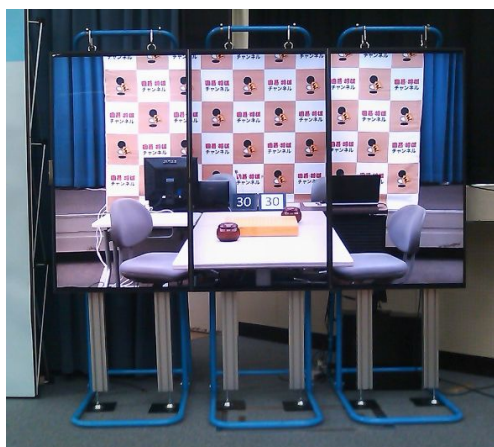


図 4: 縦 3 画面タイルドディスプレイ

また、多くの対外的なタイルドディスプレイシステムの運用のため、図 4 のようにぶら下がり健康器を使う事で分解持ち運びが容易になっている。本研究の当初の目的からは若干離れるが、実際の運用をした経験から本研究で開発したタイルドディスプレイの新たなメリットとして、「分解して様々な場所に手で運べる」事が分かった。

最後にソフトウェア的な成果を述べる。拡張の元となった DS-CUDA は、GPGPU 向けの言語である CUDA で書いたコードを、容易にネットワーク的に離れた GPU に対応させるツールである。ユーザーコードは一切修正が要らないことから、

GPU 仮想化ソフトウェアと呼んでいる。DS-CUDA コンパイラでリコンパイルすることでユーザーが呼び出す CUDA API を置き換えることでその機能を実現する。同様に本研究では、OpenGL API をコンパイラが置き換えることでネットワーク的に離れたタイルドディスプレイ側に表示できる。例えばクライアント側のタブレットで描画したのと同じ画面がタイルドディスプレイ側に表示される。本研究内では OpenGL のいくつかの基本的な API に関して仮想化を実現した。リモートグラフィックスを実現する手法は、古典的な X Window から NVIDIA Grid のような新しいものまでであるが、本研究のように CUDA と同時にリモートにオフロード出来るものはない。

本研究では、FPGA を使用することにより安価でティアリングがないタイルドディスプレイを開発した。本研究では、FPGA そのものとしては機能していたものの、ディスプレイや外枠の製作コストなどの問題で 16 画面以上への拡張が出来なかったため、今後はより画面数が多いシステムの実現や多くの OpenGL API に対応することなどが課題である。

- [1] NVIDIA Quadro Plex: <http://www.elsa-jp.co.jp/products/vcs/index.html>
- [2] SAGE(Scalable Adaptive Graphics Environment): <http://www.sagecommons.org/>
- [3] A. Kawai, K. Yasuoka, K. Yoshikawa, and T. Narumi, "Distributed-Shared CUDA: Virtualization of Large-Scale GPU Systems for Programmability and Reliability.", The Fourth International Conference on Future Computational Technologies and Applications, Nice, France, 2012, pp.8-10.
- [4] Digilent Zybo Reference Center: <https://reference.digilentinc.com/zybo/zybo>

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

{学会発表}(計 4 件)

嶋田貴行, 難波宗介, 成見哲, 自動車運転技術の乗り心地判定及び運転者への助言を行う Android アプリの開発, エンターテインメントコンピューティング 2015(EC2015), 2015 年 9 月 26 日, 札幌市教育文化会館(北海道札幌市)

堀田将也, 嶋田貴行, 大和田瑛美華, 成見哲, FPGA を用いた 3D タイルドディスプレイシステム, 第 19 回日本パーソナルリアリティ学会大会, 2014 年 9 月 17 日, 名古屋大学東山キャンパス(愛知県名古屋市)

安枝光, 堀田将也, 成見哲, モバイルタイルドディスプレイの開発, 情報処理学会第 76 回全国大会, 2014 年 3 月 11 日, 東京電機大(東京都足立区)

安枝光, 成見哲, モバイルタイルドディスプレイの開発, エンターテインメントコンピューティング 2013(EC2013), 2013年10月6日, サンポートホール高松(香川県高松市)

6. 研究組織

(1) 研究代表者

成見 哲 (NARUMI TETSU)  
電気通信大学・情報理工学研究科・教授  
研究者番号: 10342825