

科学研究費助成事業 研究成果報告書

平成 27 年 6 月 18 日現在

機関番号：32621

研究種目：基盤研究(C)

研究期間：2012～2014

課題番号：24560414

研究課題名(和文)化合物半導体ナノワイヤ/CMOS集積化によるラボオンチップ

研究課題名(英文)Lab-on-a-chip using compound semiconductor nanowires and a CMOS substrate

研究代表者

和保 孝夫 (Waho, Takao)

上智大学・理工学部・教授

研究者番号：90317511

交付決定額(研究期間全体)：(直接経費) 4,200,000円

研究成果の概要(和文)：ダイナミック共通ソース増幅器を用いた積分器を新たに考案し、それを利用した2次変調器を設計した。0.35ミクロンプロセスで試作/評価した結果、従来水準を上回る低消費電力動作が実現できたことが分かった。帯域は20kHz、分解能は11.5ビットであった。さらに、電界支援自己整合プロセスを用いて、InAsナノワイヤと変調器を同一Si基板上に集積化したラボオンチップを作製した。アセトン、エタノール、純水などに対して、それぞれに特徴的なナノワイヤの抵抗変化を観測することに成功した。これらの結果から、高感度/低消費電力センサチップの実現可能性を明らかにした。

研究成果の概要(英文)：A 2nd-order delta-sigma modulator based on novel dynamic common-source integrators was designed by using 0.35-micron CMOS technology. The low-power operation was demonstrated with a bandwidth of 20 kHz and an effective-number-of-bit (ENOB) of 11.5 bits. A lab-on-a-chip was then fabricated by integrating InAs nanowires with a delta-sigma modulator on the same Si chip. The field-assisted self-assembly was used in the integration process. The nanowire resistance was measured digitally by the modulator. Characteristic responses against acetone, methanol, and water were obtained, indicating a high potential as a low-power and high-sensitive chemical sensor.

研究分野：半導体デバイス、集積回路

キーワード：ナノワイヤ 変調器 A/D変換器 ラボオンチップ センサ

1. 研究開始当初の背景

CMOS 集積回路の微細化に限界が見えてきた一方で、異種材料との組み合わせによる多機能化への展開が期待されている。中でも、ナノワイヤと組み合わせたバイオ/生体情報センシングは、近年、関心が高まっている分野の一つである。ナノワイヤは表面/体積比が大きく、表面吸着物質を超高感度で検知できる可能性がある。従来から、Si ナノワイヤ、カーボンナノチューブ (CNT) 等を Si 基板上に形成し、DNA 検出、pH 値測定、生体電位変化測定などに応用した例が報告されてきた。しかし、多くの場合、ナノワイヤと外部計測器を配線で接続し、電気特性を計測していたため、小型化、低消費電力化、低コスト化の点で限界があった。

本研究におけるラボオンチップの手法は、従来は実験室 (ラボ) 規模で行っていた測定を Si チップ上で実現することを目標としている。具体的には、ナノワイヤと、その抵抗変化をデジタル的に評価できる CMOS 回路とを同一基板上に集積化した構造を作製する。これによって、小型化、低消費電力化を実現し、ひいては低コスト化を目指す。このようなアプローチが従来から全く無かった訳ではないが、小規模アナログ CMOS 回路に限定されていた。また、Si ナノワイヤや CNT では、良好な伝導性を確保するためにバックゲート構造が必要であった。

我々は、Si より優れた電気的特性を有する化合物半導体である InAs に着目した。InAs の表面には自然導電層が存在することが知られており、バックゲートが不要であるだけでなく、ドーピング原子のランダム配置や濃度制限の問題を回避できる可能性がある。しかし、ナノワイヤを別の基板上に形成し、その後 CMOS 基板に移す必要がある。CMOS 回路と電気接続を確保するためには、ナノワイヤの堆積位置や方位の制御技術確立が不可欠であった。さらに、高精度測定には A/D 変換器を用いたデジタル的な評価が有利であるが、ナノワイヤと A/D 変換器を集積化させ動作確認した例はなかった。

2. 研究の目的

InAs ナノワイヤと CMOS 回路を同一基板上に集積化したラボオンチップを実現することを目的とする。CMOS 回路には、ナノワイヤの微小抵抗変化をデジタル的に評価するための低消費電力 A/D 変換器を搭載する。このチップを用いて、化学物質がナノワイヤ表面に吸着したときの抵抗変化を評価し、高感度・低消費電力ナノワイヤ/CMOS センサの実現可能性を追求する。具体的には以下の通りである。

- (1) CMOS 基板上へのナノワイヤの堆積技術および低抵抗コンタクト作製技術の確立
- (2) 高感度・低消費電力センシングを可能とする A/D 変換器構成法の確立
- (3) ナノワイヤの電子特性評価、および、化学物質吸着によるナノワイヤ抵抗変化の解析

3. 研究の方法

ナノワイヤ/CMOS ラボオンチップを実現するため、要素技術の確立とそれらに基づくチップ試作を行った。要素技術としては、A/D 変換器の回路設計、ナノワイヤを CMOS 基板の所望に位置に決められた方位で堆積する電界支援自己整合プロセス (FASA: Field-Assisted Self-Assembly) の検討を並行して進めた。

- (1) A/D 変換器としては、逐次比較型および $\Delta\Sigma$ 型を対象として、低消費電力動作を目指した回路設計/試作を行った。前者ではスプリットキャパシタ方式に多レベル参照電圧生成回路を組み込み、低消費電力 8 ビット動作を目指した。後者では弱反転領域 CMOS インバータおよびダイナミック共通ソース増幅器を積分器に用いた離散時間方式 $\Delta\Sigma$ 変調器に関して設計/試作を行った。
- (2) FASA に関しては、電極形状の工夫、InAs ナノワイヤ付着に伴うアドミタンス変化評価などにより、FASA プロセスの制御性や再現性の向上を図った。また、TCAD を用いた電界分布シミュレーションを併用して、FASA 技術の確立を目指した。
- (3) 上記の検討結果に基づき、InAs ナノワイヤ/CMOS 集積化構造 (ラボオンチップ) を試作した。CMOS 回路としては $\Delta\Sigma$ 型変調器を搭載し、化学物質吸着に対するナノワイヤの微小抵抗変化をデジタル的に評価した。

4. 研究成果

- (1) 低消費電力 $\Delta\Sigma$ 変調器
ダイナミック共通ソース増幅器を用いた積分器 (図 1) を新たに考案し、さらにそれを利用した 2 次 $\Delta\Sigma$ 変調器を 0.35 μm プロセスで試作した (図 2)。性能評価を行ったところ、OSR=128、帯域 20kHz で 70dB (11.5 ビット) 程度の良好な SNDR が得られた。シミュレーション値と比較的良く一致する結果を得た (図 3)。また、消費電力は動作周波数に比例することが分かり、予想通りのダイナミック動作が確認できた。今後レイアウトの最適化により寄生容量を削減すれば、一層の性能改善が期待できる見通しを得た。

今回得られた $\Delta\Sigma$ 変調器では、変換動作の間の待機時間に自動的に電流が遮断され、消費電力が削減できる。センサ応用などの低速動作における低消費電力化に適している。従来のA/D変換器との性能比較を図4に示す。従来技術をリードする低消費電力動作が実現できたことが分かる。

一層の消費電力削減を目指して、回路に用いる容量の充放電過程を簡素化したレベルシフト型積分器を考案し、現在、それを用いたフィードフォワード型変調器を設計中である。回路シミュレーションにより約40%の電力削減が可能であり、今後、試作評価により低消費電力動作の検証を進める予定である。

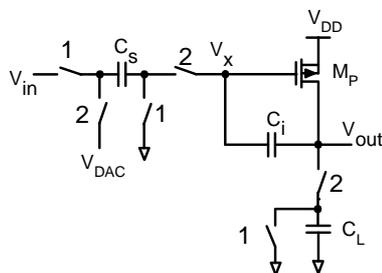


図1 ダイナミック共通ソース積分器

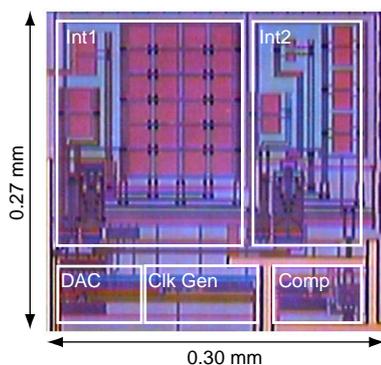


図2 $\Delta\Sigma$ 変調器のチップ写真

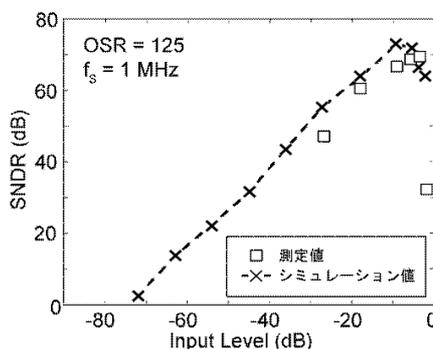


図3 性能評価例(縦軸は信号対雑音歪比でA/D変換器の分解能に相当する。横軸は入力強度である)

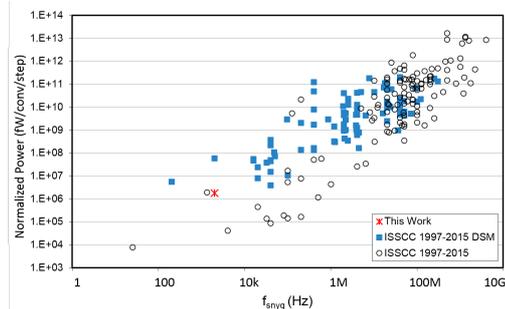


図4 性能比較(縦軸は1ビット変換に要する電力、縦軸はナイキスト周波数。)

(2) InAs ナノワイヤ/CMOS 集積化とセンサ基礎検討

誘電泳動現象を利用したFASAプロセスを用いて、インバータベース低消費電力 $\Delta\Sigma$ 変調器を搭載したCMOS基板上へのInAsナノワイヤ堆積プロセスを検討した。FASA電極には、CMOSプロセスにおける最上層メタル配線を利用した。さらに、ポジ型レジストの逆テーパ現象を利用することで、ナノワイヤの剥離を防ぎつつ、その周囲を包み込むように電極を作製し、CMOS回路と良好なコンタクトを実現する方法を確立した(図5)。実際に得られた集積回路チップ写真を図6に示す。

$\Delta\Sigma$ 変調器の出力がパルス頻度変調されること、更にそのデューティ比が入力電圧に比例することを利用して、ナノワイヤ両端の電圧値を評価した結果、高感度(約1mV)でその値を検知できることを確認した。これは予め測定してあった $\Delta\Sigma$ 変調器の分解能に匹敵する。この結果から、CMOS基板上に搭載された $\Delta\Sigma$ 変調器とナノワイヤとの良好なコンタクトが得られたこと、また、ナノワイヤ堆積プロセス後でも $\Delta\Sigma$ 変調器の性能劣化がないことが確認できた。

InAsナノワイヤ/CMOS集積化チップにアセトン、エタノール、純水などを滴下し、同じ基板上に搭載した変調器を用いて、その抵抗変化をデジタル的に評価した。その結果、それぞれに特徴的な変化を見出すことができた。純水滴下時の抵抗変化の様子を図7に示す。水蒸気中に置いたInAsナノワイヤの抵抗が低下した例が以前に報告されており、それに対応する結果であると考えられる。これらの結果から、高感度・低消費電力ナノワイヤ/CMOSセンサの実現可能性を明らかにできたと考えている。

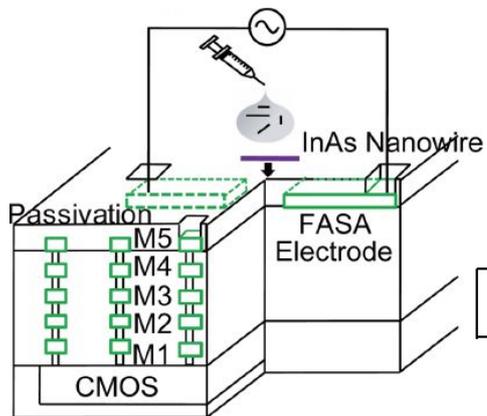


図5 InAs ナノワイヤ/CMOS 集積化プロセス

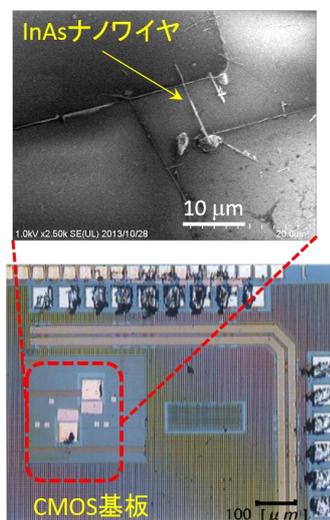


図6 ナノワイヤ/CMOS 集積回路のチップ写真

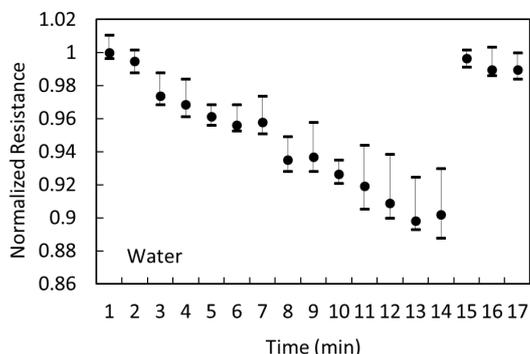


図7 ナノワイヤ抵抗変化測定例(縦軸は初期値で規格化。横軸は純水滴下後の経過時間で、15分後、純水を除去した。)

5. 主な発表論文等

(雑誌論文)(計18件)

T. Ogino, M. Yamauchi, Y. Yamamoto, K. Shimomura and T. Waho, "Preheating temperature and growth temperature dependence of InP nanowires grown by self-catalytic VLS mode on InP substrate," J. Crystal Growth, vol. 414, pp. 161-166, 2015, <http://www.journals.elsevier.com/journal-of-crystal-growth/> 査読有り

T. Waho, "Non-binary Successive Approximation Analog-to-Digital Converters: A Survey," Proc. IEEE Int. Symp. Multiple-Valued Logic, vol. 44, pp. 73-78, 2014, DOI: 10.1109/ISMVL.2014.21 査読有り

R. Matsushiba, K. Ohara, T. Waho, "An energy-efficient dynamic-integrator-based $\Delta\Sigma$ modulator," Proc. IEEE Int. Conf. Electronics, Circuits and Systems, vol. 21, pp. 467-470, 2014, DOI: 10.1109/ICECS.2014.7050023 査読有り

Ryo Matsushiba, Hiroaki Kotani, Takao Waho, "An Energy-Efficient DS Modulator Using Dynamic-Common-Source Integrators," IEICE Trans. Electronic, vol. E97-C, no. 5, pp. 438-443, 2014,

http://search.ieice.org/bin/pdf/link.php?&category=C&lang=E&year=2014&fname=e97-c_5_438 査読有り

Kenji Michimata, Hiroaki Kotani, Tatsuro Watanabe, Hiroaki Funayama, Shin Murakami, Kazuhiko Shimomura, Takao Waho, "Heterogeneous Integration of an InAs Nanowire with Energy-Efficient CMOS Delta-Sigma Modulator," Proc. IEEE Sensors, pp. 1-4, 2013, DOI: 10.1109/ICSENS.2013.6688624 査読有り

Kai Blekker, Rene Richter, Ryosukeoda, Satoshi Taniyama, Oliver Benner, Gregor Keller, B. Muenstermann, Andrey Lysov, Lngo Regolln, Takao Waho, Werner Prost, "InAs nanowire circuits fabricated by field-assisted self-assembly on a host substrate," IEICE Trans. Electronic, vol. E95-C, No. 8, pp. 1369-1375, 2012,

http://search.ieice.org/bin/pdf/link.php?&category=C&lang=E&year=2012&fname=e95-c_8_1369 査読有り

(依頼原稿)和保孝夫「ナノワイヤの堆積プロセスと回路応用」応用物理、第81巻第12号、pp. 1015-1019, 2012 校閲有り

〔学会発表〕(計 26 件)

小原一馬・松芝亮・和保孝夫「ダイナミック積分器を用いた 2 次 $\Delta\Sigma$ 変調器」2015 年電子情報通信学会総合大会、2015/3/10~13、立命館大学、草津市、滋賀

島本一成・細野優・小原馬・和保孝夫・荻野雄大・下村和彦「InAs ナノワイヤ/CMOS 異種技術集積化とセンサ応用の可能性」同上

山崎雄介・和保孝夫「チャージシェア型非 2 進 SARADC の設計」同上

(依頼講演)和保孝夫、「異種技術集積ナノワイヤ、DS、非 2 進」学振光ネットワークシステム技術第 171 委員会第 50 回研究会、2013/3/28、主婦会館プラザエフ、東京

Ryo Matsushiba ,Hiroaki Kotani ,Takao Waho, “An Energy-Efficient Delta-Sigma Modulator Using Dynamic-Common-Source Integrator,” 21st European Conference on Circuit Theory and Design, 2013/09/08~12, Dresden , Germany

(招待講演)W. Prost ,F. -J.Tegude ,and T. Waho,”InAs and GaAs nanowires for electronics and optoelectronic,” 10th Topical Workshop on Heterostructure Microelectronics, 2013/09/02~05, 函館道又賢司・船山裕晃・渡邊龍郎・村上新・下村和彦・和保孝夫, 「InAs ナノワイヤの Si 基板上への電界アシスト自己整合堆積」電子情報通信学会 2012 年ソサエティ大会、2012/09/11~16、富山大学、富山

(招待講演) Takao Waho, “InAs Nanowire Circuit Applications,” Nano Science & Technology, 2012/10/26~28, Qindao, China

Shin Murakami , Akihiro Funayama , Kazuhiko Shimomura , Takao Waho, “Au-Assisted Growth of InAs Nanowires on GaAs(111)B ,GaAs(100) ,

InP(111)B , InP(100) by MOVPE,” 39th International Symposium on Compound Semiconductors, 2012/08/27~30, Santa Barbara , CA , USA

〔図書〕(計 1 件)

和保孝夫、シーエムシー出版、ナノワイヤ最新技術の基礎と応用展開(監修:福井孝志) 2013 年、10 頁

〔産業財産権〕

○出願状況(計 0 件)

○取得状況(計 0 件)

〔その他〕

ホームページ等

<http://pweb.sophia.ac.jp/sscd/>

6 . 研究組織

(1)研究代表者

和保 孝夫 (WAHO, Takao)

上智大学・理工学部・教授

研究者番号 : 90317511

(2)研究協力者

下村 和彦 (SHIMOMURA, Kazuhiko)

上智大学・理工学部・教授

Werner Prost

Duisburg-Essen 大学

道又 賢司 (MICHIMATA, Kenji)

元上智大学大学院学生 (H24~25)

松芝 亮 (MATSUSHIBA, Ryo)

元上智大学大学院学生 (H24~25)

小原 一馬 (OHARA, Kazuma)

上智大学大学院学生

島本 一成 (SHIMAMOTO, Issei)

上智大学大学院学生

山崎 雄介 (YAMAZAKI, Yuusuke)

上智大学大学院学生