

平成 23年 5月 31日現在

機関番号：12601

研究種目：特定領域研究

研究期間：2006 年度～2010 年度

課題番号：18069003

研究課題名（和文）パルス励起堆積法による窒化インジウム系半導体の低温成長

研究課題名（英文）Low temperature growth of InN films by pulsed excitation deposition

研究代表者 藤岡 洋 (Fujioka Hiroshi)

東京大学・生産技術研究所・教授

研究者番号：50282570

研究成果の概要（和文）：

本研究ではパルス励起堆積法と呼ばれる新しい InN 系半導体低温成長技術を開発した。本手法を用いることにより、極めて高品質な InN やその混晶 (InAlN、InGaN) の結晶成長が可能となった。また、本手法を用いて pn 制御や急峻なヘテロ接合形成を行い、発光ダイオードなどの素子を試作したところ、本提案のパルス励起堆積法が InN 系窒化物半導体薄膜成長技術として極めて有望であることが示された。

研究成果の概要（英文）：

We have developed a pulsed excitation deposition (PXD) technique for a low-temperature growth of InN-related semiconductors. We have succeeded in the growth of high quality InN, InAlN, and InGaN films by the use of PXD low-temperature growth. It was also found that it is possible to grow n- and p-type nitride films and to form a hetero-junction with an atomically flat interface by PXD. Fabrication of nitride-based devices such as light emitting diodes was demonstrated. These results indicate that the PXD low-temperature growth is suitable for the fabrication of InN-based optical and electronic devices.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2006 年度	15,700,000	0	15,700,000
2007 年度	15,700,000	0	15,700,000
2008 年度	11,600,000	0	11,600,000
2009 年度	11,600,000	0	11,600,000
2010 年度	11,600,000	0	11,600,000
総計	66,200,000	0	66,200,000

研究分野：(1) 工学 細目番号：5102 (2) 化学 細目番号：4603

科研費の分科・細目：(1) 電気電子工学・電子・電気材料工学 (2) 基礎化学・無機化学

キーワード：Ⅲ族窒化物、パルス励起堆積法、低温成長

1. 研究開始当初の背景

Ⅲ族窒化物半導体は短波長発光素子用材料として実用化が進み、さらに長波長領域での発光素子や高速電子素子用材料として研究開発が精力的に進められている。しかしながら、Ⅲ族窒化物半導体の結晶成長には相分

離や異相の混入、結晶欠陥の発生など多くの問題が存在することが知られており、特に半径が大きく異なるイオンから成る In 系混晶においてはこの問題は深刻である。通常、Ⅲ族窒化物半導体結晶は有機金属気相成長法 (MOVPE 法) や分子線エピタキシー法 (MBE

法)で成長されるが、我々はこれらの問題点を解決する目的で、パルス励起堆積 (PXD: Pulsed eXcitation Deposition) 法と呼ばれる一群の成長手法の利用を提案している。PXD 法は、原料を高いエネルギー状態で間欠的に基板へ供給する成長手法の総称で、励起源としてパルスレーザーを利用する PLD(Pulsed Laser Deposition)法、パルス電子線源を利用する PED (Pulsed Electron beam Deposition)法、パルスプラズマ源を利用する PSD(Pulsed Sputtering Deposition)法などが知られている。この手法を用いれば、窒化物結晶成長時の基板温度を大幅に低減できるので、相分離や結晶欠陥の導入といった現象の大幅な抑制が期待できる。

2. 研究の目的

本研究の目的は、PXD 法を用いることによって In 系窒化物半導体の低温成長技術を開発し、極めて高品質な InN やその混晶 (InAlN、InGaN) を成長することによって、pn 制御や急峻なヘテロ接合を実現することである。InN 系の材料のエピタキシャル成長には(1)分解温度が低く良質な結晶を得るための十分な原子の表面マイグレーションが行われない、(2)化学的な反応性が高く使用できる基板が格子不整の大きなサファイア等に限られる、(3)InAlN、InGaN 等の混晶が熱力学的に不安定で相分離を起こし良質な薄膜が得られない、といった問題点があった。

通常の InN 系材料の結晶成長温度は 400°C 以上であるが、最近我々は、エキシマレーザーを用いてパルスの高いエネルギーを持った III 族原子を基板に供給することによって原子の基板表面でのマイグレーションを促進し、結晶成長の温度を室温にまで低減できることを見出した。また、この低温成長技術においては、相分離を起こすのに必要な熱が供給されず、InAlN、InGaN といった混晶を比較的容易に成長できることを見出した。本研究では、この室温成長を再現性よく実現するための結晶成長装置とそのプロセス技術開発を行った。さらに、p 型 n 型の伝導性制御、急峻な InN 系ヘテロ接合作製技術といった要素技術を開発して素子作製を行い、本技術の有用性を検討した。

3. 研究の方法

InN 系窒化物半導体の結晶成長は、背圧 1×10^{-10} Torr 台の PXD 装置によって行った。パルス励起源にはパルスレーザー、パルス電子線、パルスプラズマを用いた。結晶成長の下地基板材料には MnZn フェライト、安定化シリコニア(YSZ)、ZnO、サファイア、MgO、

SiC を用いた。窒化物薄膜の評価には反射高速電子線回折 (RHEED)、原子間力顕微鏡 (AFM)、X線回折(XRD)、電子線後方散乱回折(EBSD)、X線反射率測定(GIXR)、X線光電子分光測定(XPS)などを用いた。

4. 研究成果

(1) PXD 装置開発

励起源にパルス電子線を用いた PED 装置の開発を行った。この手法は我々がこれまでに開発してきたパルスレーザーを用いた PLD 法とパルスの III 族原子を供給するといった点で類似しているが、電子線はレーザーに比べ、電氣的にコントロールが可能であるので、制御性の高い結晶成長プロセスを実現できる可能性がある。PED 法による III 族窒化物薄膜エピタキシャル成長の可能性を検討したところ、サファイア基板上への GaN 薄膜および AlN 薄膜のエピタキシャル成長が確認され、さらに格子不整の小さい ZnO 基板を用いることによって GaN 薄膜の低温エピタキシャル成長が可能であることを見出した。PED と PLD を比較したところ、ほぼ同様な品質を持つ窒化物薄膜が実現できるとの結論に達したが、PED は反応室内に多量の電子が存在するために成長中の RHEED 像観察が困難であるということが分かった。また、PLD や PED に比べ量産性の高い成長手法としてパルススパッタ堆積法 (PSD 法) についても検討を加えた。III 族窒化物薄膜成長用に超高真空 PSD 装置を作製し、III 族窒化物薄膜エピタキシャル成長を試みたところ、ZnO などの様々な基板上において PLD 法や PED 法と同様に、PSD 法を用いても GaN 薄膜および AlN 薄膜の室温エピタキシャル成長が可能であることを見出した。以上の結果を基に、高品質 InN 系窒化物半導体結晶成長には、制御性の高い PLD 法と量産性の高い PSD 法が適していると考えられる。

(2) 格子整合バッファ層を用いた InN 薄膜成長

希土類窒化物の多くは岩塩型構造を有する金属或いは半導体であり、その格子定数はランタノイド収縮に伴って大きく変化することが知られている。特に EuN はその格子定数が 0.502 nm であり、EuN(111)面と InN(0001)面との格子不整は 0.01%と極めて小さい。そこで、EuN 薄膜をバッファ層として用いた InN 薄膜エピタキシャル成長の検討を行った。RHEED 観察や XRD 測定の結果から、サファイア(0001)基板上では多結晶 EuN 薄膜が成長したのに対し、MgO(111)基板を用いれば EuN(111)薄膜がエピタキシャル成長することが明らかになった。これは、MgO 基板と EuN が同じ岩塩型構造を持つことや、その格子不整(EuN/MgO: 19%)がサブ

アイア基板の場合(EuN/サファイア: 29%)よ

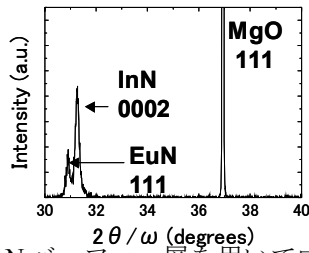


図1 EuN バッファー層を用いて成長した InN 薄膜の XRD 測定結果

りも小さいためだと考えられる。この EuN(111)をバッファー層として用い、InN 薄膜成長を行ったところ、XRD 測定の $2\theta/\omega$ スキャンにおいて、図1に示すように、EuN 111 回折ピークと共に明瞭な InN 0002 回折ピークが得られ、EuN(111)面上に InN(0001)面がエピタキシャル成長していることが確認された。その面内配向関係は $[11\bar{2}0]_{\text{InN}} // [110]_{\text{EuN}} // [110]_{\text{MgO}}$ であり、InN と EuN の格子不整合が約 0.01%となる理想的な配向関係が実現していることが分かった。

また、4族窒化物である HfN を用いて、高相純度の立方晶 InN 薄膜成長を試みた。立方晶 III 族窒化物半導体は、六方晶に比べて結晶対称性が高く、優れた物性を示すことが期待されている。しかしながら、準安定構造であるためこれまで高い相純度の立方晶 InN を成長することは困難であった。そこで、格子不整合の小さい HfN(001)を用いて InN 薄膜を作製したところ、99%以上の高い相純度を示す立方晶 InN 薄膜の成長に成功した。

これらの結果から、格子不整合の小さな EuN や HfN、ZrN をバッファー層として用いることにより、InN 薄膜の結晶性を改善できることが分かった。

(3) 格子整合基板上への結晶成長

低温成長に於いては格子定数が InN 系薄膜と整合した基板の選定が重要となるが、MnZn フェライト基板や SiC 基板、YSZ 基板、ZnO 基板などを比較してどの基板を用いれば最も良い結晶が得られるかを検討した。その結果、MnZn フェライト基板は、格子整合性は高いものの InN との反応性が極めて高く、室温成長を行っても数十原子層に及ぶ界面反応層が形成されることが分かった。SiC 基板は AlN との格子不整合は小さいものの、InN との格子不整合が 10%以上と大きい。安定化シリコニア YSZ 基板に関しては InN との格子不整合が小さく、InN との反応性が低い、原子レベルで平坦な表面が実現可能といった利点があることが分かった。ZnO に関しては、In 組成 20%程度の InGaN と格子整合する。また、大気中アニール処理によって表面

を原子レベルにまで平坦化できる。さらに、結晶構造が InN と同じなので、通常使用する c 面以外の全ての面を利用できるという特徴がある。これらの検討を基に基板の選定を行い、InN および Ga の少ない InGaN の成長には YSZ が、また、Ga 組成の高い InGaN の成長には ZnO 基板が適しているとの結論に達した。

① YSZ 基板上への成長

YSZ(111)基板は InN の c 面との格子不整合が 2.7%と小さく、高品質 InN 薄膜成長用基板として有望であるが、これまで YSZ 基板上 InN 薄膜の極性制御方法は確立されていなかった。本研究では、YSZ 基板の表面処理を行うことで InN 薄膜の極性制御技術を開発した。使用した YSZ(111)基板は、1250°C・5時間の大気中アニール処理した基板、および大気中アニール後に 800°Cでの真空中アニールを行った基板を用いた。アニール後の YSZ 基板の表面は図 2(a)に示すように原子レベルで平坦であった。それらの表面について角度分解 XPS 測定によって組成分析を行ったところ、真空中アニールを加えた YSZ 基板表面には Y 原子の偏析が確認された。大気中アニール

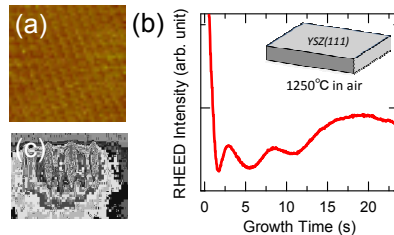


図2 (a)平坦化した YSZ 基板の $5 \times 5 \mu\text{m}^2$ AFM 像、(b)大気中アニールした YSZ 基板上への InN 成長における RHEED 強度プロファイル、(c)真空中アニールを加えた YSZ 基板上への InN 成長後の RHEED 像

のみを施した YSZ 基板上に InN 薄膜を成長したところ、その初期過程において図 2(b)に示すような明瞭な RHEED 振動が観察された。これは、InN 薄膜が layer-by-layer モードで成長していることを示している。成長した InN 薄膜の極性を KOH エッチングにより調べたところ、N 極性であることが分かった。一方、真空中アニールを加えた YSZ 基板上に InN の成長を行ったところ、図 2(c)に示す (2×2) 表面再構成の RHEED パターンや KOH エッチングの結果から、In 極性 InN の成長が確認された。また、YSZ 基板上の In 極性 InN は、N 極性の場合で見られるような RHEED 振動は観測されず、極性によって成長モードが大きく異なることを示唆する結果が得られた。以上の結果から、YSZ 基板上 InN 薄膜成長では基板表面のアニール処理条件を変えることによって InN 薄膜の極性を制御できることが明らかになった。

次に、様々な面方位の YSZ 基板を用いて半極性面 InN 薄膜の作製を行った。その結果、全ての基板上において InN のエピタキシャル成長が確認され、その配向関係は $\text{InN}[0001]/\text{YSZ}[111]$ 、 $\text{InN}[11\bar{2}0]/\text{YSZ}[1\bar{1}0]$ であることが明らかになった。この配向関係は YSZ(111)基板上 c 面 InN 成長の場合と同様であり、InN の c 面を YSZ の(111)面と揃えようとする傾向が、任意の面指数を有する YSZ 基板上で成立することを示唆している。YSZ(112)、YSZ(113)、YSZ(110)、YSZ(100) 基板にはそれぞれ $\text{InN}(1\bar{1}05)$ 、 $\text{InN}(1\bar{1}03)$ 、 $\text{InN}(2\bar{2}05)$ 、 $\text{InN}(1\bar{1}01)$ 薄膜が成長し、YSZ(111) 面を YSZ $[1\bar{1}0]$ 方向へ 23.8° 、 28.3° 、 38.9° 傾けた基板にはそれぞれ $\text{InN}(11\bar{2}7)$ 、 $\text{InN}(11\bar{2}6)$ 、 $\text{InN}(11\bar{2}4)$ 薄膜が成長した。以上の結果から、YSZ 基板の結晶方位を変化させることで、成長面に対する InN の c 軸の傾きを系統的に制御できることが分かった。窒化物を用いた光デバイスの特性向上には、非極性面の利用による内部電界の低減が有効だと考えられることから、本技術によって非極性面の高性能素子開発が期待できる。

② ZnO 基板上への成長

アニール処理によって原子レベルで平坦化された m 面 ZnO 基板上に、InN 薄膜および InGaN 薄膜の成長を行った。ベガード則に従えば、ZnO 基板と $\text{In}_x\text{Ga}_{1-x}\text{N}$ 薄膜は In 組成 $x = 18\%$ において格子整合し、高品質薄膜が実現すると予測される。そこでまず格子整合系の m 面 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜の成長を試みた。 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜を 660°C で成長したところ、 c 面 GaN 薄膜が混入し、品質の悪い薄膜が成長した。GIXR 測定によって界面構造を調べたところ、薄膜基板間に約 3 nm の厚い界面反応層が形成されていることが分かった。界面層が形成されたことによって下地基板である ZnO の結晶情報が $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜に正確に伝播せず、薄膜の結晶性が劣化したと考えられる。一方、成長温度を室温にまで低減して $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜成長を行ったところ、薄膜/基板間の界面は原子レベルで急峻に保たれ、 m 面 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜がエピタキシャル成長した。室温成長時の *in-situ* RHEED 強度プロファイル調べたところ、図 3(a)に示すように成長初期から明瞭な強度振動が観測され、 m 面 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜が layer-by-layer 成長していることが明らかになった。また、この振動の 1 周期が m 面の 1 モノレーヤー (0.3 nm) に相当していることも明らかになった。図 3(b)に $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}/m\text{-ZnO}$ の XRD $2\theta/\omega$ スキャンの結果を示す。 m 面 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜の $1\bar{1}00$ 回折の明瞭なシングルピークが観測され相分離反応が起こっていないことが分かった。また c 面混入を示す 0002 回折ピークも存在しておらず、良質な単結晶

$\text{In}_{0.18}\text{Ga}_{0.82}\text{N}(1\bar{1}00)$ がエピタキシャル成長していることが確認できた。 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}1\bar{1}00$ 回折の X 線ロックアップカーブ (XRC) 測定を行ったところ、その半値幅は 203 arcsec であり、完全性の高い m 面 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜が得られていることが分かった。 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜の残留歪みを逆格子マッピング測定によって調べたところ、 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ の c 軸および a 軸の格子定数が ZnO のそれと一致し、ZnO 基板に対して $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜が歪みを受けてコヒーレント成長していることが明らかになった。これらの結果から、 m 面 ZnO 基板上への m 面 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 室温成長では、薄膜/基板界面でのミスフィット転位導入が抑制されることにより、高品質薄膜が実現したと考えられる。また、 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 薄膜と同様に、様々な In 組成の InGaN 薄膜を m 面 ZnO 基板上に成長したところ、いずれの組成においても単相の InGaN $1\bar{1}00$ 回折ピークが観測され、相分離のない m 面成長が実現した。作製した m 面 InGaN 薄膜 (膜厚 $\sim 300\text{ nm}$) の発光特性を評価するために PL 測定を行ったところ、明瞭なバンド端近傍からの発光が観測され、 $\text{In}_{0.28}\text{Ga}_{0.36}\text{N}$ 薄膜および $\text{In}_{0.36}\text{Ga}_{0.64}\text{N}$ 薄膜ではそれぞれ 2.46 eV 、 2.13 eV をピークとする PL を示した。

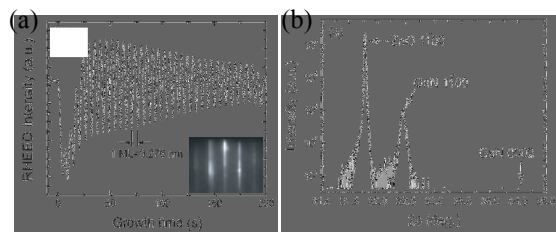


図 3 $m\text{-ZnO}$ 基板上 $\text{In}_{0.18}\text{Ga}_{0.82}\text{N}$ 室温成長の (a)RHEED 強度プロファイルと (b)XRD 測定結果

以上の結果から、PLD 法による低温成長技術を用いることで、ZnO 基板上に高品質な InGaN 薄膜のエピタキシャル成長を実現できることが明らかになった。

(4) ヘテロ構造の作製

InN 薄膜を用いたデバイス構造を作製するためには、InN 薄膜上にバンドギャップの大きい GaN 薄膜などを形成する技術の開発が必要である。そこで、InN 薄膜上への GaN 低温成長によって GaN/InN ヘテロ構造の作製を行った。

図 4(a)に作製した GaN/InN ヘテロ構造の XRD 測定結果を示す。 31.3° および 34.5° に観測される InN および GaN の 0002 回折ピークに加えて、 500°C 成長では 34° 付近にピークが観測され、界面に InGaN 層が形成されていることが示唆された。また、 32.9° の回折ピークは In 101 によるものである。Vegard 則からこの InGaN 界面層の組成を見積もったところ、

その In 組成は 15%であった。一方、300°C 成長を行った場合には InN と GaN の 0002 回折ピークのみが観測され、成長温度の低減によって急峻な GaN/InN 界面を実現できることが明らかになった。GaN 薄膜の a 軸長を RHEED 観察によって調べたところ、図 4(b)に示すように成長開始後 15 秒で格子緩和が起こっており、GaN 薄膜の成長速度が 0.02nm/sec であったことから、InN 上 GaN の臨界膜厚は約 1ML だと考えられる。さらに、300°C で形成した GaN/InN ヘテロ界面の熱的安定性を調べるため、真空中 500°C で 1 時間のアニール処理を行った。XRD 測定を行ったところ、アニール処理前後で InN および GaN 0002 回折ピーク的位置や半値幅に変化は無く、InGaN などの新たな回折ピークも現れなかった。このことから、GaN/InN 界面は一旦形成されると安定であり、熱的耐性に優れていることが明らかになった。

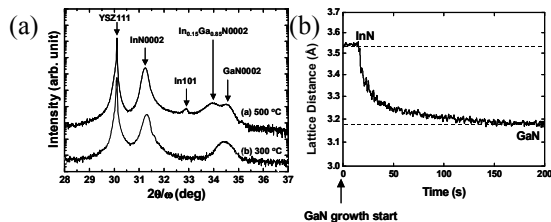


図 4 (a) GaN/InN/YSZ ヘテロ構造の XRD 2θ/ω カーブと(b) InN 上 GaN 成長における格子定数の経時変化

(5) 偏光特性

無極性面方向へ成長させた InGaN は、内部電界が発光に与える影響を回避できることから高効率長波長 LED、LD 用材料として有望である。ZnO 基板上に *m* 面 InGaN を成長した際には、薄膜に対して *a* 軸方向に比べて *c* 軸方向に強い圧縮応力が加わることで異方的な格子歪みが生じることが予想されるが、実際に高 In 組成 InGaN が ZnO 基板からどのような歪みを受けるかは明らかになっておらず、歪みと偏光特性の関係についても不明な点が多い。そこで、ZnO 基板上に様々な組成および残留歪みを有する *m* 面 InGaN を作製し、その偏光特性の系統的な評価を行い、歪みと偏光特性の関係について理論的な解析を併せて行った。ZnO 基板上にコヒーレント成長した In 組成 33% の InGaN 薄膜を用いて、室温にて PL 偏光特性を測定したところ、図 5(a)に示すようにその発光は *c* 軸偏光しており、従来報告されている GaN 基板上 *m* 面 InGaN とは異なる偏光特性を有していることが分かった。ZnO 基板上にコヒーレント成長した *m* 面 InGaN の価電子帯構造・振動子強度について、In 組成依存性を *k*・*p* 摂動法により計算した。図 5(b)に伝導帯と価電子帯最上部間の遷移による発光について偏光度を求めた結果を示す。面内方向の振動子

強度を $f_x(a$ 軸), $f_z(c$ 軸)として発光の偏光度を $(f_x - f_z)/(f_x + f_z)$ と定義した。計算結果は In 組成 10%~40%の領域では発光が *c* 軸に強く偏光することを示唆しており、実験結果と定性的に一致した。また、*c* 軸偏光を起す組成領域は計算に用いる InN の変形ポテンシャルの値に強く依存することも明らかとなった。次に、部分緩和した In 組成 55%の *m* 面 InGaN 薄膜(膜厚 300nm)を作製し、その偏光特性を調べた。逆格子マップによって各軸方向の格子歪みを調べたところ、*c* 軸方向、*a* 軸方向にそれぞれ 1.6%、1.3%の圧縮歪み、*m* 軸方向へは 1.2%の引張歪みを受けていることを確認した。この試料について、吸収測定を行ったところ、圧縮歪みを受けた *m* 面 InGaN は *a* 軸偏光した光の吸収端が *c* 軸偏光の吸収端よりも低エネルギー側に位置していることが分かった。格子歪みの部分緩和を考慮した *m* 面 In_{0.55}Ga_{0.45}N の価電子帯の偏光度およびエネルギー位置を計算した結果、今回作製したサンプルは *a* 軸偏光を示す領域に存在することが明らかになり、これは偏光吸収測定の結果と定性的に一致する。また、歪みを受けた

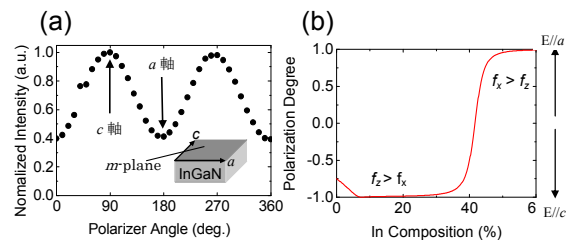


図 5 (a) *m* 面 ZnO 基板上 *m* 面 In_{0.33}Ga_{0.67}N 薄膜の偏光特性、(b) *m* 面 ZnO 基板上 *m* 面 InGaN 偏光度の In 組成依存性 (計算結果)

InGaN は、無歪みの InGaN と比較して最上部の 2 つのバンド(E1, E2)のエネルギー差が大きくなっており、室温における発光が高い偏光性を示すことが分かった。これらの結果から、無極性面 InGaN 薄膜では格子歪みによってその偏光特性が大きく変化することが明らかになった。

(6) 伝導性制御

パルススパッタ堆積法を用いて膜中へ Mg と Si のドーピングすることによって p n 制御を試みた。不純物添加したサンプルの SIMS 分析を行ったところ窒化物薄膜中に Mg や Si の濃度を $1 \times 10^{17}/\text{cm}^3$ から $1 \times 10^{21}/\text{cm}^3$ の間で制御してドーピングできることを確認した。この伝導性制御技術とこれまでに開発した技術を統合して PXD 法による InGaN 系発光ダイオードの作製を行ったところ、可視光全域をカバーする電流注入発光が明瞭に観測され、本提案のパルス励起堆積法が InN 系窒化物半導体薄膜成長技術として極めて有望で

あることが示された。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (査読有 計 64 件)

1. A. Kobayashi, K. Shimomoto, J. Ohta, H. Fujioka, M. Oshima, "Optical polarization characteristics of m-plane InGaN films coherently grown on ZnO substrates", Phys. Status Solidi (RRL) **4**, 188 (2010).
2. T. Fujii, K. Shimomoto, J. Ohta, M. Oshima and H. Fujioka, "Growth Orientation Control of Semipolar InN Films Using Ytria-Stabilized Zirconia Substrates", Jpn. J. Appl. Phys. **49**, 080204 (2010).
3. K. Shimomoto, A. Kobayashi, K. Ueno, J. Ohta, M. Oshima, and H. Fujioka, "Characteristics of thick m-plane InGaN films grown on ZnO substrates using room temperature epitaxial buffer layers", Appl. Phys. Exp. **3**, 061001 (2010).
4. K. Shimomoto, A. Kobayashi, K. Mitamura, K. Ueno, J. Ohta, M. Oshima, and H. Fujioka, "Characteristics of m-Plane InN Films Grown on ZnO Substrates at Room Temperature by Pulsed Laser Deposition", Jpn. J. Appl. Phys. **49**, (2010) 080202.
5. T. Fujii, A. Kobayashi, K. Shimomoto, J. Ohta, M. Oshima, and H. Fujioka, "Structural Characteristics of GaN/InN Heterointerfaces Fabricated at Low Temperatures by Pulsed Laser Deposition", Appl. Phys. Exp. **3**, 021003 (2010).
6. T. Fujii, K. Shimomoto, R. Ohba, Y. Toyoshima, K. Horiba, J. Ohta, H. Fujioka, M. Oshima, S. Ueda, H. Yoshikawa, and K. Kobayashi, "Fabrication and Characterization of AlN/InN Heterostructures", Appl. Phys. Exp. **2**, 011002 (2009).
7. R. Ohba, J. Ohta, K. Shimomoto, T. Fujii, K. Okamoto, A. Aoyama, T. Nakano, A. Kobayashi, H. Fujioka, and M. Oshima, "Epitaxial growth of high purity cubic InN films on MgO substrates using HfN buffer layers by pulsed laser deposition", J. Solid State Chemistry **182**, 2887 (2009).
8. "Low-temperature growth of high quality AlN films on carbon face 6H-SiC" Physica Status Solidi - Rapid Research Letters, **2**, 13 (2008). M.-H. Kim, J. Ohta, A. Kobayashi, *H. Fujioka, and M. Oshima
9. M. H. Kim, J. Ohta, A. Kobayashi, H.

Fujioka, and M. Oshima, "Epitaxial growth mechanisms of AlN on SiC substrates at room temperature" Appl. Phys. Lett. **91**, 151903 (2007).

[学会発表] (国際会議 計 127 件)

1. Hiroshi Fujioka, "Future large area nitride devices fabricated with low temperature PVD process", The International Workshop on Nitride semiconductors 2010, U.S.A, 2010.9.21 (Invited)
2. Hiroshi Fujioka, "Growth Orientation Control of InN by Pulsed Excitation Deposition", Electronic Materials Conference, U.S.A, 2010.6.25 (Invited)
3. Hiroshi Fujioka, "Feasibility study on Future large area nitride devices", The European Workshop on Compound Semiconductor Devices and Integrated Circuits, Germany, 2010.5.17 (Invited)

6. 研究組織

(1)研究代表者

藤岡 洋 (Fujioka Hiroshi)
東京大学・生産技術研究所・教授
研究者番号：50282570

(2) 連携研究者

太田 実雄 (Ohta Jitsuo)
東京大学・生産技術研究所・助教
研究者番号：60392924