

平成 30 年 5 月 23 日現在

機関番号：11301

研究種目：基盤研究(A) (一般)

研究期間：2015～2017

課題番号：15H02245

研究課題名(和文)1光子検出の感度および線形・高飽和性能を有するCMOS撮像素子の創出

研究課題名(英文) Establishment of a CMOS image sensor with photon countable sensitivity, linear response and high full well capacity

研究代表者

須川 成利 (Sugawa, Shigetoshi)

東北大学・工学研究科・教授

研究者番号：70321974

交付決定額(研究期間全体)：(直接経費) 34,100,000円

研究成果の概要(和文)：1光子検出の感度と高飽和性能を有し、極低照度環境から明暗差が5ケタ以上の被写体を、1回の露光で線形応答により明瞭に撮像できるCMOS撮像素子技術の創出を目指し、過去に築いた横型オーバーフロー蓄積容量を有する広ダイナミックレンジCMOS撮像素子技術を発展させた超高感度信号読出し技術の研究に取り組んだ。光電荷を電圧に変換するフローティングディフュージョン容量の極小化と複数のゲインを有する列並列増幅器の導入により入力換算0.47電子の低ノイズ性能を得た。画素出力のマルチサンプリング、熱雑音の低減により、1光子が検出出来る入力換算ノイズ0.2電子と、5万個を超える飽和電子数が両立出来る見込みを得た。

研究成果の概要(英文)： Toward the establishment of a CMOS image sensor with photon countable sensitivity and high full well capacity with linear response, capable of clearly capturing image shooting targets over 5 decade of light illumination conditions, an ultra-high sensitivity signal readout technology was developed in this research based on formerly developed CMOS image sensors with lateral overflow integration capacitor (LOFIC). By the minimization of capacitance of floating diffusion that convert photo-electrons to voltage signal and the introduction of multiple gain column parallel amplifiers, a very low input-referred noise performance of 0.47 electrons was achieved. Moreover, signal readout noise of input-referred 0.2 electron and full well capacity of 50,000 electrons are estimated to be obtained by introducing multi sampling readout scheme of pixel signals and lowering thermal noise of signal readout chain.

研究分野：固体電子工学

キーワード：電子デバイス・機器 センシングデバイス 撮像素子 フォトンカウンティング

1. 研究開始当初の背景

撮像素子は情報機器、医療、防犯、車載、エネルギー・環境、農業、工場、インフラ、ビジネス、教育、行政・サービス、宇宙、防衛等、様々な分野で広く利用されている。撮像素子技術は今後さらに進化し、情報入力技術の要として豊かで安心・安全な生活・環境を提供し、未来を切り開いていく原動力となることが期待されている。近年、特にライフサイエンス、産業計測、医用、防災・防犯分野において、極低照度環境から明るい被写体までを明瞭に撮像し、計測・分析を行う要求が高まっている。そこで、入射光子を1つずつ計量可能な究極の感度を有し、極低照度環境から明暗差が5ケタ以上の被写体を、1回の露光期間で線形応答により明瞭に撮像することができる撮像素子を創出することができれば、細胞形態観察、病理診断、食品衛生管理モニタリング、防犯・防災カメラ、二次元分光分析等を行う装置の光検出性能を飛躍的に向上することが出来る。また、これまで見えなかったものが見えるようになることで、新たな学理の発見や新規産業創出に貢献することが出来る。入射光子を1つずつ計量可能な究極を実現するには、撮像素子の入力換算ノイズ電子数を0.2個程度以下にする必要があることが明らかになっている。

2. 研究の目的

ライフサイエンス、産業計測、医用、防災・防犯分野における撮像・計測・分析装置の光検出性能を飛躍的に向上させる、1光子検出の感度および高飽和性能を有し、極低照度環境から明暗差が5ケタ以上の被写体を、1回の露光期間で線形応答により明瞭に撮像することができる CMOS 撮像素子技術を創出する。そのために、今までに築いた横型オーバーフロー蓄積キャパシタ (LOFIC) を画素毎に具備した広ダイナミックレンジ CMOS 撮像素子技術をさらに発展させ、超高感度・極低ノイズ撮像信号読出し技術の研究に新たに取り組み、入力換算ノイズ電子数0.2個以下、飽和電子数50,000個以上、100dB超のダイナミックレンジにおける線形応答、の両立を目指す。

3. 研究の方法

(1) LOFIC CMOS 撮像素子の画素内電荷電圧変換ゲインを極大化し、250~300 $\mu\text{V}/\text{電子}$ とする。そのためにフローティングディフュージョン容量 (C_{FD}) を 0.64~0.53fF に低減する素子構造、プロセス条件を明らかにする。

(2) 撮像信号読出しに重畳するノイズを極小化し、入力換算で 50~60 μV とする。そのために、画素内ソースフォロワトランジスタに適用すべき低ノイズ化トランジスタ構造と低ノイズ列回路の回路構成を明らかにする。

(3) (1)、(2)で明らかにした素子・回路構成を導入した CMOS 撮像素子を設計・試作して性能を測定し、目標性能を実証する。

4. 研究成果

(1) LOFIC CMOS 撮像素子の画素内電荷電圧変換ゲイン極大化

図1に研究代表者らがこれまでに築いた LOFIC CMOS 撮像素子の画素等価回路図を示す。本撮像素子技術では、従来の4トランジスタ型 CMOS 撮像素子の画素回路に LOFIC とオーバーフロースイッチ S が追加された回路構成を有する。蓄積期間中に強い光量が入射した場合、フォトダイオードをオーバーフローした光電荷は LOFIC 容量 (C_{LOFIC}) にて蓄積する。 C_{FD} を用いた高い変換ゲインで電荷電圧変換する高感度画素信号と、 C_{FD} と C_{LOFIC} を結合して電荷電圧変換する高飽和画素信号を出力し、これらの信号を合成することで、1回の露光期間で広ダイナミックレンジ撮像を線形応答で行うことが出来る。

本研究の第1の方法では、LOFIC CMOS 撮像素子の画素内電荷電圧変換ゲインを極大化するデバイス構造・プロセス技術を開発した。具体的には、開発したテスト回路によって明らかにした、従来の CMOS 撮像素子の C_{FD} の構成因子の中で高い割合を占めるゲートオーバーラップ容量と PN 接合容量を低減するため、ゲート電極エッチング直後のイオン注入工程の排除、N型拡散層直下のP型濃度の低減、N型拡散層形成用のイオン注入ドーズの低減を行った。その結果、設計・試作した CMOS イメージセンサにおいて C_{FD} を 0.66fF まで低減することに成功し、243 $\mu\text{V}/\text{電子}$ の高い電荷電圧変換ゲインを達成した (図2参照)。

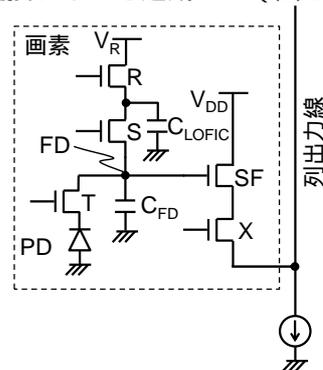


図1. LOFIC CMOS 撮像素子の画素等価回路図。

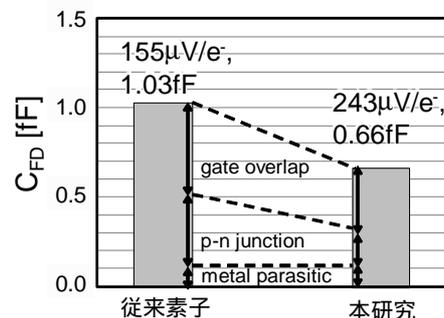


図2. 従来 CMOS 撮像素子と本研究で開発した CMOS 撮像素子の C_{FD} とその内訳。

(2) 撮像信号読出しに重畳するノイズの極小化

本研究の第2の方法では、LOFIC CMOS 撮像素子のさらなる高感度化のために、信号読出しに重畳するノイズを極小化するため、以下の項目に取り組んだ。一つ目は、画素ソースフォロドライバトランジスタの低ノイズ化であり、これまでの研究で統計的に低ノイズ化に効果があることを明らかにした埋込チャンネル構造の画素内ソースフォロドライバへの適用を行った。2つ目は、列回路の低ノイズ化であり、図3に示すように、画素列毎に高・低ゲインアンプの導入を行った。画素から出力される2種類の信号について、高感度画素信号を高・低ゲインアンプを介して第1-1信号、第1-2信号として読み出し、高飽和画素信号を、ゲインアンプを介さない(ないしは低ゲインアンプを介しても良い)信号経路で第2信号として読み出し、これら3つの信号を合成することで1回の露光期間で100dBのダイナミックレンジにおいて線形応答を得る方式を開発した。

さらに、画素ソースフォロワで発生する低周波ノイズを抑制するために、浮遊容量負荷読出し技術を適用した。本信号読出し方法では、列信号出力線を低い電圧にリセットしてから浮遊状態とし、次いで画素出力と結合させる。画素ソースフォロドライバは画素出力線に寄生する容量を充電するように電流駆動する。画素出力線の電位が上昇すると共に画素ソースフォロドライバのオーバードライブ電圧が低減し、駆動モードがサブスレッショルド領域に入ると時間経過とともに指数関数的に駆動電流が減少する。よって一定時間経過後の画素出力線の電位は画素信号電位であるFD電圧に応じた電圧となる。この信号読出し技術では、従来のソースフォロワ駆動で避けられない一定電流が流れないため、低消費電力化に効果があると共に、画素ソースフォロワトランジスタの駆動電流の列出力寄生容量による積分効果によって低周波ノイズを低減することが出来る。

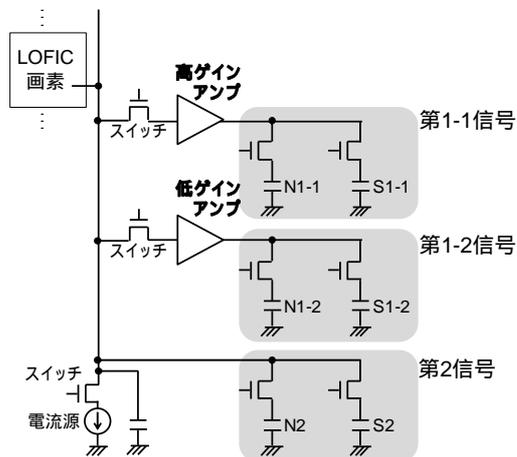
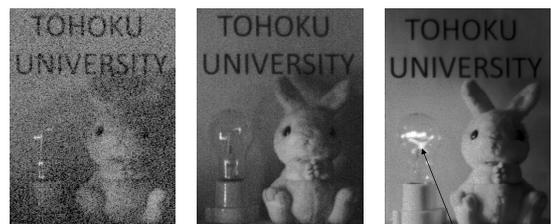


図3. 低ノイズ列回路構成。

(3) CMOS 撮像素子による性能実証

(1)、(2)で研究を行った技術を取り入れた CMOS 撮像素子を設計し、最小加工寸法 0.18 μm 、1層ポリシリコン、5層メタル、完全空乏型フォトダイオードを有する製造プロセスを用いて製造した。画素数 360 H × 1680 V 、画素ピッチ 5.5 μm を有する CMOS 撮像素子試作機において動作検証及び諸特性の測定を行った。(1)で明らかにした低 C_{FD} 構造の導入による高い電荷電圧変換ゲインと、(2)で導入した埋込チャンネル型画素ソースフォロドライバ、高・低ゲインアンプ、浮遊容量負荷読出しを組み合わせた動作を適用した場合、埋込第1-1信号では、16倍のゲインアンプを用いることで、入力換算のノイズ電圧を約 100 μV に低減でき、入力換算ノイズ電子数 0.46 個(画素平均値) 飽和電子数 76,000 個、104dB のダイナミックレンジにおける線形応答、を両立した。図4に試作した撮像素子を用いて撮像した、平均信号電子数が(a)3 個、(b)30 個、(c)30000 個(ランプ周辺)の撮像例を示す。極低照度下から明るい被写体まで同一条件にて撮像が行えることを実証した。図5に本 CMOS 撮像素子の入力換算ノイズ電子数と飽和電荷数の性能を他の撮像素子と比較してプロットした図面を示す。従来の CMOS 撮像素子や近年報告されている1光子検出が可能なレベルのノイズ性能を有する撮像素子は、図中の斜め点線で示した感度と飽和のトレードオフ線上に性能が推移していることが分かる。本研究では LOFIC CMOS 撮像素子の特徴である高感度と高飽和の両立の特徴を活かしつつ、1光子検出の感度に資するノイズ性能値を実証している。



(a) 平均信号電子数 ~ 3個 (b) 平均信号電子数 ~ 30個 (c) 平均信号電子数 ~ 3万個

図4. 本研究の CMOS 撮像素子を用いた撮像例。

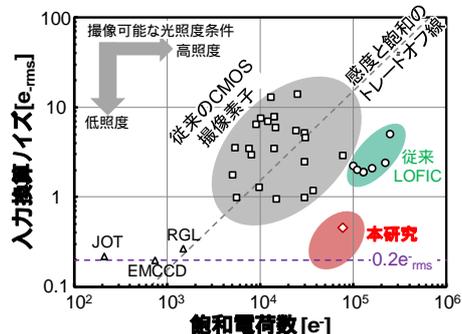


図5. 本研究の CMOS 撮像素子を用いた撮像例。

本研究では、上記の撮像素子の測定によって抽出した課題を解決するための CMOS 撮像素子の設計と、試作、及びその特性の測定を研究期間内に行った。具体的にはフォトダイオードから容量の極めて小さいフローティングディフュージョンへの完全な電荷転送を達成するためのフォトダイオードと転送ゲートの形成条件及びレイアウトの改善と、信号読出しノイズの低減に係る列回路の見直し、より具体的には列毎に搭載している増幅器のさらなる高ゲイン化と低ノイズ化、画素信号出力の平均化によるノイズ低減に効果のあるマルチサンプリングに対応した回路構成の適用、サンプルホールド容量の熱雑音の低減、を行った。これらの改善を施した画素数 480×480、画素ピッチ 7.8 μm の CMOS 撮像素子を、設計・試作し、これまでに他の撮像素子の共同開発で量産化の実績のある、量産工場を用いた試作を行った。さらに、アナログ・デジタル変換器を列毎に搭載した CMOS 撮像素子についても設計と試作を行った。以上の成果により、1 光子検出の感度を得るために必要な入力換算ノイズ電子数 0.2 個と、5 万個を超える飽和電子数を両立する性能が得られる見込みを得た。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文](計 16 件)

全て査読有

S. Ichino, T. Mawaki, A. Teramoto, R. Kuroda, H. Park, S. Wakashima, T. Goto, T. Suwa, S. Sugawa, Effect of drain current on appearance probability and amplitude of random telegraph noise in low-noise CMOS image sensors, Japanese Journal of Applied Physics, Vol.57, 2018, 04FF08-1-6
DOI: 10.7567/JJAP.57.04FF08

S. Nasuno, S. Wakashima, F. Kusuhara, R. Kuroda, S. Sugawa, A CMOS Image Sensor with 240 μV/e⁻ Conversion Gain, 200 ke⁻ Full Well Capacity, 190-1000 nm Spectral Response and High Robustness to UV light, ITE Transactions on Media Technology and Applications, Vol.4, 2016, 116-122
DOI: 10.3169/mta.4.116

S. Wakashima, F. Kusuhara, R. Kuroda, S. Sugawa, Floating Capacitor Load Readout Operation for Small, Low Power Consumption and High S/N Ratio CMOS Image Sensors, ITE Transactions on Media Technology and Applications, Vol.4, 2016, 99-108
DOI: 10.3169/mta.4.99

F. Kusuhara, S. Wakashima, S. Nasuno, R.

Kuroda, S. Sugawa, Analysis and Reduction Technologies of Floating Diffusion Capacitance in CMOS Image Sensor for Photon-Countable Sensitivity, ITE Transactions on Media Technology and Applications, Vol.4, 2016, 91-98
DOI: 10.3169/mta.4.91

外 12 件

[学会発表](計 34 件)

全て査読有国際学会発表

Y. Fujihara, Y. Aoyagi, S. Nasuno, S. Wakashima, R. Kuroda, K. Terashima, T. Ishinabe, H. Fujikake, K. Wako, S. Sugawa, A Spectral Imaging System with an Over 70dB SNR CMOS Image Sensor and Electrically Tunable 10nm FWHM Multi-Bandpass Filter, 2017 International Image Sensor Workshop, 2017 年 5 月 30 日~6 月 2 日, Hiroshima, Japan

R. Kuroda, A. Teramoto, S. Sugawa, Impact of Random Telegraph Noise with Various Time Constants and Number of States in CMOS Image Sensors, 2017 International Image Sensor Workshop, 2017 年 5 月 30 日~6 月 2 日, Hiroshima, Japan

S. Ichino, T. Mawaki, S. Wakashima, A. Teramoto, R. Kuroda, P. Gaubert, T. Goto, T. Suwa, S. Sugawa, Statistical Analysis of Random Telegraph Noise in Source Follower Transistors with Various Shapes, 2017 International Image Sensor Workshop, 2017 年 5 月 30 日~6 月 2 日, Hiroshima, Japan

Y. Fujihara, S. Nasuno, S. Wakashima, Y. Aoyagi, R. Kuroda, S. Sugawa, 190-1100 nm Waveband Multispectral Imaging System using High Light Resistance Wide Dynamic Range CMOS Image Sensor, IEEE Sensors 2016, 2016 年 10 月 30 日~11 月 2 日, Orlando, USA

H. Sugo, S. Wakashima, R. Kuroda, Y. Yamashita, H. Sumi, T.-J. Wang, P.-S. Chou, M.-C. Hsu, S. Sugawa, A Dead-time Free Global Shutter CMOS Image Sensor with in-pixel LOFIC and ADC using Pixel-wise Connection, 2016 Symposium on VLSI Circuits, 2016 年 6 月 15 日~6 月 17 日, Honolulu, USA

[Invited] R. Kuroda, A. Teramoto, S. Sugawa, Random Telegraph Noise Measurement and Analysis based on Arrayed Test Circuit toward High S/N CMOS Image Sensors, 29th IEEE International Conference on Microelectronic Test Structures, 2016 年

3月28日～3月31日, Yokohama, Japan

[Invited] R. Kuroda, S. Sugawa, Wide dynamic range LOFIC CMOS image sensors: principle, achievements and extendibility, International Forum on Detectors for Photon Science, 2016年2月29日～3月2日, Kawaguchiko, Japan

S. Wakashima, F. Kusuhara, R. Kuroda, S. Sugawa, A Linear Response Single Exposure CMOS Image Sensor with 0.5e⁻ Readout Noise and 76ke⁻ Full Well Capacity, 2015 Symposium on VLSI Circuits, 2015年6月15日～6月19日, Kyoto, Japan

F. Kusuhara, S. Wakashima, S. Nasuno, R. Kuroda, S. Sugawa, Analysis and Reduction of Floating Diffusion Capacitance Components of CMOS Image Sensor for Photon-Countable Sensitivity, 2015 International Image Sensor Workshop, 2015年6月8日～6月11日, Vaals, Netherland

S. Nasuno, S. Wakashima, F. Kusuhara, R. Kuroda, S. Sugawa, A CMOS Image Sensor with 240μV/e⁻ Conversion Gain, 200ke⁻ Full Well Capacity and 190-1000nm Spectral Response, 2015 International Image Sensor Workshop, 2015年6月8日～6月11日, Vaals, Netherland

外 24 件

〔図書〕(計1件)

黒田 理人 他、技術情報協会、車載センシング技術の開発と ADAS、自動運転システムへの応用、第2章 第1節 CMOS イメージセンサの広ダイナミックレンジ化技術、2017、13-28

〔産業財産権〕

出願状況(計1件)

名称：光センサ及びその信号読み出し方法並びに固体撮像装置及びその信号読み出し方法

発明者：須川 成利、黒田 理人、若嶋 駿一

権利者：国立大学法人東北大学

種類：特許

番号：PCT/JP2015/082089

出願年月日：2015年11月16日

国内外の別：国際

取得状況(計1件)

名称：光センサ及びその信号読み出し方法並びに固体撮像装置及びその信号読み出し方法

発明者：須川 成利、黒田 理人、若嶋 駿一

権利者：国立大学法人東北大学

種類：特許

番号：特許第6085733号

取得年月日：2017年2月10日

国内外の別：国内

〔その他〕

特になし

6. 研究組織

(1) 研究代表者

須川 成利 (SUGAWA, Shigetoshi)

東北大学・大学院工学研究科・教授

研究者番号：70321974

(2) 研究分担者

黒田 理人 (KURODA, Rihito)

東北大学・大学院工学研究科・准教授

研究者番号：40581294

(3) 連携研究者

なし

(4) 研究協力者

なし