

平成 30 年 6 月 11 日現在

機関番号：12608
 研究種目：基盤研究(B) (一般)
 研究期間：2015～2017
 課題番号：15H03574
 研究課題名(和文) 混晶化による光・キャリア・電流閉じ込め基盤構造形成とその微小化面発光レーザ応用

研究課題名(英文) Formation of light, carrier and current confinement structure by quantum well intermixing and its application to VCSEL

研究代表者
 宮本 智之 (Miyamoto, Tomoyuki)
 東京工業大学・科学技術創成研究院・准教授

研究者番号：70282861
 交付決定額(研究期間全体)：(直接経費) 13,000,000円

研究成果の概要(和文)：半導体レーザの高効率化には製作技術に課題があった。そこで面発光レーザ(VCSEL)の高性能化のため、半導体ヘテロ界面混晶化(混晶化)手法を応用した、優れた製作性の光・キャリア・電流閉じ込め構造製作技術の確立を目的とした。プロトン注入混晶化手法により、光閉じ込め用屈折率制御、キャリア閉じ込め用ポテンシャル障壁形成、トンネル接合破壊電流閉じ込め構造形成を検討した。結果として、理論的に屈折率制御性とVCSEL特性改善の可能性を示し、実験的にポテンシャル形成と結晶品質回復、トンネル接合破壊電流閉じ込めを達成した。実験的VCSEL特性改善は得られなかったが、課題を明らかにし、特性改善の可能性を示した。

研究成果の概要(英文)：There were problems in the fabrication technology for improving the performance of vertical cavity surface emitting laser (VCSEL). Establishment of fabrication technologies for light, carrier, and current confinement structures were investigated with easy fabrication process using heterointerface intermixing technique. Refractive index control for light confinement, potential barrier formation for carrier confinement, and current confinement by tunnel junction destruction were studied using proton implant intermixing technique. As a result, the possibility of refractive index control and the improvement of VCSEL characteristics were shown theoretically. Potential barrier formation, recovery of crystal quality after proton implantation, and current confinement by tunnel junction destruction were achieved experimentally. Although experimental improvement of VCSEL performance was not obtained, the problem was clarified and the possibility of performance improvement was sited.

研究分野：光エレクトロニクス

キーワード：半導体レーザ 面発光レーザ 光閉じ込め 電流閉じ込め キャリア閉じ込め 混晶化 プロトン注入
トンネル接合

1. 研究開始当初の背景

(1) 光分野は応用展開が進んでおり、既存応用の性能改善に加え、新分野創出のために、光素子の低電力化・高効率化が重要である。多様な光素子の中でも、光源は鍵となる素子であり、例えばスパコンやデータセンタの光配線（短距離光通信）では、極低消費電力かつ高効率レーザが、また、高出力光応用では高効率レーザが重要である。このため高効率半導体レーザの実現のために、その設計と製作技術の改善による性能向上が重要である。しかし、既存製作技術には制限が多く、より高性能化を実現する上で課題となっていた。

(2) 具体的な課題として、半導体レーザには、光・キャリア・電流閉じ込めを可能とする構造が必要だが、利用可能な技術は材料系や構造などにより制限があった。特に、光配線や高出力応用に重要な面発光レーザ（VCSEL）のより高性能化のためには、優れた製작성において光・キャリア・電流閉じ込めを行う新たな基盤技術の開拓が必要であった。

2. 研究の目的

(1) 本研究は、面発光レーザの高性能化、特に、低電力化や高出力化に必要となる高効率化を、優れた製작성において実現する手法の開拓を目標とした。具体的には、半導体ヘテロ界面混晶化手法を応用して、光・キャリア・電流閉じ込めを可能とする基盤構造の形成手法としての確立を目的とした。

(2) 本研究の中心となる半導体ヘテロ界面混晶化（混晶化）手法は、既知の技術である。半導体結晶成長後の実効的バンドギャップ制御手法として、これまでに光吸収特性の制御に用いられてきた。本研究では、この混晶化手法を用いて、図1に示すように、光閉じ込め用の屈折率制御の可能性、キャリア閉じ込め用のポテンシャル障壁形成の可能性、および、トンネル接合の混晶化破壊による電流閉じ込め構造形成の可能性、を明らかにする。

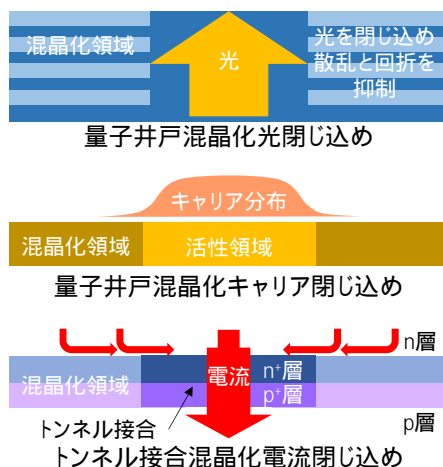


図1 混晶化により形成する3つの機能構造

3. 研究の方法

(1) 混晶化手法を、キャリア閉じ込め、屈折率制御、トンネル接合破壊の複数機能を実現する構造形成手法として開拓する。

(2) キャリア閉じ込めは、理論的な特性改善効果の解析とともに、実験的にその実現性を検討した。実験的検討は、混晶化手法の実施手順となる、イオン（プロトン）注入条件の混晶化特性への影響、および、イオン注入後の加熱処理条件の影響を検討した。影響は、量子井戸構造の混晶化による特性変化を室温フォトルミネッセンス(PL)により評価した。なお、混晶化自身の特性評価のために、量子井戸構造のみを有する試料に対する検討と、実際のデバイスへ混晶化を適用することにより、その適用性を評価した。

(3) 屈折率制御は、混晶化の物理モデルを構築し、このモデルを基に構造変化や物性変化を理論解析し、混晶化による屈折率変化特性を評価した。屈折率制御の実験評価については、デバイス構造におけるキャリア閉じ込めの評価と同時に評価を行った。

(4) トンネル接合破壊は、実験的なトンネル接合構造の特性評価、および、デバイス構造へのトンネル接合の導入による電流閉じ込め特性の実験的評価を行った。

(5) 本研究で適用した混晶化は、プロトン注入により導入される欠陥に基づく原子の相互拡散を利用する。このとき、VCSEL構造において、目的部分以外、具体的には多層膜反射鏡(DBR)にも欠陥が導入され、混晶化が生じる。そこで、特にDBR内の選択酸化構造への混晶化の影響も調査した。

4. 研究成果

(1) キャリア閉じ込めのための混晶化の成果を説明する。まず、キャリア閉じ込めの理論解析から、30meV程度以上のキャリア閉じ込めポテンシャルがVCSEL特性の改善に必要なことを示した。

一方、実験的には、量子井戸構造のみを有する試料に対する混晶化条件の影響評価を行った。PLの波長変化からバンドギャップ変化、つまりキャリア閉じ込めポテンシャルの制御特性を評価した。また、PLの強度変化から結晶品質への影響を評価した。結果として、プロトン注入領域（混晶化領域）と非注入領域の熱処理に伴うバンドギャップ変化の差から、キャリア閉じ込めポテンシャルとして30meV以上が得られることを明らかにした（図2）。一方、PL強度の評価から、プロトン注入直後は生成欠陥により発光が得られないが、熱処理により結晶品質が回復し、プロトン注入前の70-80%までのPL強度が得られ、デバイス適用性があることを確認した。

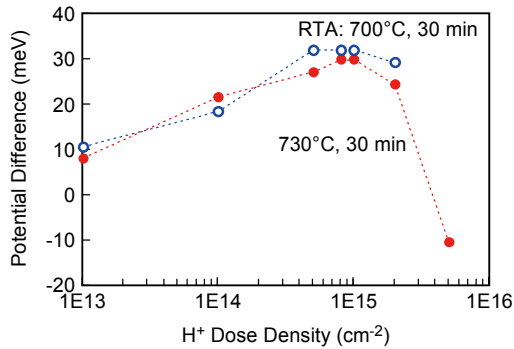
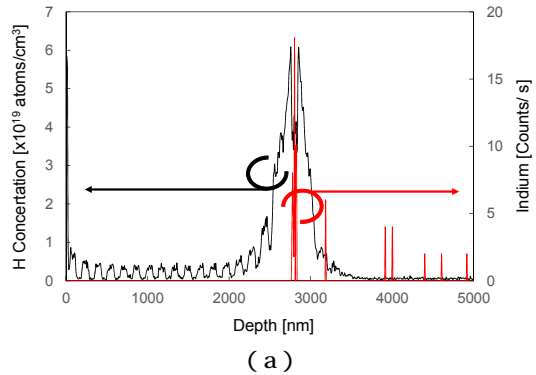


図2 混晶化によるキャリア閉じ込めポテンシャルの実験結果

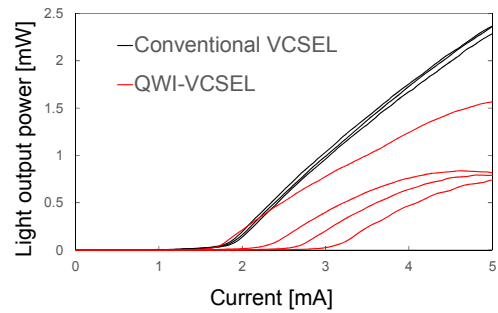
(2) キャリア閉じ込めのための混晶化の、実際のデバイス適用性の成果を説明する。まず、4(1)で検討した混晶化特性評価結果を用いて、混晶化を適用したVCSELを製作した。VCSELのウェハ構造は通常と同じである。素子製作プロセスの途中にプロトン注入用マスク形成、プロトン注入、および混晶化用熱処理を導入した。これらは、通常のVCSEL製作プロセスに追加されるプロセスだが、デバイス製作上の負荷は十分少ないことを確認した。

(3) 製作したVCSELの特性評価から、混晶化による明瞭な特性改善、具体的にはしきい値電流低下や発光効率(スロープ効率)改善は確認できなかった。ただし、プロトン注入や熱処理がデバイス特性を大きく劣化させないことを確認できた。特性改善が得られなかった原因解明のため、プロセスを詳細に確認した。この段階では、表面保護膜やプロトン注入条件の設定誤差などの影響のため、VCSEL構造の量子井戸位置のプロトン濃度が、量子井戸のみを有する試料の実験に比べて、数10分の1程度と低下していることが分かった。この影響で、キャリア閉じ込めポテンシャルが想定(30meV程度)に至っていなかったと考えた。

(4) より高精度なプロトン注入深さ制御と、イオン注入装置により達成可能な注入深さを考慮して、VCSEL構造の再設計を行い、デバイスを製作した。プロトンの深さ分布のSIMS測定結果から、新構造ではプロトンが量子井戸部分に注入できていることを確認した(図3(a))。しかし、デバイス特性の改善は確認できず、多少特性劣化するデバイスも見られた(図3(b))。混晶化条件の評価結果から想定されるデバイス特性の改善が得られなかったことから、その原因を検討した。混晶化条件の評価は、表面から浅い位置の存在する量子井戸のみを有する試料を評価していたが、実際のVCSELでは、深い位置に量子井戸が存在し、その混晶化特性は浅い構造と異なる可能性を指摘した。



(a)



(b)

図3 (a) SIMSによるプロトン分布評価結果 (b) VCSELの室温cw下の動作特性の測定結果。

(5) そこで、VCSELと同じとなる、 $3\mu\text{m}$ 程度の深い位置に量子井戸のみを有する試料(DBR等のVCSEL構造を持たない)を準備し、この試料により混晶化特性を評価した。結果として、この構造のPL強度の回復が数%程度と小さく、浅い構造(70-80%)に比べて結晶劣化が大きいことが分かった。この原因は、深い構造のプロトン濃度と生成欠陥濃度の垂直方向分布が、浅い構造と異なり、熱処理による結晶回復特性も異なるためと考えている。その改善には熱処理条件の詳細な検討が必要と考えているが、研究期間終了に伴い、その改善条件の解明には至らなかった。

(6) 屈折率制御のための混晶化の成果を説明する。想定した物理モデルを用いて、量子井戸構造や混晶化条件による屈折率変化特性を数値解析した。この結果、通常のVCSEL構造の活性層量子井戸の混晶化により1%程度(0.03)の屈折率低下が得られる可能性を明らかにした(図4)。一方、量子井戸構造の設計によっては、屈折率を増加する条件が存在することも明らかにした。このように混晶化による屈折率制御が可能なことを理論解析から確認した。

一方、実験的には、キャリア閉じ込め用に製作したVCSELの光ビーム特性測定を基に屈折率変化の評価を検討した。しかし、活性層量子井戸のみの混晶化となるため、その屈折率変化のデバイス特性への影響が小さく、明瞭な屈折率変化の実験的確認には至らなかった。

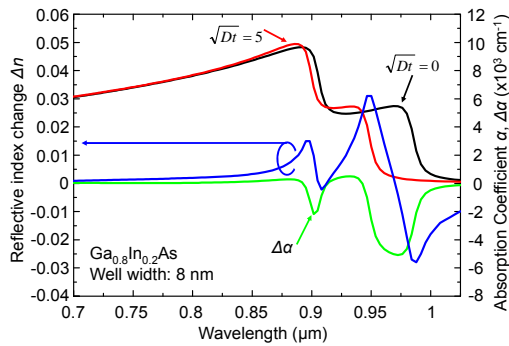


図4 混晶化屈折率変化の数値解析結果

(7) 電流閉じ込めのためのトンネル接合の混晶化の成果を説明する。まず、p, n 両側に GaAs によるトンネル接合を導入した VCSEL を製作した(図 5(a))。プロトン注入のみのデバイスと、その後の熱処理を行ったデバイスを製作した。結果として、前者で電流閉じ込め特性を確認した(図 5(b))。一方後者では、電流閉じ込めが得られなかった。前者は、プロトン注入により生成された欠陥が、トンネル接合に必要な高ドーピング濃度のキャリアのトラップとなり、トンネル接合が実効的に破壊されたと考えられる。一方で、後者は、当初想定は混晶化によりドーパント拡散が生じてドーピング濃度が低下することで、トンネル接合が破壊されることを期待した。しかし実際には、ドーパント拡散が十分でなく、熱処理による欠陥回復のために、結果的にトンネル接合破壊が十分に生じなかったと考えている。なお、トンネル接合も熱処理で回復することから、混晶化時の熱処理を適切に行うことで、結晶品質が回復できることを改めて確認した。

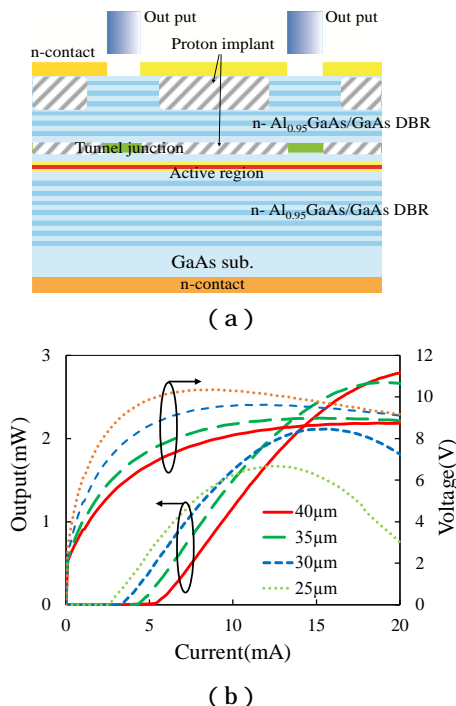


図5 (a) トンネル接合破壊 VCSEL 構造
(b) 異なる電流閉じ込めサイズの VCSEL 特性

(8) バンドギャップの広い GaAs のトンネル接合では、トンネル接合部の電気抵抗が高くなり、デバイス特性改善に課題がある。そこで、GaAs 上に形成可能な狭バンドギャップ材料のトンネル接合を評価した。6 タイプの材料系を評価した結果、GaAsSb/GaNAs トンネル構造の電気抵抗が最も低くなる結果を得た。ただし、その抵抗は、実デバイスの動作特性改善に十分でなく、より詳細な材料組成やドーピング濃度の最適化が必要なることを指摘した。ただし、本研究期間内には、その検討とデバイスへの適用に至らなかった。本成果を基にした、今後の研究進展に期待している。

(9) DBR 内の選択酸化構造への混晶化の影響の調査は、混晶化後の選択酸化特性評価により行った。結果として、強く混晶化を行うと選択酸化の速度が低下することを確認した。ただし、通常の混晶化条件では、デバイス製作への影響は十分小さいことが分かった。

(10) 以上、面発光レーザ(VCSEL)の今後の応用展開に必要な、優れた製作性を保ちながら、特性改善を可能とする光・キャリア・電流閉じ込めの基盤構造形成手法として、半導体ヘテロ界面混晶化手法を検討した。デバイスの特性改善は確認できなかったが、キャリア閉じ込め用混晶化手法の適用性と課題、光閉じ込め用屈折率制御の理論解析、および、トンネル接合へのプロトン注入による電流閉じ込め応用とその課題を明らかにした。引き続きこれらの最適化を進めることで、デバイス性能の改善が達成でき、既存システムおよび新たなシステム創出につながれると考えている。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計2件)

Shouhei Moriwaki, Minoru Saitou, and Tomoyuki Miyamoto, "Quantum well intermixing technique using proton implantation for carrier confinement of VCSELs," Jpn. J. Appl. Phys., 査読有, vol. 55, no. 83S, 2016, 08RC01.

Tetsu Gi and Tomoyuki Miyamoto, "Shape control of AlAs selective oxidation by intermixing method," Jpn. J. Appl. Phys., 査読有, vol. 55, no. 11, 2016, 110303.

〔学会発表〕(計12件)

Tomoyuki Aoyama and Tomoyuki Miyamoto, "Material combination

dependence of tunnel junction characteristics for improvement of electrical characteristics of VCSEL," 19th International Conference on Metalorganic Vapor Phase Epitaxy (ICMOVPE-XIX), Nara, Japan, paper P1-27, June 3-8, 2018.

Kentoku Horikiri and Tomoyuki Miyamoto, "PL characterization of proton implantation quantum well intermixing of MOVPE grown QW at deep position for high efficiency VCSEL," 19th International Conference on Metalorganic Vapor Phase Epitaxy (ICMOVPE-XIX), Nara, Japan, paper P1-31, June 3-8, 2018.

Tetsu Gi and Tomoyuki Miyamoto, "Shape control of AlAs selective oxidation by intermixing of GaAs/AlAs hetero-interface," 21st Microoptics Conference (MOC2016), Berkeley, USA, paper 13C-26, Oct. 12-14, 2016.

Shohei Oshida, Masashi Suhara, and Tomoyuki Miyamoto, "Low thermal resistance VCSEL array adopted tunnel junction destruction using proton implantation," The 21st OptoElectronics and Communications Conference (OECC2016), Niigata, Japan, paper ThD1-3, Jul. 3-7, 2016.

Minoru Saito, Shouhei Moriwaki, and Tomoyuki Miyamoto, "Refractive index control by quantum well intermixing for light confinement in VCSEL," The 43th International Symposium on Compound Semiconductors (ISCS2016), Toyama, Japan, paper ThB3-7, Jun. 26-30, 2016.

Shouhei Moriwaki, Minoru Saito, Shogo Kunisada, and Tomoyuki Miyamoto, "Characterization of ion implantation quantum well intermixing for carrier confinement of VCSEL," 20th Microoptics Conference (MOC2015), Fukuoka, Japan, paper H69, Oct. 25-28, 2015.

青山智之, 宮本智之, "VCSEL 電気特性改善に向けたトンネル接合の材料依存性の評価," 第 65 回応用物理学会春季学術講演会, 東京, 18a-B203-1, 2018 年 3 月.

堀切顕徳, 宮本智之, "VCSEL の高効率化に向けた深い位置におけるイオン注入量子井戸混晶化条件に関する研究," 第 65 回応用物理学会春季学術講演会, 東京, 18a-B203-3, 2018 年 3 月.

齋藤季, 森脇翔平, 宮本智之, "VCSEL 光閉じ込めに向けた量子井戸混晶化による屈折率制御," 2016 年電子情報通信学会総合大会, 福岡, C-4-21, 2016 年 3

月.

森脇翔平, 齋藤季, 宮本智之, "プロトン注入量子構造混晶化を用いた VCSEL の特性評価," 第 63 回応用物理学関係連合講演会, 東京, 20a-S321-4, 2016 年 3 月.
押田将平, 須原壮, 宮本智之, "光無線給電に向けたトンネル接合破壊型 VCSEL アレーに関する検討," 第 63 回応用物理学関係連合講演会, 東京, 20a-S321-6, 2016 年 3 月.

森脇翔平, 齋藤季, 國貞彰吾, 宮本智之, "VCSEL のキャリア閉じ込め応用に向けたイオン注入混晶化法の評価," 第 76 回応用物理学会学術講演会, 名古屋, 16a-2E-6, 2015 年 9 月.

〔図書〕(計 0 件)

〔産業財産権〕

出願状況 (計 0 件)

名称 :
発明者 :
権利者 :
種類 :
番号 :
出願年月日 :
国内外の別 :

取得状況 (計 0 件)

名称 :
発明者 :
権利者 :
種類 :
番号 :
取得年月日 :
国内外の別 :

〔その他〕
ホームページ等

6 . 研究組織

(1)研究代表者

宮本 智之 (MIYAMOTO, Tomoyuki)
東京工業大学・科学技術創成研究院・准教授

研究者番号 : 7 0 2 8 2 8 6 1