

平成 30 年 6 月 8 日現在

機関番号：10103

研究種目：基盤研究(C) (一般)

研究期間：2015～2017

課題番号：15K06008

研究課題名(和文) データフローアーキテクチャ方式超高性能マイクロ波シミュレーション専用計算機の開発

研究課題名(英文) Development of ultra-high performance dedicated computer for microwave simulation based on dataflow architecture

研究代表者

川口 秀樹 (Kawaguchi, Hideki)

室蘭工業大学・工学研究科・准教授

研究者番号：90234046

交付決定額(研究期間全体)：(直接経費) 3,700,000円

研究成果の概要(和文)：電磁界シミュレーションの産業応用への効率的な活用技術開拓を目的とし、ターンアラウンドタイムが短く即応性があり試行錯誤的な製品設計にも利用可能なポータブルHPC技術の有力な方式として専用計算機の方法に着目し、これを市販のFPGA基板にて実現する方式の検討を行った。とりわけ、本研究計画ではマイクロ波シミュレーションをターゲットとしたFDTD法専用計算機の開発を行った。既にデータフローアーキテクチャに基づく超高性能計算が可能な回路方式は提案しており、本計画では、実用利用に耐えうるマシンとすべく、数値モデルに対する柔軟性、大規模計算のための領域分割機能の実装を検討し、実用化に向けた具体的な進展を得た。

研究成果の概要(英文)：To aim to establish a portable high-performance computing technology which can be effectively used in design of electromagnetic devices and machines in industry, a method of dedicated computer was considered. In particular, ultra-high performance dedicated computer system for microwave simulations by the finite-difference time-domain (FDTD) method was proposed based on a dataflow architecture. In this project, to apply the dedicated computer for realistic analysis, common digital circuits for various kinds of numerical model including dispersive materials and operation of domain decomposition method for large scale simulation are considered. The circuit of the dedicated computer designed using the VHDL, and it was confirmed that the dedicated computer would work normally by using VHDL logic simulation for the machine operation.

研究分野：電気電子工学

キーワード：マイクロ波シミュレーション ハイパフォーマンスコンピューティング 専用計算機 リコンフィグ
ブルコンピューティング FDTD法 FPGA データフローアーキテクチャ

1. 研究開始当初の背景

パソコン等の高性能化，商用ソフトウェアの充実化に伴い，高周波回路，マイクロ波フィルタ，小型アンテナなど高周波電子機器設計の場において，マイクロ波シミュレーションの利用が高まり，かつ，重要な設計ツールとなりつつある．しかしながら，実物全体の数値モデルでのシミュレーションを行うためには，計算は複雑かつ大規模になり，パソコンでは一つのシミュレーションに数時間～数日要する場合もしばしばあり，必ずしも，多数回の繰り返し計算が要求される設計作業にはマイクロ波シミュレーションが有効に使えないケースが生じている．このような製品設計などの産業応用に要求される”ポータブルな”ハイパフォーマンスコンピューティング(HPC)技術の一つの可能性として，専用計算機の方法がある．すなわち，計算したいターゲットをマイクロ波シミュレーション等にしばり，メモリアクセスも含めそれ専用最適化されたアーキテクチャやハードウェアを構成することにより，小型，省電力，安価で，HPCシステムが実現できる．このような背景から，その自然な流れとして，実際，実用的な回路規模のFPGAが普及しはじめた2001年頃より，マイクロ波シミュレーションで最も標準的な計算スキームであるFDTD法をハードウェア化する試みが活発化し，我々のグループも含め，市販のFPGA評価ボードやカスタムプリント基板などによるFDTD法専用計算機の開発が世界的に複数の研究機関で進められた．これらの試みでは，当初の設計通りの効率的な計算処理や予測性能の達成は確認されたものの，その一方で，その絶対性能自体は必ずしも高くなく，概ねハイエンドの汎用パソコン程度にとどまっていた．これら従来の専用計算機では，(その当時のFPGA仕様の制約から)必ずしもFDTD法に潜在する並列処理性をすべて引き出すような計算アーキテクチャにはなっておらず，したがって，より効率のよい計算アーキテクチャを採用することにより，FPGAの動作速度の遅さを十分埋め合わせるのみならず，GPU計算機を超え，スーパーコンピュータに匹敵するペタフロップス相当の性能のポータブルHPCシステムを構築できる可能性がある．このような背景および観点から，我々は，これまで，FDTD法に潜在する並列処理性をフルに引き出すことのできるデータフローアーキテクチャ方式のFDTD法専用計算機の方式検討を行ってきた．

2. 研究の目的

上述のように，データフローアーキテクチャの3次元FDTD法専用計算機は，これまでの研究で，すでに，データの入出力も含む全体動作，単位グリッド回路構成，完全導体・誘電体・PML吸収境界条件の自動設定方法を含め詳細なハードウェアのVHDL回路設計を行い，論理シミュレーションでの動作

確認まで完了していた．本研究計画では，同専用計算機に実用利用に耐えうる機能・性能を装備させるべく，専用計算機開発における大きな課題である数値モデルに依存しない柔軟なハードウェア設計，大規模計算機能の実現を目途した開発作業を行う．具体的には，(1)水，プラズマ等，種々の分散媒質を取扱えるハードウェア回路の検討と論理シミュレーション

(2)大規模問題取扱いのための領域分割動作の方式検討，及び論理シミュレーションを行い，データフローアーキテクチャ方式の3次元FDTD法専用計算機の実現可能性を明らかにする．

3. 研究の方法

従来の専用計算機の絶対性能が低く留まっていた原因は，FPGAの動作速度の低さのみならず，その最も大きな原因は，図1のようなグリッド離散化した空間でのFDTD法の計算において，一度の処理で1グリッド分のみを計算しており，全グリッドを並列処理できるというFDTD法の利点を生かし切れていなかったことにある．この並列処理性を大幅に改善し，超高速なマイクロ波シミュレータを実現すべく，本研究計画では，図2に示すデータフローアーキテクチャ方式の3次元FDTD法専用計算機を開発を行う．すなわち，3次元グリッド中に，Yee格子と同じ位置に電磁場の各成分を保持するレジスタを配置し，これらをFDTD法の計算が自動的に実行されるよう演算回路で結線する．(図2(左)に電場，磁場のz成分の計算回路の例を示す)ただし，このような回路を3次元グリッド空間全てに用意することは最新のFPGAでも到底不可能なので，このFDTD法の演算回路は，図2(右)のように最下層にのみ配置し，それより上位レイヤには場の値を保存するためのレジスタのみを配置する．そして，専用計算機全体としては，最下層で1層分のFDTD法の計算が同時実行されたら，順次上位レイヤの値をシフトダウンし入れ替えながら最下層にて一層ずつFDTD法の演算を実行していき，これをz軸方向のレイヤ数分繰り返す

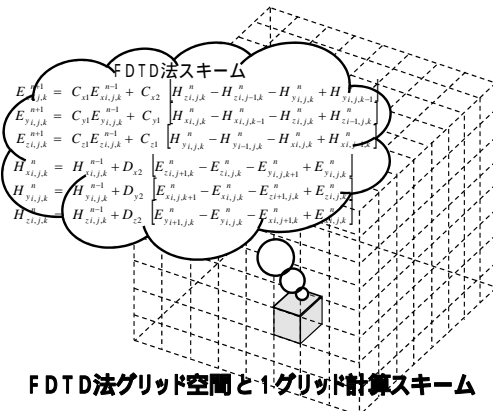


図1 3次元グリッド空間とFDTD法スキーム

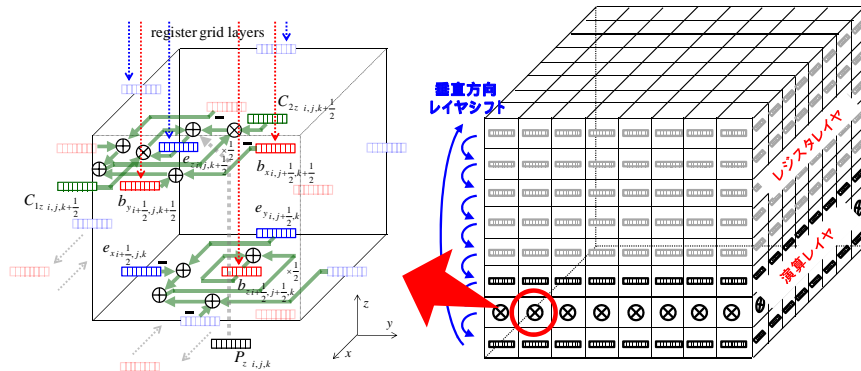


図2 データフローアーキテクチャ FDTD 法専用計算機概要

すことにより、1 タイムステップ分の FDTD 法の計算を行う動作とする（ここでは、これを「データフローアーキテクチャ」と称す）。このデータフローアーキテクチャの採用により、4 クロックで、2 次元の 1 層分の FDTD 法の計算が実行できるため、たとえ FPGA が数 10 MHz 程度でも GPU 計算機をはるかに超える計算性能が実現可能となる。このとき、同マイクロ波シミュレータの実用化に際し、専用計算機の方法特有の解決すべき大きな課題として、

- (a) マイクロ波シミュレーションという範疇に限定した上で、数値モデルが異なる毎にハードウェア回路を見直す必要のない様々な問題に対応できる柔軟な計算回路の実現
- (b) 現存最大規模の FPGA でも図 2 の方式を実装する場合、可能なグリッドサイズは最下層の演算部で、高々、16 x 16 程度と実用的なシミュレーションには全く不十分であり、限られたハードウェアリソースを有効利用した大規模計算可能な機能を実装があり、これらの方法を検討する。

4. 研究成果

上記、「研究の方法」の課題 (a), (b) に関し研究計画を実施し、それぞれに対応して、以下の成果を得た。

(A) 研究計画開始の時点で、すでに、真空領域、PML 吸収境界条件層、さらに、任意 3 次元形状の完全導体、誘電体・磁性体を含む数値モデルをハードウェア回路の変更なしに取り扱える方式は提案し、詳細な回路設計も完了していた。本研究計画では、本項目に

関して、水、プラズマ媒質を取扱うローレンツ分散媒質モデル、導体を取扱うドルゲ分散媒質モデルのマイクロ波シミュレーション計算回路の実装を行った。とりわけ、課題 (b) にも関連し、これらの機能実装に伴いハードウェアサイズが増加してしまうと、取扱えるグリッド空間がさらに小さくなるため、ハードウェアサイズ増加の回避を絶対条件とした上での検討を行い、図 3 の基本回路(電場、磁場の z 成分の例) の設計を行った。すなわち、従来より、真空領域とその倍の回路サイズの PML 吸収境界条件層の共通回路化に伴い、真空領域のマイクロ波シミュレーションでは、約半分の回路が未使用な状態であったのに対し、PML 吸収境界条件層と分散媒質領域計算が同時に使用されることがない点に着目し、この未使用回路部分を再利用して回路サイズの増加を回避しつつ分散媒質計算回路の実装を行った。そしてこれを、VHDL により回路設計し、論理シミュレーションにより動作確認も行った(図 4)。

(B) 大きなグリッド空間の計算を行うための最もシンプルな方法は、複数の FPGA を連動動作させるやり方であるが、この方法で実用利用に耐えうる程度の 500 x 500 x 500

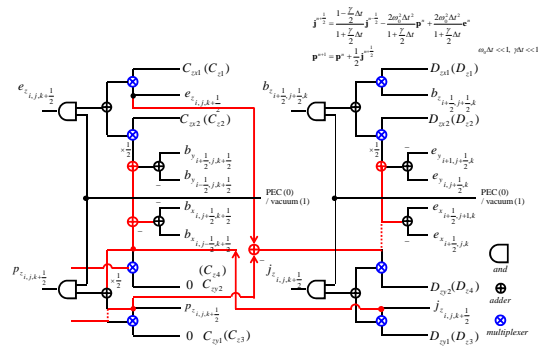
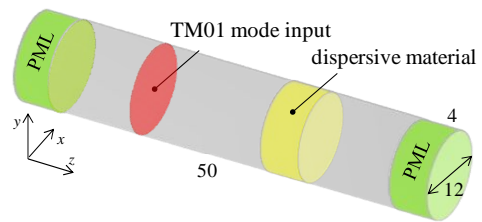
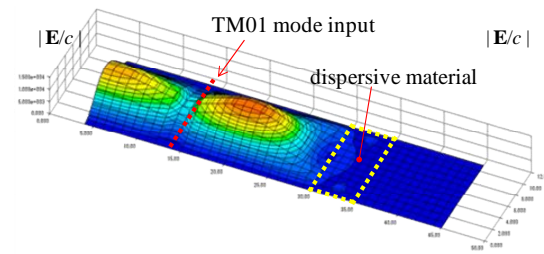


図3 分散媒質計算用単位グリッド回路



(a) 円筒導波管数値モデル



(b) 垂直断面での電場強度分布の計算結果

図4 マシン動作回路シミュレーション

グリッド空間をカバーするには 1,000 個以上の F P G A が必要でありコスト面からも現実的でない。このため、単体の F P G A のみで大きな計算領域を領域分割計算する方法として、ハードウェアサイズのほとんどを占めるのが演算レイヤであることに注意して、図5のように、一つの演算レイヤに対し、レジスタレイヤをサブ領域数だけ複数に分割し、順番に接続を切り替える方式を検討した。この方式の場合、計算性能は演算レイヤのサイズで決まり、小さな F P G A を用いた場合はあまり高くはならないものの、それでも、G P U 計算機以上の性能は十分期待できる。ただし、このとき、領域分割処理に伴うサブ領域間でのデータ交換処理が余分に必要となり、これを標準的な並列処理システムのようにサブ領域での F D T D 法の演算処理の間に実行させると大きなオーバーヘッドとなり処理性能が低下してしまう。これを回避すべく、本研究では、図5のように、あらたにサブ領域境界値格納用バッファ層モジュールを導入し、F D T D 法の演算処理と完全に並列にサブ領域間でデータ交換処理が行える方式を考案し、サブ領域分割間のデータ交換処理に伴う性能低下のないアーキテクチャを提案した。これもまた、V H D L により回路設計し、論理シミュレーションにより領域分割計算がスムーズに行われている動作確認も行った(図6)。

これらの成果により、標準的なほぼすべての数値モデルのマイクロ波シミュレーションをハードウェアの変更なしに実行できる機能を有し、かつ、利用できるハードウェアリソースに対応して導入コストと計算性能のトレードオフを自由に選択しながら、柔軟に本マイクロ波シミュレータ・F D T D 法専用計算機を導入できるオプションが整い、本マシンの実用利用に向けた大きな進展をみる事ができた。

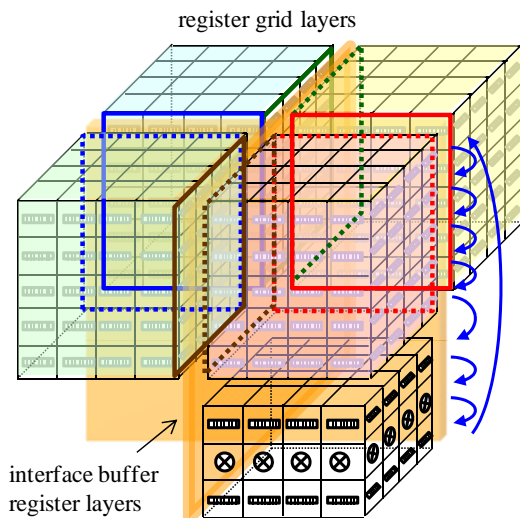


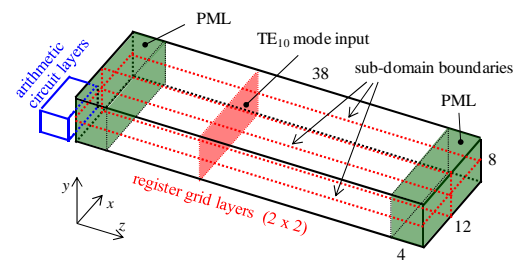
図5 分散媒質計算用単位グリッド回路

5. 主な発表論文等

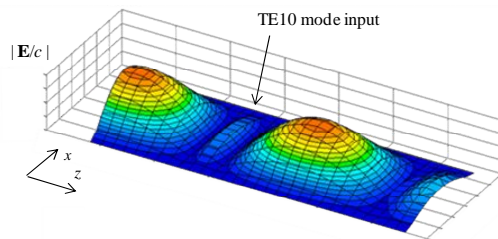
(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計 12 件)

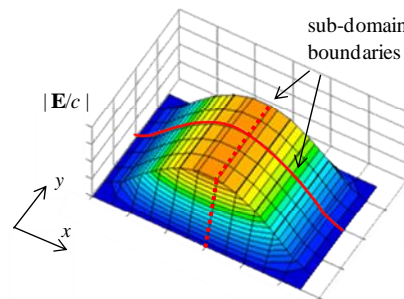
- (1) H. Kawaguchi, Design Study of Domain Decomposition Operation in Dataflow Architecture FDTD/FIT Dedicated Computer, IEICE Trans. Electron., Vol.E101-C, No.1, January (2018), pp.20-25.
- (2) H. Kawaguchi and S. Matsuoka, Implementation of Microwave Simulation at Dispersive Material in Dataflow Architecture FDTD Dedicated Computer, IEEE Tran. Magn., Vol.53, no.3 (2018), Article #: 7202104.
- (3) H. Kawaguchi, Improved Architecture of FDTD Dataflow Machine for Higher Performance Electromagnetic Wave Simulation, IEEE Tran. Magn., Vol.52, Issue 3 (2016), Article #:7206604.
- (4) H. Kawaguchi and S. Matsuoka, Conceptual Design of 3D FDTD Dedicated Computer with Dataflow Architecture for High



(a) 方形導波管数値モデル



(b) 水平断面での電場強度分布の計算結果



(c) 垂直断面での電場強度分布の計算結果

図6 マシン動作回路シミュレーション

Performance Microwave Simulation, IEEE Trans. Magn., Vol.51, Issue 3 (2015), Article#:7202404.

[学会発表](計 48 件)

- (1) H.Kawaguchi, Domain Decomposition Operation of FDTD/FIT Dedicated Computer for Larger Scale Microwave Simulation, Procs. of the 2017 Int. Conf. on Electromagnetics in Advanced Applications (ICEAA), (2017, September, Verona, Italy), pp1148-1150.
- (2) H.Kawaguchi and S.Matsuoka, Implementation of Microwave Simulation at Dispersive Material in Dataflow Architecture FDTD Dedicated Computer, Proceedings of the 20th International Conference on the Computation of Electromagnetic Fields (COMPUMAG 2017), (2017, June, Daejeon, South Korea), PB-A8-4, Digest ID:101.
- (3) H.Kawaguchi, Consideration on Implementation of Dispersive Materials into FDTD Dataflow Machine, Proceedings of the International Symposium on Electromagnetic Theory (EMTS2016), (2016, August, Espoo, Finland), E22, pp.125-128.
- (4) H.Kawaguchi, Improved Architecture of FDTD Dataflow Machine for Higher Performance Electromagnetic Wave Simulation, Proceedings of the 20th International Conference on the Computation of Electromagnetic Fields (COMPUMAG 2015), (2015, June, Montreal, Canada), PA2-7.

6 . 研究組織

(1)研究代表者

川口 秀樹 (HIDEKI KAWAGUCHI)

室蘭工業大学・大学院工学研究科・准教授

研究者番号： 90234046