

科学研究費助成事業 研究成果報告書

平成 29 年 9 月 26 日現在

機関番号：11301

研究種目：挑戦的萌芽研究

研究期間：2015～2016

課題番号：15K13353

研究課題名(和文) ウエハー接合を援用した高品質エピグラフェンと新原理に基づく高周波デバイス

研究課題名(英文) Growth of high quality graphene using wafer bonding and high-frequency devices based on a new principle

研究代表者

吹留 博一 (Fukidome, Hirokazu)

東北大学・電気通信研究所・准教授

研究者番号：10342841

交付決定額(研究期間全体)：(直接経費) 2,800,000円

研究成果の概要(和文)：優れた物性を有するグラフェンは、テラヘルツ帯で動作するトランジスタを実現する。私は、SiC基板から転写・接合によるSiC単結晶薄膜作製技術を用いて、デバイス応用に適した基板上への高品質グラフェンの成長に成功した。このグラフェンが、直線的なバンド分散を有していることを確認し、更には、キャリア移動度が高いことを実証した。このグラフェンを用いたトランジスタの試作に成功し、高速電子デバイス応用に適していることを示した。

研究成果の概要(英文)：Excellent physical properties of graphene enables to realize transistors operating at terahertz frequencies. I have succeeded in growing high-quality graphene on substrates suitable for device application by using fabrication method of singlecrystalline SiC thin film that was separated from SiC single bulk crystal and bonded with the substrates suitable for device applications. Graphene thus formed exhibits a linearity of band dispersions and high carrier mobility. Furthermore, I have succeeded in fabricating transistors using graphene thus formed, and showed that it is suitable for high-speed electronic device applications.

研究分野：表面科学、結晶工学、半導体工学

キーワード：グラフェン 結晶成長 電界効果トランジスタ

1. 研究開始当初の背景

グラフェンは、優れた物性を有する次世代材料である。例えば、テラヘルツ(THz)帯で動作する FET の実現が、理論的にはグラフェンの利用により可能となる。

G-FET 実用化に向けて、申請者らは、Si 基板上 SiC 薄膜上にグラフェンを作製するという GOS 法の先導的研究を行ってきた(表面科学会論文賞、Sci. Rep. (2014))。GOS 法は Si 技術と適合する有望な成長法だが、課題①: SiC 薄膜の低結晶性に由来するグラフェンの低品質性を有する。

更に G-FET のデバイス開発も行い、THz 帯動作へあと一步の世界最高の G-FET の高周波特性を得た(Proc. IEEE (2013))。更なる特性向上には、ピンチオフの実現(課題②)が必要である。

2. 研究の目的

これまでの研究においては、不可能とされてきた二つの課題

①グラフェン成長の低コスト化と高品質性の両立

②ドレイン電流飽和(ピンチオフ)

を解決し、以て、グラフェン・トランジスタ(G-FET)のテラヘルツ帯動作を実現する(図1)。

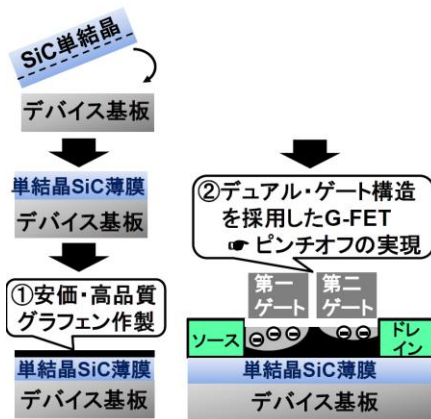


図1 本研究の目的の概略

3. 研究の方法

【①TG法】

(概略)

デバイス基板上に SiC 単結晶基板から転写させた SiC 単結晶薄膜表面での高品質グラフェンの成長法(TG法)を確立する。グラフェンの高品質化の数値目標として、グレインサイズ $> 1\mu\text{m}$ を設定する。

(作製手順)

a) デバイス基板(Si、サファイア等)上に SiC 基板から SiC 単結晶薄膜(厚さ $< 1\mu\text{m}$)を転写する。

b) この SiC 単結晶薄膜を Ar 雰囲気下

1600°Cで加熱することにより薄膜表面から Si 原子を昇華させる。残された炭素原子が互いに結合することにより、グラフェンが表面に成長する。

(膜質評価) 上記で作製した試料の構造を、Raman 分光により調べる。具体的には、基本振動モードである G バンド($\sim 1600\text{ cm}^{-1}$)と欠陥由来の D バンド($\sim 1360\text{ cm}^{-1}$)の比から、グラフェンのグレインサイズを見積もる(Fukidome et al., J. Mater. Chem. (2011))。この見積もりから数値目標(グレインサイズ $> 1\mu\text{m}$)の達成度を調べ、必要に応じ、成長条件の見直し・改善を行なう。

【②Dual-gate 構造を用いた DG-FET】

(概要)

項目①で作製したグラフェンをチャンネルとして用いて、デュアル・ゲート構造を有する FET(DG-FET)を作製する。このデュアル・ゲートの二つのゲート電極電圧の適切な設定により、単極性動作させることが可能となる(特許出願済み)。このような新たな構造・原理に基づいた DG-FET を用いて、ドレイン電流の飽和(ピンチオフ)、引いては、THz 帯動作を狙う。

(デバイス作製)

これまで申請者らが構築してきたデバイス作製技術(Proc. IEEE (2013))を用いて、DG-FET を作製する。

この DG-FET のチャンネルとして、項目①で作製したグラフェンを用いる。ゲート絶縁膜として用いる Al_2O_3 薄膜(厚さ 10 nm)は、電子ビーム蒸着装置により堆積させた Al 薄膜を自然酸化させることにより作製する。また、ゲート電極及びソース/ドレインとして Ni 蒸着膜を作り込む。

(電気特性評価)

上記のようにして作製した DG-FET の静特性(ドレイン電流・ドレイン電圧、ドレイン電流・ゲート電圧曲線)を測定する。

4. 研究成果

【①TG法による高品質グラフェン作製】

(グラフェンの品質)

上述のような方法にして作製したグラフェンの品質を、Raman 散乱分光法および透過型電子顕微鏡(TEM)を用いた試料観察により評価した(図2)。

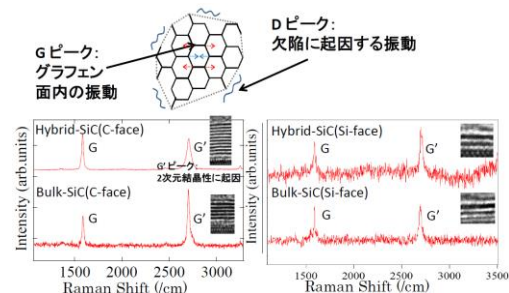


図2 グラフェンの高品質性の検証

この品質評価は、Si 面上に形成されたグラフェンおよびC 面上グラフェンの双方に関してなされた。その結果、双方のグラフェンとも、欠陥の密度が非常に低いことが Raman 分光を用いた観察から明らかとなった。加えて、TEM 観察結果から、双方のグラフェンともに、平坦な層状構造を成していることが明らかとなった。

以上より、TG 法を用いて、高品質グラフェンを、SiC 単結晶薄膜を介して、デバイス基板上に高品質なグラフェンが形成されることが実証された。

(バンド分散の直線性の検証)

高品質なグラフェンが形成されれば、そのバンド分散は高い直線性を示すことが予想される。

この予想が正しいかどうかの検証を、真空紫外角度分解光電子分光 (VUV-ARPES) を用いて行った。

その結果、双方共に、バンド分散が高い直線性を示すことが明らかとなった。このことは、TG 法により作製されたグラフェンが高品質であること一致する。

【②DG-FET の試作】

(Hall 移動度測定)

上記のように TG 法で作製したグラフェンは高品質であり、バンド分散は高い直線性を示す。このことは、グラフェン中のキャリアの有効質量が 0 となることを意味する。従って、TG 法で作製したグラフェンは高いキャリア移動度を示すことが予想される。

この予想を検証するために、Hall 移動度によるキャリア移動度の測定を行った。

その結果、室温で $>4,000 \text{ cm}^2/\text{Vs}$ もの高いキャリア移動度を示すことが明らかとなった。よって、TG 法で作製されたグラフェンは、高速電子デバイス用の材料として適していることが実証された。

(DG-FET の試作)

以上のように高速電子デバイス用の材料として適した TG 法で作製したグラフェンを用いて、DG-FET の試作を行った。

その結果、電流のトランジスタ動作が確認された。しかし、その相互コンダクタンスの値は予想される理論値を下回った。

その原因の一つとして、デバイス作製中に意図しないグラフェンへのキャリア・ドーピングが原因であることが、デバイス・シミュレーションにより示唆された。

今後は、この意図しないキャリア・ドーピングを抑制するためにデバイス・プロセスの改善、特に、ゲート酸化膜の選択、および、ゲート酸化膜の作製工程の見直しを行う。それにより、テラヘルツ帯で動作するグラフェン・トランジスタの実用化を狙うことを考えている。

5. 主な発表論文等 (研究代表者は下線)

[雑誌論文] (計 0 件)

[学会発表] (計 3 件)

①吹留 博一、オペランド顕微分光を用いた電子状態の変調の可視化による先端デバイス開発、理化学研究所放射光連携ワークショップ「空間階層構造の可視化と物質科学研究」(招待講演)、2016 年 2 月 16 日、JP タワー (東京都千代田区)

②遠藤則史、秋山昌次、田島圭一郎、末光 眞希、小西繁、茂木弘、久保田芳宏、組頭広志、吹留博一、ハイブリッド SiC 基板を用いた Si 終端 SiC 単結晶薄膜上高品質グラフェン成長、第 77 回応用物理学学会講演会、2016 年 9 月 16 日、朱鷺メッセ (新潟県新潟市)

③吹留 博一、二次元原子薄膜は使えるのか? (招待講演)、セミカンファレンス、2016 年 11 月 25 日、浅虫温泉 (青森県青森市)

[図書] (計 1 件)

吹留 博一 他、講談社、すごいぞ! 身のまわりの表面科学ツルツル、ピカピカ、ザラザラの不思議、2015、272

[産業財産権]

○出願状況 (計 5 件)

名称: SiC 構造体およびその製造方法ならびに半導体装置

発明者: 末光眞希、吹留博一、長澤弘幸、舘野泰範

権利者: 国立大学法人東北大学、住友電気工業株式会社

種類: 特許

番号: 特許願 2016-172296

出願年月日: 平成 28 年 9 月 2 日

国内外の別: 国内

名称: 半導体装置

発明者: 末光眞希、吹留博一、舘野泰範、岡田政也

権利者: 国立大学法人東北大学、住友電気工業株式会社

種類: 特許

番号: 特許願 2016-217291

出願年月日: 平成 28 年 11 月 7 日

国内外の別: 国内

名称: グラフェントランジスタおよびその製造方法

発明者: 末光眞希、吹留博一、舘野泰範、岡田政也

権利者: 国立大学法人東北大学、住友電気工

業株式会社
種類：特許
番号：特許願 2016-234207
出願年月日：平成 28 年 12 月 1 日
国内外の別： 国内

名称：積層体および電子素子
発明者：末光眞希、吹留博一、舘野泰範、岡田政也
権利者：国立大学法人東北大学、住友電気工業株式会社
種類：特許
番号：特許願 2016-234445
出願年月日：平成 28 年 12 月 4 日
国内外の別：国内

名称：半導体装置
発明者：末光眞希、吹留博一、舘野泰範、岡田政也
権利者：国立大学法人東北大学、住友電気工業株式会社
種類：特許
番号：特許願 2016-242417
出願年月日：平成 28 年 12 月 14 日
国内外の別： 国内

○取得状況（計 0 件）

[その他]
ホームページ等
<http://www.suemitsu.riec.tohoku.ac.jp/>

6. 研究組織

(1) 研究代表者

吹留 博一 (Fukidome, Hirokazu)
東北大学・電気通信研究所・准教授
研究者番号： 10342841

(2) 研究分担者

末光 眞希 (Suemitsu, Maki)
東北大学・電気通信研究所・教授
研究者番号： 00134057