

科学研究費助成事業 研究成果報告書

平成 29 年 6 月 7 日現在

機関番号：82626

研究種目：若手研究(B)

研究期間：2015～2016

課題番号：15K17495

研究課題名（和文）高立体角な蛍光X線計測のための大規模・高密度超伝導アレイ検出器

研究課題名（英文）High density superconducting array detector for high throughput X-ray spectroscopy

研究代表者

藤井 剛 (Fujii, Go)

国立研究開発法人産業技術総合研究所・ナノエレクトロニクス研究部門・研究員

研究者番号：30709598

交付決定額（研究期間全体）：（直接経費） 3,200,000円

研究成果の概要（和文）：超伝導トンネル接合（STJ）を用いたX線検出器は、シリコンドリフト検出器（SDD）などのエネルギー分散型X線検出器より高いエネルギー分解能を実現している。本研究では、1000素子を超えるSTJアレイ検出器が実現可能な素子構造の開発を行った。埋め込み超伝導配線構造上に1024素子STJアレイを作製し、1024素子の平均リーク電流12.2nAを実現した。銅を埋め込んだシリコン貫通電極（TSV）を作製した。直径60μmの貫通穴に銅を隙間なく埋め込むことが出来た。

研究成果の概要（英文）：Our 100-pixel superconducting-tunnel-junction (STJ) array X-ray detectors exhibit a best energy resolution of about 5 eV in a soft X-ray range less than 1 keV. The energy resolution of the STJ array detectors is about 10 times higher than that of silicon drift detectors. In this study, in order to realize 1000 pixels, we have fabricated three-dimensional structure. First, we have fabricated 1024-pixel STJ array on the planarized SiO₂ layer with embedded Nb wiring leads for the pixels. Average leak current of the STJs was 12.2 nA. Second, we have developed through-silicon via (TSV) array with copper. The TSVs with a diameter of 60 micron m was fabricated.

研究分野：超伝導エレクトロニクス

キーワード：超伝導 シリコン貫通電極 X線検出器 超伝導トンネル接合

1. 研究開始当初の背景

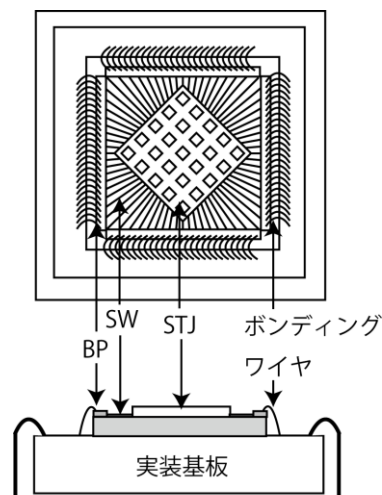
超伝導トンネル接合 (STJ) を用いた X 線検出器は、シリコンドリフト検出器 (SDD) などのエネルギー分散型 X 線検出器より高いエネルギー分解能を実現している。特に、軟 X 線領域の放射光を用いた分析装置では、高立体角 (>0.1 sr)、高エネルギー分解能 (<10 eV)、高計数率 (>1 MHz) な検出器が求められており、STJ がこれら性能を満たすことの出来る検出器として期待されている。研究代表者の所属する研究グループではこれまでに、100 素子 STJ アレイ検出器を開発し、有感面積 1 mm²、エネルギー分解能 12 eV、計数率 100 kHz を実現している。さらに、分析装置への応用にも取り組んでおり、この検出器を搭載した立体角 0.005 sr の蛍光収量 X 線吸収微細構造 (XAFS) 分析装置を開発、高エネルギー加速器研究機構 放射光科学研究施設 (PF) に設置し、多種の機能性材料分析に取り組んでいる。同様の分析装置は世界的に、STAR Cryoelectronics が作製した 112 素子 STJ アレイ検出器を搭載した装置が米国ローレンスバークレイ国立研究所の放射光施設に設置されているだけである。これら装置は、従来の分析装置では困難であった微量軽元素分析に成功し始めており、今後更なる発展が期待されている。我々の分析成果の一例としては、省エネルギー半導体として期待されている SiC 中の 300 ppm 窒素ドーパントの XAFS スペクトルを測定し、ドーパントの格子位置決定に世界で初めて成功したという成果がある。しかし、この分析には、10~20 時間必要である。SiC を実際の半導体デバイスとして用いる場合、窒素ドーパント濃度は数 10~数 ppm となる。

2. 研究の目的

スループットは立体角 (Ω) に比例し向上するため、このような分析の要求に答えるためには、 Ω を 10 倍以上にすることが必要である。我々の XAFS 分析装置のような分析対象からの蛍光 X 線を計測する分析装置での Ω は、検出器と分析対象の距離 (d)、検出器の有感面積 ($S_{Det.}$) によって決まる。d を短くすることは分析装置の構造上非常に困難であるため、 $S_{Det.}$ を 10 倍以上に拡大することによって Ω を向上させる必要がある。 $S_{Det.}$ は、STJ 1 素子当りの面積 (S_{STJ})、アレイ数 (N)、作製した全素子中で動作可能な素子の割合 (歩留まり) の積で決まる。 S_{STJ} の拡大はエネルギー分解能を低下させるため、N の増大により $S_{Det.}$ を拡大させる必要がある。我々は、超伝導デバイス作製専用クリーンルーム (超伝導アナログデジタルデバイス開発施設 (CRAVITY)) を整備し、全作製プロセスをセミオート化することで、400 素子 STJ アレイで歩留まり 96 % を実現するとともに、N を増大させても、歩留まりが低下しない作製方法を確立した。しかしながら、従来の構造では、最低限必要な検出チップサイズ (S_{Chip})

が $N^{1.7}$ に比例してしまい、400 素子以上は現在の S_{Chip} (10 mm 角) 上に作製出来ない。一方で、 S_{Chip} を拡大することも難しい。 S_{Chip} が大きくなると現在の分析装置には搭載できず、d を広げなくてはならなくなり、 $S_{Det.}$ は拡大できるが、 Ω の拡大にはつながらない。そこで今回、検出素子の高密度化が可能な構造及び実装方法を開発することによって、現在の S_{Chip} 10 mm 角上に $S_{Det.}$ 10 mm² の 1000 素子 STJ アレイ検出器を実現する。

検出チップ上に作製する構造は、STJ、ボンディングパッド (BP)、それらをつなぐ超伝導配線 (SW) である。図 1 に示すように、従来はこれらすべての構造を同一平面上に作製していた。高エネルギー分解能な軟 X 線検出器とするためには、STJ が 100 A/cm² 以上の臨界電流密度 (J_c) と 10 nA 以下のリーク電流 (I_{leak}) でなければならない。このような特性を実現するためには、高品質超伝導薄膜及び欠陥の少ないトンネル層を作製する必要がある。そのため、STJ 下部に構造物を作ることが困難であり、このような平面構造となっていた。



STJ・SW・BP が同一平面
図 1. 従来の検出器構造

しかし、研究代表者は、図 2 に示すような SiO₂ 中に SW を埋め込んだ構造上に 100 μ m 角の STJ (STJ 層と SW 層を積層した構造) を作製し、STJ アレイの高密度化に成功した。この STJ は J_c 200 A/cm²、 I_{leak} 2 nA と軟 X 線検出器として十分な特性を実現し、多層構造型 STJ で世界で初めて軟 X 線検出に成功した。しかしまだ、STJ と BP は同一平面上にある。さらに、BP と実装基板をボンディングワイヤで接続する従来の方法では、BP を検出チップ外周部に配置しなければならないため、 S_{Chip} は、STJ の占める面積ではなく、BP の数によって決まってしまう。このようにまだ、検出素子全体での高密度化は出来ていない。

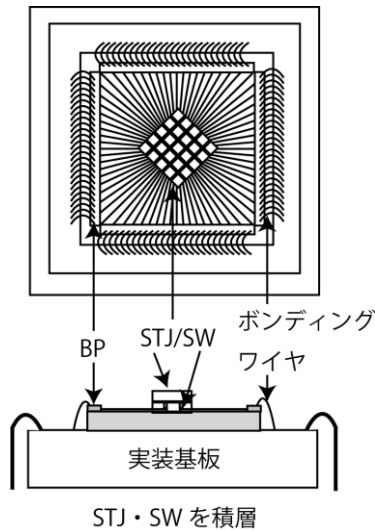


図 2. 多層構造型 STJ

3. 研究の方法

研究代表者は、この問題を解決する方法として、図 3 に示すような、検出チップ裏面に BP を作製し、フリップチップボンディング (FCB) によって、BP と実装基板を接続する構造を開発する。この構造では、BP にバンパを形成、実装基板に張り付けるため、チップ外周部に BP を配置する必要はなく、また、表面には STJ のみを配置することが出来、必要な S_{chip} を最小に出来る。FCB は、4K 動作の超伝導デジタル回路のマルチモジュール化に関する研究において実績がある。しかし、図 1, 2 のような構造で FCB を用いた場合、検出チップがひっくり返るため、STJ を検出チップ表面に配置出来ない。そこで、半導体の 3 次元実装で用いられている Si 貫通電極 (TSV) を用いることにより、検出チップ裏面に BP を配置した構造を開発し、FCB を用いても、STJ を検出チップ表面に配置できる構造とする。この構造及び実装方法により、高密度な検出素子となり、1000 素子を超える STJ アレイ検出器が実現可能になる。

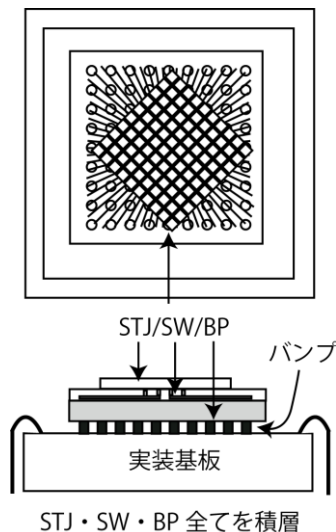


図 3. 3次元実装型 STJ

4. 研究成果

(1) 1024 素子 STJ アレイの作製

埋め込み超伝導配線構造上に 1024 素子 STJ アレイを作製した。作製した素子のチップ写真を図 4 に示す。超伝導配線上に STJ を積層することで、10mm 角チップ上に 1024 素子の STJ を作製することに成功した。また、平坦化手法の改良により埋め込み配線上の平均自乗粗さを 0.3nm まで低減させることに成功した。その結果、1024 素子の平均リーク電流 12.2nA を実現した。この平均リーク電流は平均自乗粗さが 0.6nm であった埋め込み超伝導配線構造上に作製した 100 素子 STJ アレイの平均リーク電流 40nA の 1/3 程度であった。また、リーク電流が 100nA 以下の素子の割合は約 96% であり、100 素子 STJ アレイと同程度の歩留まりも実現している。更に 64 素子の X 線検出特性を評価した。カーボン K α 線に対する平均エネルギー分解能も従来の 100 素子から成る STJ アレイ X 線検出器と同程度の 13eV を実現した。

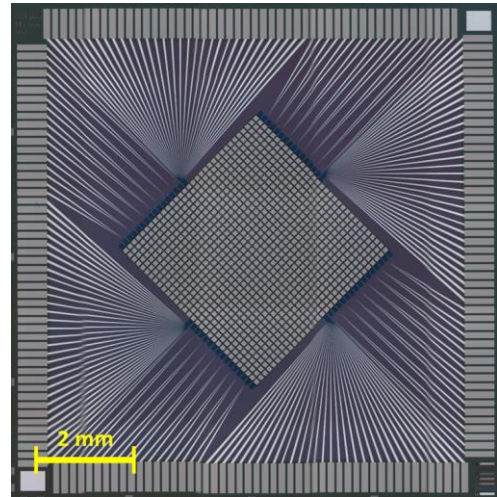


図 4. 1024 素子 STJ アレイ

(2) TSV の作製

銅を埋め込んだ TSV を作製した。作製プロセスについて説明する。初めに、3 インチシリコンウェハの表面に、i 線ステップ及びマルチターゲットスパッタ装置を用いて、シリコン深堀エッチングのためのメタルマスクを作製した。このメタルマスクは、直径 50 μm の穴が 150 μm 間隔で 400 \times 400 個形成された Ti (10 nm)/Au (300 nm)/Al (100 nm) 積層膜である。次に、シリコン深堀エッチング装置を用いて、ボッシュプロセスにより、厚さ 400 μm のシリコン基板に貫通穴を作製した。この時、裏面及びメタルマスクが形成されていないウェハ表面のエッジ部には保護用のフォトリジストをコートした。その後、めっき装置を用いて、電解めっきにより、貫通穴に銅の埋め込みを行った。電極となる貫通穴以外のウェハ表面全体に形成されてしまった銅を除去するため、化学機械研磨 (CMP) 装置

を用いて、ウェハ表面の銅の除去を行った。銅が埋め込まれた貫通穴の断面画像を図 5 に示す。直径 60 μm の貫通穴に銅を隙間なく埋め込むことが出来ており、大きなボイドなども見られなかった。

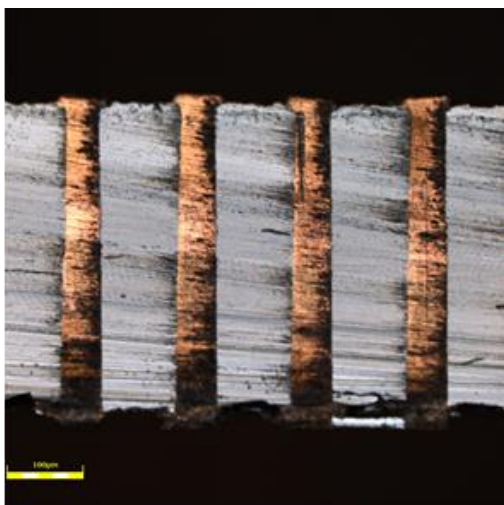


図 5. 銅を埋め込んだ TSV の断面写真

(3) 3次元実装型 STJ の設計

(1) の成果である埋め込み配線上に作製された 1000 素子と (2) の成果である TSV を組み合わせた検出器構造の設計を行った。TSV の歩留まりによる検出器としての歩留まり低下を防ぐため、4 本の TSV を 1 配線とする構造を設計した。しかし、TSV の歩留まりが 25% であり、実際には TSV の更なる歩留まりの向上が必要であったため、(1) と (2) を組み合わせた構造の作製までには至らなかった。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 1 件)

Go Fujii, Masahiro Ukibe, Shigetomo Shiki, Masataka Ohkubo, Development of Superconducting-Tunnel-Junction Array Detectors with Three-Dimensional Structure Beyond 1000-pixels, Journal of Low Temperature Physics, 査読有, vol. 184, 2016, pp. 194. DOI: 10.1007/s10909-015-1433-4

[学会発表] (計 6 件)

Go Fujii, Development of superconducting tunnel junction array detectors with three-dimensional structure exceed 1000-pixel array, 16th International Workshop on Low Temperature Detectors (LTD16), 2015 年 6 月 20 日から 2015 年 6 月 24 日、Grenoble (France).

藤井剛、1000 素子アレイ化に向けての 3 次元

構造 STJ 検出器の開発 (4)、第 76 回応用物理学会秋季学術講演会、2015 年 9 月 13 日から 2015 年 9 月 16 日、名古屋国際会議場 (愛知県名古屋市)

藤井剛、3 次元構造超伝導トンネル接合アレイ検出器の性能改善、電子情報通信学会超伝導エレクトロニクス研究会、2015 年 10 月 8 日から 2015 年 10 月 9 日、東北大学 (宮城県仙台市)

藤井剛、1024 素子超伝導トンネル接合アレイ検出器、第 63 回応用物理学会春季学術講演会、2016 年 3 月 19 日から 2016 年 3 月 22 日、東京工業大学 (東京都目黒区)

藤井剛、Development of EDS system for nanometer scale elemental mapping by STJ array detectors, European Conference on X-Ray Spectrometry: EXRS2016, 2016 年 6 月 21 日、ヨーテボリ (スウェーデン)

藤井剛、低加速 SEM のための STJ X 線検出器を用いた軟 X 線分光器の開発、第 77 回応用物理学会秋季学術講演会、2016 年 9 月 13 日、朱鷺メッセ (新潟県新潟市)

[図書]

特に無し

[産業財産権]

特に無し

[その他]

特に無し

6. 研究組織

(1) 研究代表者

藤井 剛 (Fujii Go)

国立研究開発法人産業技術総合研究所・ナノエレクトロニクス研究部門・研究員

研究者番号: 30709598