

科学研究費助成事業 研究成果報告書

平成 29 年 6 月 20 日現在

機関番号：93901

研究種目：若手研究(B)

研究期間：2015～2016

課題番号：15K18074

研究課題名（和文）メモリ素子を用いたナノ信号処理システムの検出性能向上に関する研究

研究課題名（英文）A study of detection performance enhancement for nano signal processing system using memristive elements

研究代表者

田中 宏哉（Tanaka, Hiroya）

株式会社豊田中央研究所・戦略先端研究領域 ナノセンシングプログラム・---

研究者番号：00524646

交付決定額（研究期間全体）：（直接経費） 1,700,000円

研究成果の概要（和文）：メモリ素子は、近年になって、その作製が可能になった新デバイスである。メモリ素子は、素子の過去の状態を記憶する機能を持つ。これまでに、アナログ計算機の一例として、メモリスタを用いた最短経路の探索回路が報告されている。今回、メモリスタネットワークを用いて最短経路を探索することで、音声や画像などのパターン認識において使用されるダイナミックタイムワーピングアルゴリズムの類似度を計算する手法を提案する。3bitのテストデータを用いて提案回路の動作を検証し、その結果、提案回路はパターンの認識が可能であることを確認した。

研究成果の概要（英文）：Memristive devices have received renewed interests since memory resistors called “memristors” were demonstrated in nanoscale. Such memristive devices have opened up numerous potential applications; digital memories, logic circuits, neuromorphic circuits, learning circuits, programmable circuits, and sensors. These functions are obtained using nonlinearity of the memristive devices. The dynamic time warping algorithm has been used in the field of the pattern recognition for sounds and images. We propose a memristive network to calculate the similarity ratio for the dynamic time warping algorithm. We evaluate the proposed network for a performance using test data. As a result, we reveal that the proposed network successfully realizes the pattern classification.

研究分野：信号処理

キーワード：メモリスタ 信号処理

1. 研究開始当初の背景

メモリ素子は、近年になって、その作製が可能になった新デバイスである。メモリ素子は、素子の過去の状態を記憶する機能を持つ。素子が記憶できる過去の状態（磁束、電圧、電流）に応じて、メモリスタ、メモキャパシタ、メモインダクタに分類される。過去の状態を記録する機能は、メモリ素子の非線形性から得られる特性である。メモリ素子の非線形性を用いた信号処理分野への応用が期待されている。

新材料探索や生産管理システムにおけるビックデータの活用や、自動運転など次世代モビリティの開発において、人工知能技術が注目されている。通常、実用的な人工知能の実現には膨大な計算による学習が必要になる。一方、計算速度の向上を目的として、アナログ計算機が検討されている。アナログ計算機の一例として、メモリスタを用いた最短経路の探索回路が報告されている。

2. 研究の目的

今回、メモリスタネットワークを用いて最短経路を探索することで、音声や画像などのパターン認識において使用されるダイナミックタイムワーピング (Dynamic Time Warping, DTW) アルゴリズムの類似度を計算する手法を提案する。また、シミュレーションにより提案手法の動作を確認した。

3. 研究の方法

(1) ダイナミックタイムワーピングを用いたパターン認識問題の求解：

DTW はパターン認識のための一手段である。DTW はリファレンスデータの時間軸 t を非線形に伸縮しながら照合することで、類似度を計算する。ここでは長さ n であるリファレンスデータ系列 y の集合 Y から、テストデータ系列 x に最も類似した系列を探索するパターン認識問題を例に挙げて手法を説明する。

まずはじめに、集合 Y から任意の系列サンプル y を選び、テストデータ系列 x との類似度 (DTW 距離) を計算する。このサンプルの要素を y_t ($1 \leq t \leq n$) とすると、類似度 $D(x, y)$ はテストデータ系列の要素を x_i ($1 \leq i \leq m$) として、

$$D(x, y) = f(m, n),$$

$$f(i, t) = \|x_i - y_t\| + \min \begin{cases} f(i, t-1) \\ f(i-1, t) \\ f(i-1, t-1) \end{cases}$$

のように求められる。ただし、 $f(0, 0) = 0, f(i, 0) = f(0, t) = \infty$ であり、 $\|x_i - y_t\|$ は要素 y_t と x_i のマンハッタン距離である。この距離の例を図 1、および図 2 に示す。要素のペア (x_i, y_t) を格子状に配置している。また黒色で示した格子点 (t, i) に対して流入する 3 つの経路の重みをマンハッタン距離として表現

している。例えば図 1 のように、 $(x_i = 1, y_t = 0)$ のようなテストデータとリファレンスデータが異なる場合を考えると、マンハッタン距離により計算しているため、縦と横の経路の重みを 1、斜めの経路の重みを 2 となることから図 1 のような経路の重み $\|x_i - y_t\|$ が得られる。また、リファレンスデータとテストデータが一致する (例えば $(x_i = 1, y_t = 1)$) 場合、図 2 に示すようにその格子点に至る経路の重みはすべてゼロとなる。

次に、このような DTW 距離を集合 Y に含まれる系列全てに計算する。そして得られた距離のうち、最も小さいものを求める類似度とし、それを与えたリファレンスデータ系列がテストデータ系列に対して最も類似したパターンとなる。

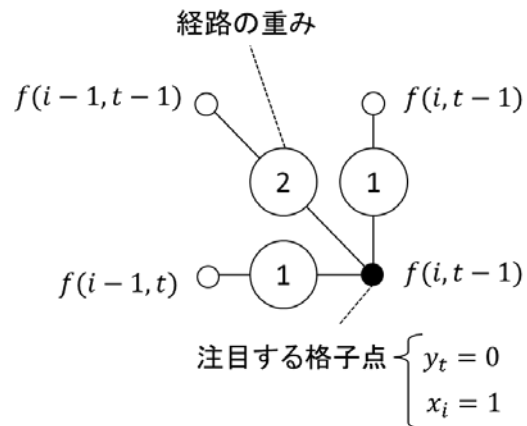


図 1: リファレンスデータとテストデータが一致しない場合の経路の重み

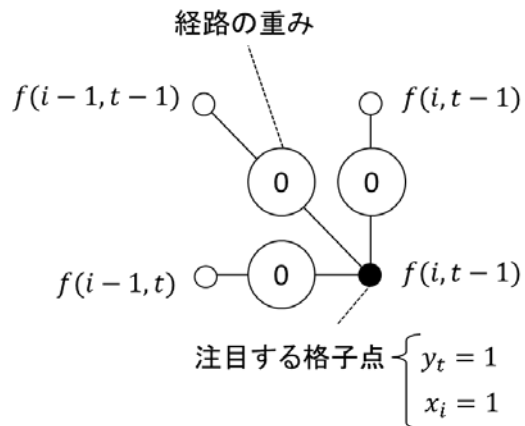


図 2: リファレンスデータとテストデータが一致する場合の経路の重み

(2) メモリスタネットワークによる最短経路探索：

ここでは、メモリスタネットワークを用いて最短経路を探索することで DTW アルゴリズムの類似度を計算し、パターンを認識する手法を提案する。図 3 に提案するパターン認識回路を示す。提案回路は、メモリスタと短絡線からなる並列回路と、それらを切り替える

ためのスイッチを単位ユニットとする。単位ユニットの端子は、 $m \times n$ の矩形の格子点群に対し、縦、横、斜めに格子状に配置している。ここで、 m, n はテストデータ、リファレンスデータのデータ数を表す任意の正の整数と一致する。メモリスタネットワークにおいて、縦方向はリファレンスデータ、横方向はテストデータに対応する。また、左上の格子点には、演算を制御するパルス信号を印加するための電圧源が接続されている。

提案するメモリスタネットワークでは、経路の重みを単位ユニットでの抵抗値によって表現する。以下に示すように、距離が大きいと単位ユニットでの抵抗値が増加するため、最も抵抗値の和が少ない経路に対応するものが $D(x, y)$ として得られ、簡易にDTW距離を求めることができる。

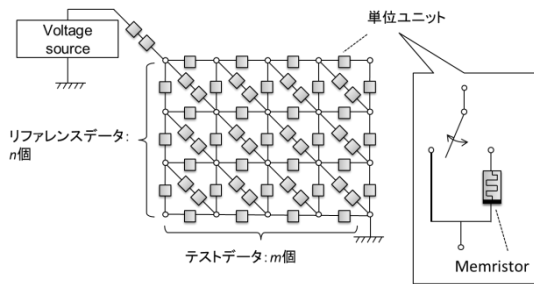


図3: メモリスタネットワーク ($m = 4, n = 3$ の例)

提案するパターン認識回路での、経路の重みの実現方法を図4, 5に示す。抵抗値をアナログ回路上で計算する前に、マンハッタン距離が正確に計算できる様、与えるリファレンスデータとテストデータの値に応じて各単位ユニットでのスイッチを切り替える。具体的には図4に示すように、対象とする格子点(黒色で示す)に対応するリファレンスデータ(ここでは $y_t = 0$)とテストデータ(ここでは $x_i = 1$)が一致しない場合、単位ユニットのスイッチをメモリスタ側に切り替える。また、図5に示すように、対象とする格子点に対応するリファレンスデータ(ここでは $y_t = 1$)とテストデータ(ここでは $x_i = 1$)が一致する場合、スイッチを短絡線側に切り替えることにより、重みがゼロとなる経路を実現する。

提案するメモリスタネットワークにおいて、初期状態では、メモリスタは高い抵抗値(例えば 30Ω)をもつ。電圧源からパルス電圧を適切な時間、メモリスタネットワークに印加することで、最短経路上のメモリスタの抵抗値は減少する(例えば 1Ω)。一方、最短経路上にないメモリスタの抵抗値は初期状態のまま保持される。パルス電圧を十分な時間印加した後、各メモリスタの抵抗値を読みとることで、最短経路と、その経路の抵抗値を得る。最短経路の抵抗値の和を取ることで、テストデータとリファレンスデータ間の類似度を計算できる。

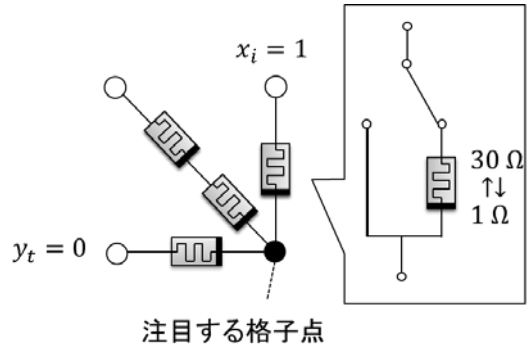


図4: リファレンスデータとテストデータが一致しない場合のスイッチの状態

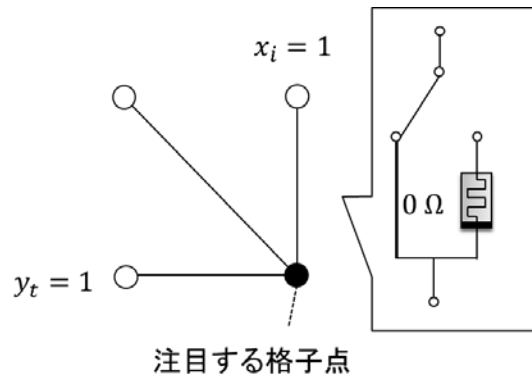


図5: リファレンスデータとテストデータが一致する場合のスイッチの状態

4. 研究成果

(1) シミュレーション条件

ここでは例としてリファレンスデータ集合 $Y = \{00, 11\}$ 、テストデータ系列 $x = \{110\}$ としたときの、リファレンスデータとテストデータの類似度を計算するメモリスタネットワークを考える。 $m = 3, n = 2$ として得られた回路構成を図6に示す。シミュレーションで用いたメモリスタのモデルは、

$$V_M = MI_M,$$

$$\begin{aligned} \frac{dM}{dt} = & \beta \\ & \times (V_M - 0.5[|V_M + V_T| - |V_M - V_T|]) \\ & \times \theta(M - R_{\min})\theta(R_{\max} - M), \end{aligned}$$

とした。ただし、 V_M はメモリスタにかかる電圧、 M はメモリスタの抵抗値、 I_M はメモリスタを流れる電流である。また、 $\beta, V_T, R_{\min}, R_{\max}$ はメモリスタの過渡応答を決める定数であり、 $\beta = 500 \Omega/V \cdot s$ 、 $V_T = 0.5 V$ 、 $R_{\min} = 1 \Omega, R_{\max} = 30 \Omega$ とした。また、 $\theta(\cdot)$ はステップ関数を表す。すべての単位ユニットのメモリスタの初期値を $M = 30 \Omega$ とした。

(2) 類似度の計算結果

まず、リファレンスデータ系列 $y = \{00\}$ とテ

ストデータ $x = \{110\}$ の類似度を計算する。この場合の類似度の演算回路を図 7(a) に示す。パルス電圧として、 $-3.0V$ 、パルス幅 $0.1s$ 、周期 $1s$ の周期信号を $20s$ 間、印加した。印加したパルス電圧とメモリスタの時間応答を図 8 に示す。印加したパルス電圧に応じて、 M_1 および M_3 は徐々に抵抗値が低下し、約 $12s$ 経過後に 1Ω になる。一方、 M_2 は高抵抗のまま、その値を保持する。 $20s$ 経過後のメモリスタの抵抗値を図 7 (b) に示す。白色の素子で 1Ω 、黒色の素子で 30Ω である。低抵抗となったメモリスタを通る経路 (図 7(b) 中に点線で示す) が最短経路であり、経路上の抵抗の総和は、 3Ω である。

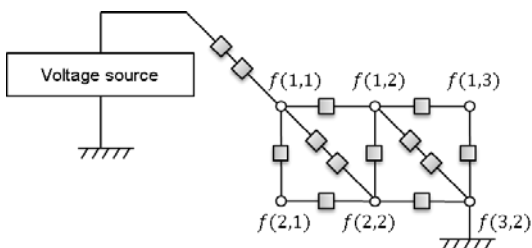


図 6: リファレンスデータ集合 $Y = \{00, 11\}$ と、テストデータ系列 $x = \{110\}$ の類似度を計算するためのメモリスタネットワーク

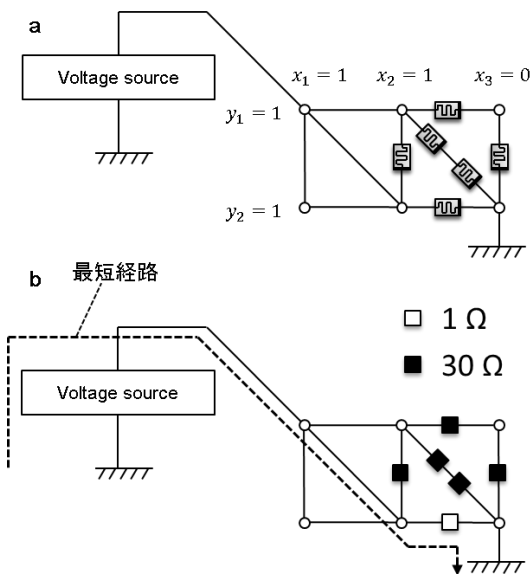


図 7: (a) リファレンスデータ系列 $y = \{00\}$ とテストデータ $x = \{110\}$ の類似度計算回路, (b) 計算結果

次に、リファレンスデータ系列 $y = \{11\}$ とテストデータ $x = \{110\}$ の類似度を計算する。この場合の類似度の演算回路を図 9(a) に示す。パルス電圧として、 $-1.2V$ 、パルス幅 $0.1s$ 、周期 $1s$ の周期信号を $20s$ 間、印加した。 $20s$ 経過後のメモリスタの抵抗値を図 9(b) に示す。白色の素子で 1Ω 、黒色の素子で 30Ω である。低抵抗の経路が最短経路 (図 9(b)

中に点線で示す) であり、経路上の抵抗の総和は、 1Ω である。

最後に、得られた抵抗値の総和の中で最小値を与えるものを探索する。リファレンスデータ系列 $y = \{11\}$ に対しては 1Ω 、リファレンスデータ系列 $y = \{00\}$ に対しては 3Ω となり、最小値は 1Ω である。つまり、テストデータ $x = \{110\}$ に対して、リファレンスデータ $y = \{11\}$ の方に類似していることが計算できる。

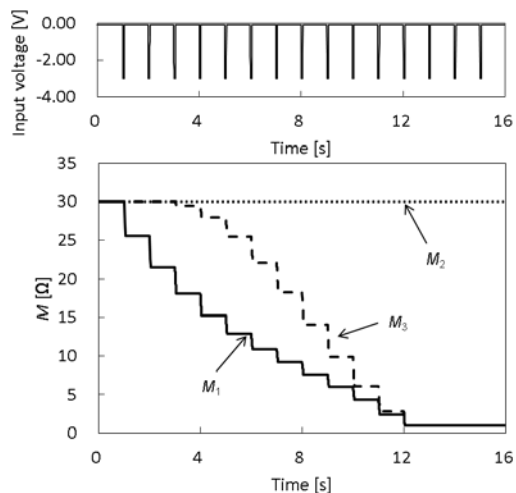


図 8: 印加したパルス電圧とメモリスタの抵抗値の時間応答

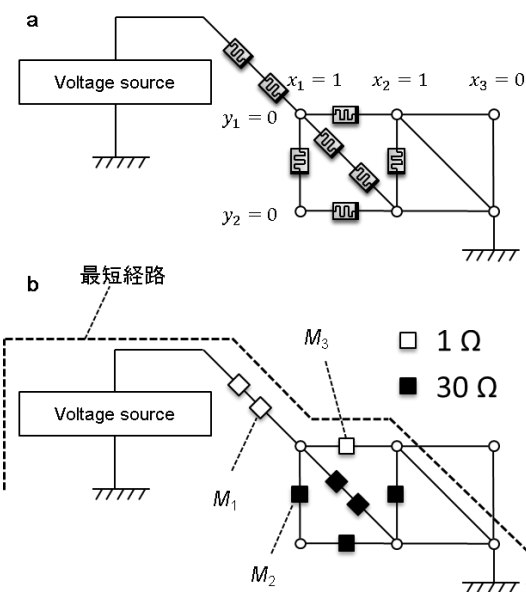


図 9 (a) リファレンスデータ系列 $y = \{11\}$ とテストデータ $x = \{110\}$ の類似度計算回路, (b) 計算結果

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

6. 研究組織

(1) 研究代表者

田中 宏哉 (TANAKA, Hiroya)
株式会社豊田中央研究所・戦略先端研究領
域 ナノセンシングプログラム
研究者番号：00524646