科学研究費助成事業 研究成果報告書

令和 元年 5月31日現在

機関番号: 11301

研究種目: 基盤研究(B)(一般)

研究期間: 2016~2018 課題番号: 16H04323

研究課題名(和文)次世代積層LSIを志向した誘導自己組織化配線の形成とメカニズム解析

研究課題名(英文)Directed Self-Assembly based Interconnect Technology for Next-Generation 3D LSI

研究代表者

福島 誉史 (Fukushima, Takafumi)

東北大学・工学研究科・准教授

研究者番号:10374969

交付決定額(研究期間全体):(直接経費) 12,700,000円

研究成果の概要(和文):本研究は人工知能の普及に伴い更なる需要が見込まれる次世代の大規模集積回路(LSI)と呼ばれる「三次元積層型集積回路(3D-LSI)」の性能を高めるための立体配線の微細化を追求する。従来、リソグラフィ、エッチング、電解めっきなどを組み合わせたトップダウン的な手法であったが、ここではボトムアップ的な手法と考案した。高分子材料と金属からなるナノコンポジットのナノ相分離を利用した極微細構造形成「誘導自己組織化」により従来比1/100以下の直径を有する三次元配線TSV (Through-Si Via: Si貫通配線)を形成できた。

研究成果の学術的意義や社会的意義 3D-LSIの基幹構成要素であるTSVとそれをつなぐ μ Bumpと呼ばれる半田電極の微細化が達成できると3D-LSIから膨大な数のチップ間信号を入出力でき、それを最短距離で接続することで大容量のデータを高速で情報処理することが可能となる。本格的な人工知能を搭載した \log (Internet Of Everything) 社会の普及に伴い必要とされる半導体システムとして社会的に大きな意義のある研究である。また、本手法は材料科学の面から見ても有機材料と金属材料の構造を緻密に制御する点で興味深く、学術的意義も高い。

研究成果の概要(英文): We have successfully formed nano cylindrical structures in deep Si holes with nanocomposites consisting of polymeric materials and metal nano particles surface-modified with PMMA. The deep Si holes with a depth of 10 μm and diameter of 3 μm are fabricated by Bosch etch processes for 3D integration with TSV applications. We evaluate the impact of DSA parameters such as heating time and temperature on morphological behavior and the resulting nanostructure of the polymers. The nanostructures were formed even at below 200degreeC. Mean field approximation simulation based on Self-Consistent Field (SCF) theory supports this results. According to Moore's law limitation, metal nano wires and TSV are promising candidate to breakthrough the interconnect scaling. It was interesting to note that SEM observation revealed Au nano wires were induced by the phase separation of a polymer with PMMA-modified Au nano particles in the Si microstructure. The Au nano wires showed good I-V characteristics.

研究分野: 高分子材料

キーワード: 誘導自己組織化 ナノ相分離 TSV 三次元積層型集積回路 狭ピッチ電極接合

様 式 C-19、F-19-1、Z-19、CK-19(共通)

1.研究開始当初の背景

ムーアの法則の終焉に伴い、縦方向の極めて短い配線と並列処理で高性能化を可能とする 3D-LSI の研究が世界中で劇化している。図 1 に示すように、この基幹配線を構成するのが、 積層された上下のチップ間を縦に結ぶ TSV と μ Bump である。多数の信号を並列伝送できる 3D-LSI は次世代の集積回路を牽引すると言われており、この高性能化には狭ピッチで低容量な TSV と μ Bump を形成することが必要不可欠である。図 1 に示す通り、二次元 LSI ではチップ内に長い横方向配線、チップ間に長いワイヤ接続(辺配線)を使う。3D-LSI では各ブロックを分割して積層するのでチップ間を短い縦方向配線で接続できる。TSV と μ Bump を従来比 100 倍に高密度化(1/10 に微細化)した場合、従来の辺配線を 100 本とすると、3D-LSI の面配線と微細化により $100\times100\times100$ 本の 3D 配線を同じ面積に形成できる。

図 2 (a)に示す通り、従来の TSV 形成では、1) 半導体の母材である Si に高異方性エッチングで深い穴を開け、2) 化学気相堆積 (CVD) で絶縁膜を形成し、3) スパッタでシード層を堆積して、4) 電解めっきで Cu を充填する。現状では、直径 $10\mu m$ 、深さ $50\mu m$ (アスペクト比5)の Si 深穴に Cu を充填可能である。しかし、微細な TSV (直径 $5\mu m$ 未満)を形成することは非常に難しい。

一方、 μ Bump を形成に関しては、従来、図 2 (b)に示す通り、加熱により粘度が低下した樹脂膜に Sn の μ Bump を押し込み、Sn 半田が溶融すると同時に、水と油の関係で半田が樹脂を排斥し、Sn 同士が結線される。この手法ではハンドのはみ出し(スクィーズ)により、 10μ m 未満の狭ピッチの接続を実現することが困難を極めていた。

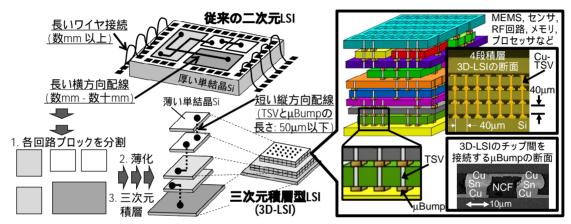


図1 貫通 Si 電極(TSV)とマイクロバンプ電極(μBump)を用いた 3D-LSI の構造

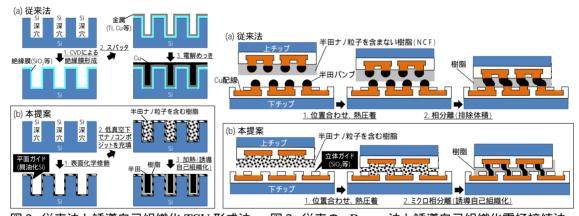


図 2 従来法と誘導自己組織化 TSV 形成法 図 3 従来の µBump 法と誘導自己組織化電極接続法

2.研究の目的

誘導自己組織化は、ブロック共重合高分子の相分離を用いた次世代のリソグラフィ技術として期待が高い。しかし、フォトレジストと同様、この高分子は微細パターンを形成する過程でのみ必要とされ、LSI に搭載されることは無い。且つ、それ自身で配線形成はできないのでトップダウン的な手法が主導となる。本提案は従来と異なり、金属ナノ粒子等を含む樹脂を誘導自己組織化させる点に特色があり、LSI に搭載される 3D 配線 (μBump 代替電極と TSV から構成)を形成できる点に独創性がある。また、チップの位置ずれが起きても電極同士を自己組織的に接続できる新しい概念である。このように樹脂と金属のミクロ相分離を利用した機能構造の形成は材料科学的に新規性が高く、半導体のさらなる高集積化研究のシーズにもなり得る。3D-LSI は非ノイマン型の脳型コンピュータチップに採用が検討されているが、電極の微細化

と低容量化に課題がある。本提案のように、従来の超高真空、超クリーン環境、超微細加工技術を使わずに短い工程と単純な加熱で微細電極の実現可能性を示すことができれば学術的にも工業的にも非常に価値が高い。

3.研究の方法

高温で熱硬化する樹脂と半田等の金属ナノ粒子を含むナノコンポジットの単純な加熱により、金属と樹脂をミクロ相分離させて配線と絶縁膜を形成する新しい「誘導自己組織化」を提案する。図 2 (b) と図 3 (b) に示す通り、樹脂の配向を誘導するガイド層を設け、金属と相分離した樹脂の体積排除により半田等の金属柱が自己組織的に形成される原理を実証し、微細な 3D 配線として機能させる。具体的には、熱硬化性樹脂を中心に金属と混蔵したナノコンポジットを調製し、Si の深穴に充填して相分離させ TSV を形成、もしくは μ Bump 代替電極の上に塗布して上下のチップ間で熱圧着して接続した。このナノコンポジットには、塩化鉄をはじめとする金属塩、バルクや表面をオリゴマーから低分子量の高分子で被覆した金属ナノ粒子を主に用いた。熱処理は各樹脂のガラス転移温度以上の温度に設定し、1-16 時間の範囲とした。Si 深穴の直径は主に 3μ m、深さは主に 10μ m とし、 μ Bump 代替電極のピッチは 2- 10μ m とした。

4.研究成果

熱硬化性樹脂と金属ナノ粒子からなる複合材料の相分離を用いて三次元積層型集積回路の基 盤配線となる微細な TSV 形成、および μBump 代替電極接続が進行する過程を解析し、メカニ ズムを分析するための基礎検討を実施した。まず、直径 2μm、深さ 10μm の Si 深穴(側壁は SiO。膜で被覆)の中で樹脂のナノ相分離過程を追跡し、高分子が高いアスペクト比の微細孔の 中で振る舞う挙動を界面科学と化学構造の観点から考察した。親水性の官能基を有する成分が SiO2に沿って強く配向し、一方、親水性の低い Si を側壁に用いた場合でも樹脂はラメラ、もし くはシリンダーのナノ相分離構造を示した。ピッチは 20nm から 100nm まで、分子量やホモポリ マーの導入によってナノ構造の幅等を制御できることが分かった。分子量が 10 万を超える樹脂 からはピッチが 100nm に迫るナノ相分離構造を得ることができた。また、ガラス転移点以上の 温度であれば低温でも相分離現象が進行することも判明した。側壁の粗さに対するナノ相分離 構造の成長方向やピッチを評価したところ、ナノ相分離のピッチに対して、表面粗さが十分に 小さい領域では、ほとんど影響ないことが分かった。金属ナノ粒子に関しては、樹脂と酸塩基 相互作用や強い静電的な相互作用を付与することが均一に分散させるには必要であることが分 かった。ピリジンなどを利用して溶剤にその効果を付与させることも可能であった。しかしな がら、過剰な熱処理は金属粒子の凝集を招くことになるため、金属ナノ粒子と樹脂のインター ラクションの制御に重点的を置いて研究を進めた。

金属を含まない系では、直径 $5\mu m$ 、深さ $10\mu m$ の Si 深穴では大きすぎてガイドとなる Si 深穴の側壁と穴の中心に存在する樹脂の距離が離れすぎているため、ブロック高分子を用いたナノ相分離構造の構造が乱れることが分かった。一方、直径 $3\mu m$ 、深さ $10\mu m$ の Si 深穴では整然としたナノ構造が SEM により観察できた。ラメラ構造のピッチは 40nm であった。そのため、基礎検討に使用するサンプルのサイズを直径 $3\mu m$ 、深さ $10\mu m$ とした。また、相分離に必要な温度は樹脂のガラス転移点以上が必要であり、150 程度から相分離は起こるが、250 以上では $1\pi m$ 間の短時間でナノ相分離構造が形成できることが分かった。新たに得られた知見として、 $1\pi m$ Si であっても金属を含まない樹脂の誘導自己組織化現象は起こり、どちらも同じサイズのナノ構造が形成された点が挙げられる。一方、金属を含む樹脂を誘導自己組織化させた場合、側壁に $1\pi m$ Ni などの金属を堆積させておくと、 $1\pi m$ Si 深穴の底部から混合した金属がある角度を持ってまっすぐに成長する現象を確認できた。これまで $1\pi m$ Si 深穴の底部では、底部のラウンドした形状に沿って、樹脂が配向していたが、このように混合した金属からナノワイヤを形成することは特異的である。金属の選定に関しては、 $1\pi m$ Pi Mi などの金属を確認できた。

Au ナノ粒子をエポキシ樹脂に混合することによって金属が凝集してマクロ相分離を引き起こしたが、この結果は、Sn や In などの他の金属のナノ粒子とも一致した。そのため、金属ナノ粒子の表面を化学修飾することを試みた。Auナノ粒子の表面を分子量5,000、あるいは15,000のポリメチルメタクリレート(PMMA)オリゴマー、あるいは低分子量体で修飾した。その結果、前者 Au-PMMA-5K では、収率 66-82%で目的の構造が得られ、金、水素、窒素、酸素濃度はそれぞれ 38%,5%,37%,0%であった。一方、後者 Au-PMMA-15K では、収率 49-84%で目的の構造が得られ、金、水素、窒素、酸素濃度はそれぞれ 7-20%,7%,50%,0%であった。後者で収率のバラツキが大きかった原因は、反応系のスケールに依存し、スケールを上げると収率が低下し、Au表面の PMMA 被覆率が上がる傾向にある。分子量の大きい PMMA を被覆させた Au-PMMA-15K の方が Au の含量が少ない結果は PMMA の分子量の増大が影響しているとも考えられるが、約20倍の比重を有する Au の重量比がこのレベルまで検出できることは、後者でも相当数の PMMA が Auの周囲を被覆していると考えられる。得られた Au-PMMA の粒径は 2-5nm 程度であることが TEMの観察結果ら分かった。TG-DTA の結果より、200 近辺で熱分解が開始し、300 ではおよそ 10%、400 ではおよそ 60%の重量減少が起こることが判明した。この Au-PMMA をエポキシ樹脂とアクリル系樹脂に混合してコンポジット化し、Tg 以上の温度で加熱ことによって Au ナノワイヤの

形成を確認できた。この結果を図4に示す。二端子測定であるためプローブの接触抵抗は高いが、電流 電圧特性にリニアな関係が見られ、導体として機能することまで確認できた。

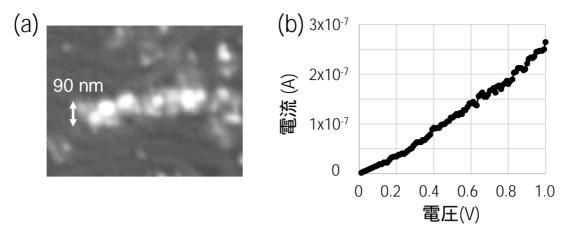


図4 誘導自己組織化により得られた Au ナノワイヤの SEM 写真(左)と I-V 特性(右)

5. 主な発表論文等

〔雑誌論文〕(計1件)

(1) <u>福島誉史</u>, 李康旭, 田中徹, 小柳光正, 半導体ウエハへの三次元配線加工: TSV と狭ピッチ電極を中心に, 表面技術, 査読無, 67(8), 410-420 (2017) https://doi.org/10.4139/sfj.67.414

[学会発表](計7件)

- (1) 福島 誉史, べ ジチョル, 誘導自己組織化による極微細三次元配線形成技術, 応用物理 学会・シリコンテクノロジー分科会多層配線委員会および電子情報通信学会・シリコン材料・デバイス研究会(SDM)「配線・実装技術と関連材料技術」研究会, 2018
- (2) <u>福島 誉史</u>,三次元実装とフレキシブルハイブリッドエレクトロニクスに(FHE)向けた取り組み,第 155 回有機エレクトロニクス研究センター講演会,2018
- (3) <u>T. Fukushima</u>, Self-Assembly Based Multichip-to-Wafer Bonding Technologies for 3D/Hetero Integration, in The Electrochemical Society, Oct., 5th, 2016, ホノルル
- (4) <u>福島 誉史</u>, 先端三次元積層 LSI から高集積 FHE への展開, 日本学術振興会産学協力研究 委員会 情報科学用有機材料 学振 142 委員会, 2018
- (5) <u>T. Fukushima</u>, 3D Interconnection by Directed Self-Assembly (DSA) with Metal/Block-Copolymer Nanocomposites, in Kick-off Symposium for World Leading Research Centers Materials Science and Spintronics -, 2017
- (6) 福島 誉史, ベ ジチョル, 自己組織化 TSV/3 次元実装と高集積フレキシブル・ハイブリッド・エレクトロニクス (FHE) 技術, 189 回定例会 日本実装技術振興協会 高密度実装技術部会, 2017
- (7) <u>T. Fukushima</u>, <u>H. Hashimoto</u>, and <u>J. Bea</u>, Directed Self-Assembly (DSA) Patterning for 3D LSI, INC (International Nanotechnology Conference on Communication and Cooperation) Global Conference and Workshops, 2017

[図書](計0件)

〔産業財産権〕

出願状況(計0件)

名称: 発明者: 権類: 種号: 番陽(年) 国内外の別:

取得状況(計0件)

名称: 発明者: 権利者: 種類: 番号: 取得年: 国内外の別:

〔その他〕 ホームページ等

6. 研究組織

(1)研究分担者

研究分担者氏名:大山俊幸

ローマ字氏名: Oyama Toshiyuki

所属研究機関名:横浜国立大学

部局名:大学院工学研究院

職名:教授

研究者番号(8桁): 1 0 3 7 4 9 6 9

研究分担者氏名: ベ ジチョル ローマ字氏名: Bea Ji-Choel

所属研究機関名:東北大学

部局名:未来科学技術共同研究センター

職名:准教授

研究者番号(8桁): 4 0 5 0 9 8 7 4

研究分担者氏名:橋本宏之

ローマ字氏名: Hashimoto Hiroyuki

所属研究機関名:東北大学

部局名:未来科学技術共同研究センター

職名:産学官連携研究員

研究者番号(8桁):8 0 5 8 9 4 3 2

(2)研究協力者 研究協力者氏名: ローマ字氏名:

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。