

科学研究費助成事業（基盤研究（S））研究進捗評価

課題番号	16H06300	研究期間	平成28(2016)年度 ～令和2(2020)年度
研究課題名	脳型コンピューティング向けダーク・シリコンロジック LSI の基盤技術開発	研究代表者 (所属・職) (令和5年3月現在)	羽生 貴弘 (東北大学・電気通信研究所・教授)

【令和元(2019)年度 研究進捗評価結果】

評価	評価基準	
A+	当初目標を超える研究の進展があり、期待以上の成果が見込まれる	
A	当初目標に向けて順調に研究が進展しており、期待どおりの成果が見込まれる	
○	A-	当初目標に向けて概ね順調に研究が進展しており、一定の成果が見込まれるが、一部に遅れ等が認められるため、今後努力が必要である
	B	当初目標に対して研究が遅れており、今後一層の努力が必要である
	C	当初目標より研究が遅れ、研究成果が見込まれないため、研究経費の減額又は研究の中止が適当である
(意見等)		
<p>本研究は、CMOS/Magnetic Tunnel Junction (MTJ)素子を用いたダーク・シリコン回路の試作と低次視覚処理システムへの応用を目的としている。これまでにダーク・シリコンロジックの基本素子の設計など、要素研究において研究成果が出ていることは評価できる。一方、研究開始当初からMTJ素子モデルの問題や自然災害による外注先の問題などにより、CMOS等価回路の作成中止、CMOS/MTJ不揮発回路チップ試作の大幅な延期など、計画の変更や一部修正が生じており、現時点では研究に遅れが生じている。これまでの遅れを挽回するためには、同チップの試作品完成後、残りの研究期間における努力が必要と考えられる。</p>		

【令和5(2023)年度 検証結果】

検証結果	当初目標に対し、概ね期待どおりの成果があったが、一部十分ではなかった。
A-	CMOS/MTJ素子を用いた非同期式ダーク・シリコン LSI の試作については様々な障害のために遅れが生じたものの、CMOS等価集積回路のチップ試作による評価を経て、CMOS/MTJ回路としてチップの試作とソフトウェアプラットフォームの構築を行った。一方、脳型情報処理への応用についても、低次視覚処理システムシミュレーションによる評価から開始し、深層学習の推論処理では低電力化で問題が生じるものの、それがCMOS/MTJ回路で解決可能であることを見いだした。いずれの成果も国際的に高い評価を受けた。想定されていなかった事態が次々と発生する中で、研究進捗の遅れにより計画を修正しながらも研究成果を出しているが、提案CMOS/MLJロジック LSI の評価が続いている点が当初目標に対して十分ではなかった。