研究成果報告書 科学研究費助成事業



今和 元 年 6 月 1 4 日現在

機関番号: 82626

研究種目: 基盤研究(C)(一般)

研究期間: 2016~2018

課題番号: 16K00115

研究課題名(和文)次世代メモリのソフトウェア・エミュレーション技術の研究

研究課題名(英文)A study on software-based emulation of next-generation memory devices

研究代表者

広渕 崇宏 (Hirofuchi, Takahiro)

国立研究開発法人産業技術総合研究所・情報・人間工学領域・主任研究員

研究者番号:20462864

交付決定額(研究期間全体):(直接経費) 3,500,000円

研究成果の概要(和文):現状製品化されていない次世代メモリ技術を想定してシステムソフトウェアの研究を行うためには、次世代メモリが搭載された計算機を擬似的に再現(エミュレーション)する必要がある。そこで、本研究では次世代メモリの新たなエミュレーション手法を開発した。CPUから取得したリアルタイムの性能監視データを利用して、プログラムの実行速度を動的に調整する。実機からの性能低下を最小限に抑えながら、 次世代メモリの様々な読み書き遅延を精確に再現できることを確認した。

研究成果の学術的意義や社会的意義 本研究で開発した次世代メモリのエミュレーション技術は、先行する同種の技術と比べて、メモリの読み込み遅延と書き込み遅延の違いを正確に再現できる点で優位性がある。次世代メモリの多くは、読み込み遅延と書き込み遅延が異なるため、このような特性を正確に再現する本研究技術は高い月間である。本研究成果により、 将来登場する新たなメモリ技術を見据えたソフトウェアの研究開発を行うことが容易になる。

研究成果の概要(英文): In order to develop software technologies supporting upcoming memory devices, we need an emulation technique that virtually creates a computer equipped with such a memory device. In this project, we developed a new emulation mechanism for next-generation memory devices. Our proposed mechanism dynamically adjusts the execution speed of a target program by using real-time monitoring data retrieved from processors. We confirmed that our mechanism precisely emulated any read/write latencies of memory device.

研究分野: システムソフトウェア

キーワード: 不揮発性メモリ ハイパーバイザ 仮想マシン 仮想計算機 エミュレーション MRAM PCM ReRAM

1.研究開始当初の背景

現在主流の計算機システムにおいてはメインメモリとして DRAM を用いることが一般的である。しかし DRAM はその原理上データを維持するために常にリフレッシュ電力が必要になる。既に計算機の消費電力において DRAM が占める割合は非常に大きく、計算機にこれ以上の DRAM を搭載することは次第に難しくなりつつある。また DRAM 製造技術における微細化は限界に達しつつあり、記録密度の向上が鈍化しているという指摘もある。

そこで、現在開発が進みつつある次世代のメモリ(STT-MRAM、PCM、RRAM 等)技術に注目が集まっている。これらのメモリ素子は不揮発性を備えることから DRAM におけるリフレッシュ電力が不要であり、大容量のメモリを低消費電力で実現可能になる。将来的に計算機のメインメモリとして用いられると予測されており、今日の DRAM を前提とした計算機ハードウェアやシステムソフトウェアの構造を大きく変える可能性がある。将来登場するメモリ技術を想定して、新たなメモリ管理手法を研究する動きが盛んになりつつある。

しかし、現状これらの不揮発性メモリは一般には製品化されておらず、新たなメモリ管理手法の研究においては、いずれも擬似的に次世代メモリの特性を再現(エミュレーション)してメモリ管理手法の有効性を評価している。しかし、ハードウェアによる既存の再現手法は実装の入手が容易ではなく、ソフトウェアによる既存の再現手法はオペレーティングシステムやハイパーバイザ等、ハードウェアを直接制御するソフトウェアにおけるメモリ管理手法の研究には適用が難しい。

2.研究の目的

本研究では次世代メモリの新たなエミュレーション手法を研究する。最近のハードウェアが備えるメモリアクセス量やメモリイベントの監視機構を応用することで、実機からの性能低下を最小限に抑えながら、次世代メモリの読み書き遅延を任意に再現することを目指す。OS やハイパーバイザ等における新たなメモリ管理手法の研究を可能にすることを目指す。

3.研究の方法

メモリアクセス量に応じてプログラムの実行速度を動的に調整することで、次世代メモリの性能特性を擬似的に再現するという基本方針で研究を進めた。提案手法のプロトタイプを実装し、評価実験によりその有効性を評価する。再現誤差の原因を追及しながら、段階的に提案手法を改良・高度化することで、再現精度を徐々に高めた。

4.研究成果

CPU の性能監視機能を利用した次世代メモリの性能特性再現技術の開発

初年度においては、次世代メモリの性能特性を再現する機構について、基礎的なプロトタイプを設計した。次世代メモリとして見立てた DRAM 領域に対するプログラムのメモリアクセス量を計測し、その量に応じて CPU 割当時間をリアルタイムに調整することで、擬似的に次世代メモリの性能特性を再現する。文献調査の結果、既存の類似研究が存在するものの、次世代の不揮発メモリが備える、読み込み遅延と書き込み遅延が異なるという特性を再現できないことが分かった。一方、我々は提案技術として、CPU のライトバック動作を分析して、読み書き遅延が異なる影響を考慮して性能特性を再現する手法を開発した。提案機構のプロトタイプを実装したところ、改善の余地があるものの、ある程度の精度で性能特性を再現できることを確認した。基礎的な評価実験の結果を取りまとめ、査読付きシンポジウムで発表した。

次年度においては、昨年度プロトタイプを開発した、次世代メモリの性能特性を再現する技術について、再現誤差をより小さくする方法を検討した上で詳細な性能評価を行った。再現誤差の原因を探るために、ラストレベルキャッシュの詳細な振る舞いを調査するとともに、パフォーマンスカウンタにより取得できる値の正しさについても調査を行った。既存の類似手法と比較する評価を行った結果、読み書き遅延の差を考慮できる我々の手法の方が既存の類似手法よりも正確に性能特性を再現できることを確認した。類似手法は読み書き遅延の差を考慮しないため、プログラムの実行時間を余計に見積もってしまうことを確認した。例えば書き込み遅延が読み込み遅延よりも5倍遅い場合1.5倍あまり大きくプログラムの実行時間を見積もってしまう。成果を取りまとめて査読付き国際会議にて発表を行った。

最終年度においては、これまで開発してきた次世代メモリの性能特性を再現する技術について、より新しい世代の CPU を対象に提案手法の移植を行った。その 結果、昨年度よりも大幅に再現誤差を縮小することに成功した。プログラムによっては 1.1%以内に誤差が収まることを確

認した。CPU が備えるパフォーマンスカウンタの精度が向上したことが再現誤差の縮小に寄与した可能性がある。網羅的な性能評価実験を行い、その結果を取りまとめて英語論文誌に投稿した。加えて、我々の再現技術の応用先を広げるため、更なる機能強化に取り組んだ。さらに新しい最新世代の CPU に移植したところ、再現精度が大幅に落ちるという現象が発生した。公開されている技術資料は十分ではなく原因の究明は容易ではなかったものの、挙動を詳細に分析することで問題を解決することができた。最新世代の CPU が備える性能監視機能が従来のものと異なることが原因であった。また、マルチスレッドプログラムへの対応およびハイブリッドメモリシステムへの対応について、基本的な設計を行いプロトタイプを作成した。今後、評価実験を行い国際会議等への投稿を予定する。

次世代メモリの性能特性再現技術の仮想計算機システムへの適用

次世代メモリの性能特性再現技術を仮想計算機システムに適用するため、DRAMと次世代メモリの両者を搭載したハイブリッド型メモリシステム向けのハイパーバイザを開発した。詳細な評価実験を行い、その結果を取りまとめて国際会議に投稿した。任意の物理メモリ領域を仮想計算機の任意のメモリ領域に割り当てる機構および仮想計算機のメモリアクセス量をリアルタイムに計測する機構を有している。投稿した論文は国際会議において最優秀論文賞を獲得した。

CPU が備えるイベントサンプリング機能の適用可能性の評価

新たな再現手法を検討するため、Intel 社製の CPU が備えるイベントサンプリング機能の適用可能性について調査した。パフォーマンスカウンタよりも詳細にラストレベルキャッシュの挙動を把握できるため、プログラムのメモリ I/O をより詳細に分析可能になる。しかし、CPU がサンプリング処理を行う間は、サンプリング用のマイクロ命令が実行されるためプログラムがごくわずかの時間であるが停止し、またサンプリング処理のために CPU キャッシュを利用してしまう。オーバヘッドを評価した結果、1 サンプルあたり 230-280ns の処理時間がかかり、プログラムに対して一定の影響が存在することがわかった。これらの成果を取りまとめて査読付き国際会議にて発表を行った。

5 . 主な発表論文等

[雑誌論文](計 4 件)

Takahiro Hirofuchi, Ryousei Takano, RAMinate: Hypervisor-based Virtualization for Hybrid Main Memory Systems, Proceedings of the seventh ACM Symposium on Cloud Computing, pp.112-125, Best Paper Award, Oct 2016, DOI: 10.1145/2987550.2987570 小柴篤史, 広渕崇宏, 高野了成, 並木美太郎, Read/Write レイテンシの違いを考慮した不揮発性メモリのソフトウェアエミュレータ, コンピュータシステム・シンポジウム論文集, pp.28-34. 2016

Atsushi Koshiba, Takahiro Hirofuchi, Soramichi Akiyama, Ryousei Takano, Mitaro Namiki, Towards write-back aware software emulator for non-volatile memory, Proceedings of the IEEE 6th Non-Volatile Memory Systems and Applications Symposium, pp.1-6, Aug 2017. DOI: 10.1109/NVMSA.2017.8064479

Akiyama Soramichi, Takahiro Hirofuchi, Quantitative Evaluation of Intel PEBS Overhead for Online System-Noise Analysis, Proceedings of the 7th International Workshop on Runtime and Operating Systems for Supercomputers, pp.1-8, 2017. 10.1145/3095770.3095773

[学会発表](計 4 件)

Takahiro Hirofuchi, Ryousei Takano, RAMinate: Hypervisor-based Virtualization for Hybrid Main Memory Systems, ACM Symposium on Cloud Computing (SoCC2016), 2016 小柴篤史, 広渕崇宏, 高野了成, 並木美太郎, Read/Writeレイテンシの違いを考慮した不揮発性メモリのソフトウェアエミュレータ, コンピュータシステム・シンポジウム 2016, 2016

Atsushi Koshiba, Takahiro Hirofuchi, Soramichi Akiyama, Ryousei Takano, Mitaro Namiki, Towards write-back aware software emulator for non-volatile memory, The IEEE 6th Non-Volatile Memory Systems and Applications Symposium (NVMSA2017), 2017 Soramichi Akiyama, Takahiro Hirofuchi, Quantitative Evaluation of Intel PEBS Overhead for Online System-Noise Analysis, The 7th International Workshop on Runtime and Operating Systems for Supercomputers, 2017

6. 研究組織

(1)研究分担者

研究分担者氏名:高野 了成

ローマ字氏名: Ryousei Takano

所属研究機関名:国立研究開発法人 産業技術総合研究所

部局名:情報技術研究部門

職名:研究グループ長

研究者番号(8桁): 10509516

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。