

令和元年6月20日現在

機関番号：55201

研究種目：基盤研究(C) (一般)

研究期間：2016～2018

課題番号：16K06281

研究課題名(和文) トランジスタとメモリ機能を有する転写フリーグラフェンデバイスの高性能化の研究

研究課題名(英文) Investigation of high performance transfer free graphene device with transistor and memory operation

研究代表者

市川 和典 (Ichikawa, Kazunori)

松江工業高等専門学校・電子制御工学科・准教授

研究者番号：90509936

交付決定額(研究期間全体)：(直接経費) 3,600,000円

研究成果の概要(和文)：通常グラフェンをデバイス化するにはシリコン基板への転写が必要である。しかしニッケルを酸化した後にグラフェンを合成すると、転写を必要としないデバイスの作製が可能である。

本研究期間において我々は、このデバイスは低いドレイン電圧ではトランジスタとして動作し、高いドレイン電圧ではメモリとして動作することを新たに発見した。このデバイスの室温での最大の電子移動度は $5200\text{cm}^2/\text{Vs}$ 、ホール移動度は $7200\text{cm}^2/\text{Vs}$ であり、これは酸化しない場合の約2倍である。これらの結果から我々は、高濃度の酸化ニッケル上にグラフェンを合成することで高速で高性能なハイブリッド型グラフェンデバイスの作製に成功した。

研究成果の学術的意義や社会的意義

現在は情報化社会を迎えており、今後もAIの発展からより情報量が増大し今以上に高速で情報処理をする必要がある。

本研究結果によって、これまで別々に作製されていたトランジスタとメモリはドレイン電圧によりその機能を使い分けることができるため、情報量によってその割合を変化させることができる新たな論理回路の設計が可能となる。これまでの窒化ガリウムに代表される新材料によるデバイスの高性能化から、今後新たな論理回路アプローチからの情報処理が可能となり意義のある研究だと言える。

研究成果の概要(英文)：Generally, transfer to the Si substrate was needed for the graphene device. However, it is possible to fabricate transfer free graphene device by graphene synthesized on nickel oxide. In this research period, we found newly that this device operated as a memory at low drain voltage, and operates as a transistor at high drain voltage. Moreover, electron and hole mobility at room temperature were  $5200$  and  $7250\text{cm}^2/\text{Vs}$ , respectively. These mobilities were about twice the synthesized graphene on nickel. From these results, we succeeded about the hybrid typed graphene devices with high performance and high speed were fabricated by graphene synthesized on high oxygen concentration of nickel oxide.

研究分野：半導体工学

キーワード：グラフェン ヘテロ接合 転写フリー ハイブリッドデバイス

## 様式 C-19、F-19-1、Z-19、CK-19（共通）

### 1. 研究開始当初の背景

現在情報化社会を迎えており、AI(Artificial Intelligence)の普及や通信速度の高速化などにより、今後もより多くの情報を高速に処理することが必要となる。そのためにはトランジスタとメモリの高速化が必要不可欠である。

その高速化にはこれまで様々な方法が研究されているが、我々は高いキャリア移動度を持つことで注目されているグラフェンを用いたデバイス的高速化の研究を行っている<sup>[1]</sup>。その研究の中で、従来合成したグラフェンを他の基板へ転写する必要があるが、転写前のグラフェンが合成された Si 基板に電圧をかけると、僅かにメモリ動作を示すヒステリシス曲線が現れた。合成したグラフェンを除去し、電気測定を行うと抵抗値が高くなり、純 Ni であると思われていた Ni 層は炭素が残留している可能性があることが明らかとなった。その結果を受けて、転写をせずフラッシュメモリを作製し評価すると、グラフェン特有の両極性のメモリとして動作し、更に低電圧領域においてはゲート電圧を印加してもメモリ動作はせず、トランジスタとして動作することが明らかとなった。すなわち、転写をしないことで偶然にもトランジスタとメモリの両機能を持つハイブリッド型グラフェンデバイスが作製できることを発見した。

この結果から本研究助成により、高純度酸素ガスを用いて意図的に Ni を酸化することでより高性能なハイブリッド型グラフェンデバイスの作製を目指し研究を行った。

[1] Kazunori Ichikawa, Journal of Materials Science and Engineering B 5 (9-10) (2015) 341-346

### 2. 研究の目的

酸化している Ni 上にグラフェンが合成されたことから以下の事が推測される。

①炭素原子は絶縁膜をトンネルする。②Ni 上に形成されると考えていたグラフェンは NiO 上に形成している。③NiC 層が浮遊ゲートとなり、グラフェンを合成する際に自然にフラッシュメモリの構造ができています。

本研究期間において高純度の酸素ガスを用いて精密に Ni の酸化量を制御することで酸化量とデバイス特性の関係による推測の検証結果から、ハイブリッド型デバイスとして動作するメカニズムの解明と更なる高性能化が可能であると考えられる。我々は転写フリーというこれまでの常識とは異なるアプローチと、トランジスタとフラッシュメモリの両機能を持つハイブリッド型デバイスの研究を想起するに至り、より高性能なグラフェンデバイスの実現のために研究を行うことを目的としている。

### 3. 研究の方法

高真空対応の熱 CVD (化学気相堆積法) チャンバーを用いて残留酸素の影響を極力減らし、グラフェン合成温度である 800°Cでの基となる膜厚 400nm の Ni の酸化レートと NiO 上に形成したグラフェンの膜質をラマン分光測定と XRD (X 線回折)、GD-OES (グロー放電発光分析) の測定により分析を行った。この時の酸素濃度は 0、5、10、30、65、90、100%である。その後各酸素濃度におけるハイブリッド型デバイスを作製し、コンデンサの構造からは C-V (容量-電圧) 特性を評価し、トランジスタ構造からは電界効果移動度や ON/OFF 比やメモリ特性を評価した。更にこれらの結果から酸化時間とデバイス特性を明らかにした。

### 4. 研究成果

#### ①グラフェン除去後の XRD 測定結果

図 1 にグラフェン合成後、グラフェンを除去した Ni 表面の XRD パターンを示す。グラフェン合成後の Ni 基板には 43°付近の NiO のメインピークが現れていることから、NiO 上にグラフェンが合成されていることが分かる。また 44°付近に六方最密充填構造 (hcp) 型の Ni のピークが現れており、これは Ni が化合物として存在していることを示しているため NiC が合成されている可能性がある。

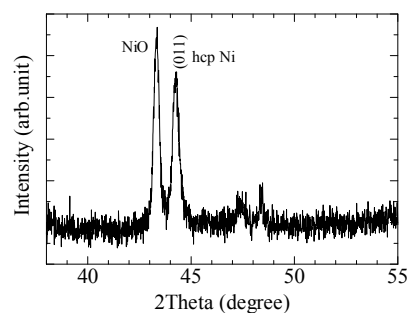


図 1. XRD 測定結果

#### ②グラフェン除去後の GD-OES 測定結果

図 2 a) に酸素を導入していない場合、図 2 b) に酸素 100%導入した場合の GD-OES の結果を示す。エッチングを行っても Ni 膜中から多くの炭素が検出されているため、グラフェン合成後の Ni 内には炭素が含まれていることが分かる。更に酸素を導入しない場合では、Ni 膜表面では合成されたグラフェンに由来する炭素原子の密度が高く、Ni 膜の内部にいくにつれて炭素原子の密度が低下していることが分かる。しかし、酸素を導入すると Ni 膜内部において炭素の密度が高い部分が存在することが分かり、NiC が浮遊ゲートとして機能している可能性がある。また NiO の表面の酸素量は 0%に比べ 100%の方が酸化されているが、膜内部も酸化されていることが分かる。

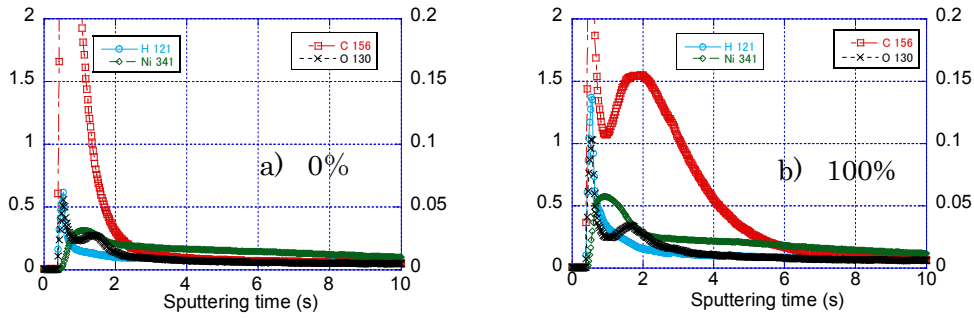


図 2. 各酸素濃度における GD-OES 測定結果. a) 0% b) 100%

③各酸素濃度におけるグラフェンのラマン分光による膜質の評価

図 3 に各酸素濃度におけるラマン分光測定結果を示し、その結果を表 1 に示す。この結果からもラマン分光測定から 20 分間酸素を 100%の濃度で導入し酸化させた NiO 上においてもグラフェンが合成していることが分かる。層数について酸素濃度 0%から 65%においては二層のグラフェンが合成され、90%以上では単層のグラフェンが合成されている。よって層数は酸素濃度を高くするにつれて薄くなることが明らかとなった。またドメインサイズは酸素濃度 5%で導入した場合、酸素を導入せずに合成したグラフェン(酸素濃度 0%)に対してドメインサイズが約 70 nm 低下しているが、10%以上では二層グラフェンと比較するとほぼ同等のドメインサイズで合成されている。

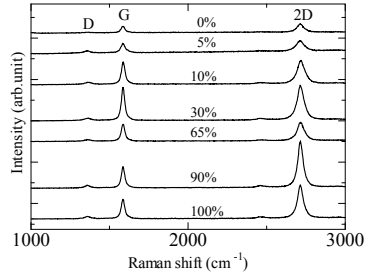


図 3. 各酸素濃度におけるラマン分光測定結果

このことから高い酸素濃度ではグラフェンの欠陥を低減できるが、僅かな酸素は欠陥を発生しやすいことが明らかになった。これまでの GD-OES の結果からメカニズムを考察すると、酸化量を多くすると炭素原子が膜内に留まるため、わずかな量の炭素しか析出せず単層のグラフェンが合成されたと考えられる。

表 1. ラマン分光測定結果から得られた各酸素濃度の膜質

O <sub>2</sub> concentration (%)	I <sub>D</sub> /I <sub>G</sub>	Domain size (La)(nm)	I <sub>G</sub> /I <sub>2D</sub>	Number of layers
0	0.12	135	0.78	Bilayer
5	0.20	62	0.91	Bilayer
10	0.11	152	0.95	Bilayer
30	0.09	198	0.96	Bilayer
65	0.10	162	0.98	Bilayer
90	0.13	125	0.40	Monolayer
100	0.13	125	0.58	Monolayer

④各酸素濃度におけるグラフェンの電気特性

酸素濃度を変化させ合成したグラフェンの 0.3 V 印加時の最大電流値を図 4 に示す。酸素濃度 5%では酸素を導入しない場合に比べて電流値が減少していることが分かる。この結果からも僅かな酸素はグラフェンに欠陥が生じると言える。しかし 10%から 100%では酸素濃度を高くしていくにつれ電流値が増大している。一般的にはグラフェンは二層に比べて単層の電子移動度の方が高いことが報告されている<sup>[2]</sup>。これは前章のラマン分光測定において 90%以上では単層グラフェンが合成されることから、これまでの欠陥の低減と層数の変化により電流値が向上したと考えられる。

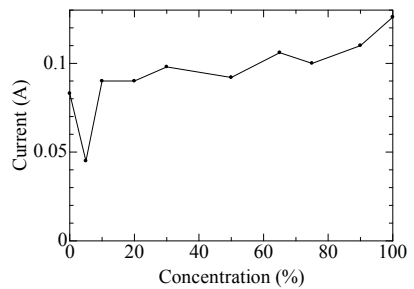


図 4. 各酸素濃度における電気特性結果

[2] K. Nagashio et al. J. Appl. Phys. 49, 051304 (2010)

⑤各酸化量における C-V 特性評価

トランジスタの性能評価では電界効果移動度の算出が重要となる。そのためには C-V 測定を行う必要がある。その結果を図 5 a)-c) に示す。0%、65%、100%のそれぞれの容量値は 100~102、385~1060、190~265 nF/cm<sup>2</sup>であり、65%が最も容量が高いことが分かる。本サンプルでは絶縁膜に膜厚 100nm の熱酸化 SiO<sub>2</sub>を用いており、その容量が 30nF/cm<sup>2</sup>であることから NiO と積層することで容量値が増加することが分かる。また 0%では電圧印加時の容量の変化がほぼ無いが、65%以上で電圧による容量の変化が表れている。

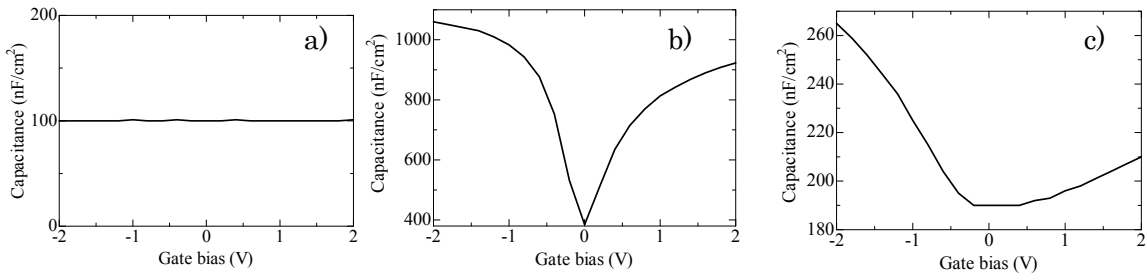


図 5. 各酸素濃度における C-V 特性結果. a)0% b)65% c)90%

⑥各酸化量におけるハイブリッド型デバイスのトランジスタ特性評価

図 6 に各酸化量におけるハイブリッド型デバイスのトランジスタ特性の結果を示す。表 2 に図 6 からの移動度などのトランジスタ特性を示す。トランジスタの大きさを示す  $W/L$  (ゲート幅) / (ゲート長) =  $50\mu\text{m}/5\mu\text{m}$  である。0%、65%、90%のそれぞれゲート電圧-2Vにおいて最も電流値が高くホールの移動度の方が高いことが言える。また酸素を導入することで最大のドレイン電流値が増加することが明らかとなった。しかし酸素の有無によりゲート電圧 0V でのドレイン電流の値である OFF 電流は変化せず、酸素導入は OFF 電流には影響しないことが分かった。相互コンダクタンスは正電圧と負電圧共に 65%が最も高いが、容量値が増加していることから電界効果移動度は酸素を 90%導入した場合が最も高く、 $7250\text{cm}^2/\text{Vs}$  である。0%のトランジスタと比較すると約 2 倍の移動度となっている。NiO は半導体でありグラフェンとのヘテロ接合をすることで二次元電子ガスの効果が起こりグラフェンの電界効果移動度が大幅に向上したものと考えられる。これまでグラフェンを NiO 上に合成することは転写フリーとなることを記載してきたが、グラフェンと NiO がヘテロ接合を取ることがこの実験で初めて明らかとなり、新たな知見を得ることができた。

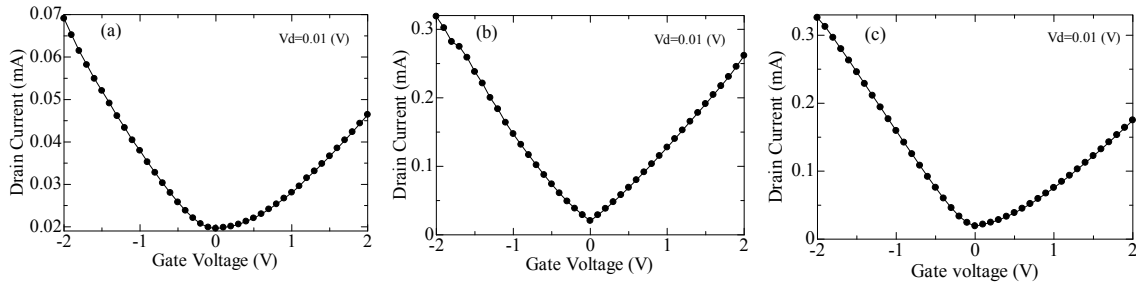


図 6. 各酸素濃度におけるトランジスタ特性. a)0% b)65% c)90%

表 2. ハイブリッド型デバイスの電気特性結果から得られた各酸素濃度のトランジスタ特性

O <sub>2</sub> concentration (%)	Maximum drain current (mA)	OFF current (μA)	ON/OFF
0	0.07	0.20	10 <sup>2</sup>
65	0.32	0.20	10 <sup>3</sup>
90	0.32	0.19	10 <sup>3</sup>

O <sub>2</sub> concentration (%)	Mobility (cm <sup>2</sup> /Vs)		Maxium Capacitance (nF/cm <sup>2</sup> )	Transconductance (μS)	
	Electron mobility	Hole mobility		Positive bias	Negative bias
0	2040	3800	100	20	39
65	2040	2370	1060	210	213
90	5200	7250	265	108	194

⑦各酸化量におけるハイブリッド型デバイスのメモリ特性評価

図 7-9 にハイブリッド型デバイスに-2V から 2V までゲート電圧を印加した後に 2V から-2V まで印加した時のメモリ特性を示す。酸素 0%においてドレイン電圧を変化させてもメモリ特性を示すヒステリシスが現れないが、65%以上ではドレイン電圧を 0.1V と大きくするとヒステリシスが現れていることが分かる。このことから酸素を導入することでハイブリッド型デバイスが作製出来ることが明らかになった。更にメモリ特性が現れた 65%と 90%のヒステリシス幅を比較すると、65%は最大で 2V、90%では 2.5V 程度となり酸素濃度が高いほどヒステリシス幅が広がることが分かった。このヒステリシス幅は電子の注入量に依存するため酸素濃度が高いほど電子の注入量が増加したと言える。またこれは酸化量が増えることでより多くの炭素が

Ni 膜内に残るため、浮遊ゲートの密度が増加しており、Ni 中の炭素が浮遊ゲートとして動作している一つの証拠であると言える。

これまでの結果から酸素濃度 90%では電界効果移動度や  $I_{on}/I_{off}$  比も高いため、高速で動作するトランジスタであり、またヒステリシス幅が広いためより性能の高いメモリであると言える。よって本研究助成の当初の目的であった酸素を導入することで高性能なハイブリッド型デバイスが実現について、目的を達成することができた。

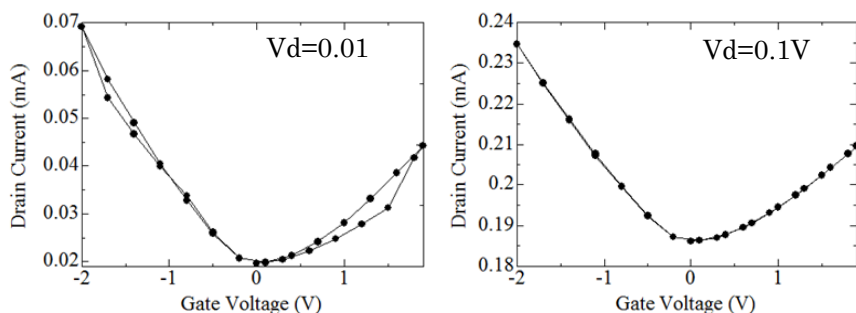


図 7. 酸素濃度 0%におけるメモリ特性

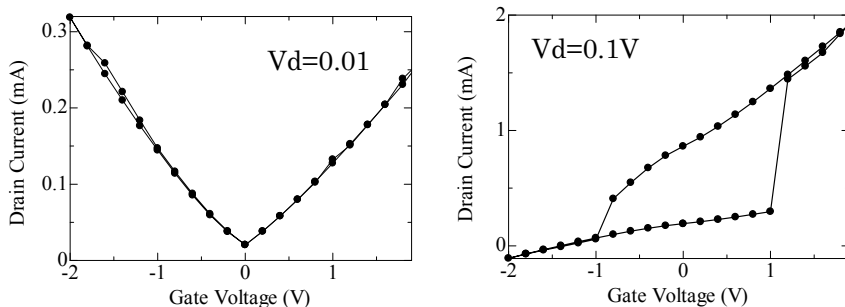


図 8. 酸素濃度 65%におけるメモリ特性

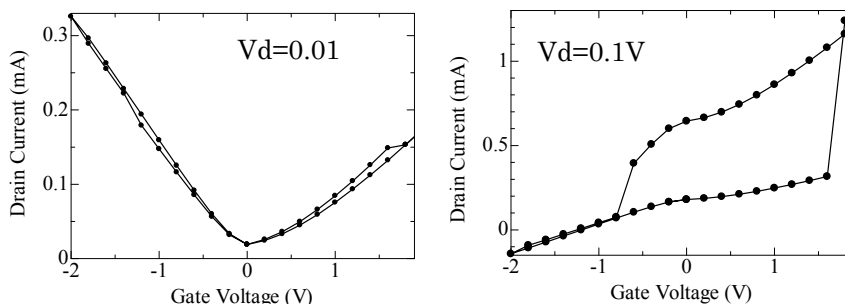


図 9. 酸素濃度 90%におけるメモリ特性

#### ⑧酸素濃度 90%におけるハイブリッド型デバイスの電子保持特性評価

表 3 に酸素濃度 90%におけるハイブリッド型デバイスの電子の保持時間の測定結果を示す。5 秒間の 2V の電圧を印加した後、読み取り電圧を 0.3V としたときのドレイン電流の経時変化を測定した結果である。情報の書き込みから 70 分経過してもドレイン電流がほとんど変化していないことから注入した電子が長時間抜けることが無く、情報を保持しメモリとして動作していることがわかる。この結果より、現在使用されている半導体メモリ製品の情報の保持が保証される 10 年間の長期間の保持ができる可能性があると考えられる。

表 3. ハイブリッド型デバイスの保持時間と電流値の関係

Time (min)	Current (A)
0	0.0082313
10	0.0082004
20	0.0081244
30	0.0080958
40	0.0081002
50	0.0081204
60	0.0081219
70	0.0081106

#### 5. 主な発表論文等

〔雑誌論文〕 (計 1 件)

- ①市川和典, 須田善行, 熱 CVD グラフェンの基礎と転写フリーグラフェン MOSFET の電気特性評価, 電子情報通信学会和文論文誌 C, Vol. J100-C, No. 5, pp242-250, 2017 査読あり  
[https://search.ieice.org/bin/summary.php?id=j100-c\\_5\\_242](https://search.ieice.org/bin/summary.php?id=j100-c_5_242)

〔学会発表〕 (計 11 件)

- ①K. Ichikawa, Oxygen concentration dependence of transfer free graphene thin film transistor, The 15th International Thin-Film Transistor Conference, 2019  
 ②立石翔太, グラフェン合成における酸素濃度依存性, 第 15 回薄膜材料デバイス研究会, 2018  
 ③ S. Kenmotsu, Thermal chemical vapor deposition graphene directly synthesized on the

nickel oxide film, The 39th International Symposium on Dry Process, 2017

- ④ 剣持進次郎, 酸化膜上への熱 CVD グラフェンの合成と酸素導入時間の影響, 第 14 回薄膜材料デバイス研究会, 2017
- ⑤ 山本将太郎, グラフェンにおける電気特性とラマンスペクトルの相関, 第 14 回薄膜材料デバイス研究会, 2017
- ⑥ 上玉利 勇輝, 熱 CVD グラフェンの高速合成における高温時の水素の影響, 応用物理学会関西支部 平成 28 年度 第 3 回講演会, 2017
- ⑦ 堀谷 真理愛, 酸化膜上に直接合成した熱 CVD グラフェンの特性評価, 応用物理学会関西支部 平成 28 年度 第 3 回講演会, 2017
- ⑧ 谷川直樹, 赤外線集光型熱 CVD を用いたグラフェン合成の低温化, 応用物理学会関西支部平成 28 年度第 3 回講演会, 2017
- ⑨ 上玉利 勇輝, 高濃度水素中での熱 CVD グラフェンの高速合成, 高専シンポジウム 2017, 2017
- ⑩ 堀谷 真理愛, トンネル効果を利用した酸化膜上へのグラフェンの合成, 高専シンポジウム 2017, 2017
- ⑪ 谷川直樹, アセチレンの分解効率の向上による熱 CVD グラフェンの低温合成, 高専シンポジウム 2017, 2017

[その他]

ホームページ等 <http://www.matsue-ct.jp/m/index.php>

## 6. 研究組織

### (1) 研究協力者

研究協力者氏名：須田 善行

ローマ字氏名：Suda Yoshiyuki

研究協力者氏名：大島 多美子

ローマ字氏名：Ohshima Tamiko

※科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。