

令和元年6月11日現在

機関番号：13903

研究種目：基盤研究(C)（一般）

研究期間：2016～2018

課題番号：16K06350

研究課題名（和文）低コスト 変調器評価手法を用いる1ビット信号処理システム開発

研究課題名（英文）Development of 1-bit signal processing system using low cost evaluation method of Delta Sigma modulator

研究代表者

平野 智（HIRANO, Satoshi）

名古屋工業大学・工学（系）研究科（研究院）・准教授

研究者番号：90238379

交付決定額（研究期間全体）：（直接経費） 3,800,000円

研究成果の概要（和文）：1ビット信号処理回路については、基本的な最小構成単位の回路の組み合わせによる実現方法は回路規模や精度の点について有効ではないが、実現したい機能全体の一括構成手法については実用の可能性があることを示した。変調器の最適設計については、GA法を用いることで3次変調器に対して設計手法の有効性を示すことができた。実装における問題点については、FPGAとPCを用いてアナログ発振器を用いない低コストである1ビット信号を用いた変調器の評価システムを実現することができ、開発した1ビット信号処理回路の評価に利用できることを示した。

研究成果の学術的意義や社会的意義

変調器の最適設計については、3次変調器において従来よく用いられているアルゴリズムと比較してより高いSNRを実現する変調器、あるいはより最大入力信号振幅の大きい変調器の設計が可能であることから、変調器の設計が必要な分野にとって有益な結果である。FPGAとPCを用いてアナログ発振器を用いない低コストである1ビット信号を用いた変調器の評価システムを実現することができたことは、変調器単体の性能を低コストで評価することができることから、オーディオのみならず、計測制御システム、ウェアラブルデバイスなど変調器をシステムに組み込む分野にとって有益な結果である。

研究成果の概要（英文）：For 1-bit signal processing circuits, it was confirmed that the method of realization by combination of the circuits of the basic minimum configuration unit was not effective in terms of circuit scale and accuracy, but the method of realization by the circuits of collective configuration of all functions will be a possibility of practical use. For the optimum design of the Delta-Sigma modulator, it was confirmed that the proposed design of the third-order Delta-Sigma modulator by using the GA algorithm was effective. For the problems of the implementation, it was confirmed that the low cost evaluation system of the Delta-Sigma modulator using 1-bit signal was realized with FPGA and PC without using an extremely high cost analog oscillator, and the proposed evaluation system will be useful for the developed 1-bit signal processing circuit.

研究分野：工学

キーワード：変調器 FPGA 1ビット信号処理

様式 C - 19、F - 19 - 1、Z - 19、CK - 19 (共通)

1. 研究開始当初の背景

オーディオの分野ではハイレゾオーディオまたはハイレゾ音源が注目を浴びている。この理由として、人間はより高分解能あるいはより広い信号周波数帯域の情報を欲していると考えられる。しかしながら従来手法の AD 変換器でアナログ信号をデジタル信号に変換した場合には、分解能も信号周波数帯域も限定されてしまい、周波数帯域を広くするためには推定するしか手段がない。

AD 変換器により高い分解能、より広い信号周波数帯域を望むことは、高いダイナミックレンジやより多くの情報が求められるロボットや自動車をはじめとして計測制御システムにとっても同様である。さらには急速に発展してきたウェアラブルデバイスのように、小型、低消費電力化に答えられることも必須の要素である。

これらの要求にこたえるひとつの手法として、オーバサンプリング方式による変調器がある。変調器を用いる従来の手法として、変調器の出力 1 ビット信号に対してデジタルデシメーションを行う構成が用いられてきたが、この手法ではデジタルデシメーションにて信号周波数帯域を限定していることになる。しかし変調器の出力 1 ビット信号はオーバサンプリングされているので信号周波数帯域は限定されていない。そこで信号周波数帯域を限定することなくデジタル信号処理する方法、つまり変調器出力の 1 ビット信号に対して直接デジタル処理を行う、1 ビット信号処理回路が有効であると考えられる。しかしながらこの手法では変調器も合わせた一体のシステムとして検討する必要がある。さらに 1 ビット信号に対して直接性能評価を行う必要が出てくる。

2. 研究の目的

本研究では、変調器を用いた 1 ビット信号処理システムの開発を研究目的とする。従来のオーバサンプリング変調器の 1 ビット信号からデシメーションを行うデジタル信号システムは、デシメーションによるポスト処理の処理時間による信号遅延などの点において、逐次比較などの従来方式の AD 変換器を用いた場合と同程度である。本研究では変調器の出力 1 ビット信号を直接デジタル信号処理することにより変調器の利点を最大限に利用し信号遅延も含め従来方法では実現しえないデジタル信号システムの開発を検討するものである。

変調器の評価方法として従来のアナログ処理を含まない完全デジタル方式の確立も含まれる。

3. 研究の方法

本研究においては以下の 3 点について実施する。

(1) 1 ビット信号処理回路：変調器の出力である 1 ビット信号を入力とする信号処理システムについて、基本的な最小構成単位（単位遅延や加算器など）を組み合わせる構成、実現したい機能全体の一括構成などの手法について検討を行う。また従来手法では実現できないため、それら 1 ビット信号処理回路の評価方法についても検討を行う。

(2) 変調器の最適設計：これまでの研究成果である電力関係式を用いた量子化器の線形モデル化による最適設計について、最急降下法、SA (Simulated Annealing) 法、GA (Genetic Algorithm) 法などのアルゴリズムを用いて、実装時の素子値等の誤差による影響に対してよりロバストな設計手法および計算時間の短縮方法の開発を行う。

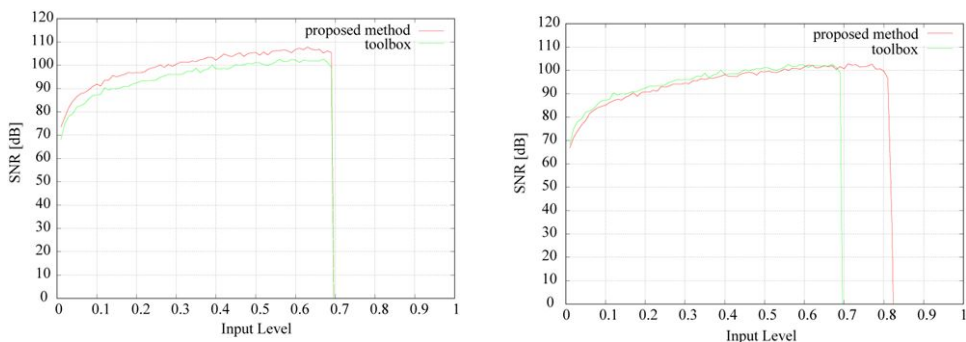
(3) 実装における問題点：デジタル回路部分を FPGA 上に実装しネットワークを経由して接続された PC 上で解析を行う手法を進展させ、完全デジタル方式の評価システムとして FPGA 上に実装した理想信号源およびデジタル変調器を用いた、1 ビット信号を入力信号とした変調器の評価手法を確立する。また周辺回路のアナログプレフィルタ部分を実装して低ノイズ電源や耐ノイズ配線、耐ノイズ基板実装技術の確立を求めて市販品の変調器 IC の測定手法の確立を目指す。

4. 研究成果

上記研究の方法(1)～(3)についてそれぞれの研究成果を以下のとおり示す。

(1) 1 ビット信号処理回路：FPGA 上に実装して評価することを中心とした手法として、基本的な最小構成単位の回路単体についての評価およびこれらの組み合わせによる構成の一つである周波数サンプリング法によって構成したデジタルフィルタ回路について検討を行った。得られた結果としては、最小構成単位の回路単体の性能向上が難しく、また周波数サンプリング法によって構成したデジタルフィルタでは想定していたよりも感度が高く十分な係数精度を取る必要があり全体としてみると回路規模が想定以上に大きくなることがわかった。したがって本手法はあまり有効ではないと結論付けた。そこで実現したい機能全体の一括構成手法として超音波を用いた距離推定手法を題材として方針転換をして検討を行った。計測信号を別途作成し 1 ビット信号処理回路を FPGA 上に実装した評価実験においては、回路規模や精度および推定時間について十分な実用性を持つことが判明したが、周辺部の回路を含めた全体を完全実装したシステムについての評価は研究期間内に実施することができず、今後の課題として持ち越すこととした。

(2) 変調器の最適設計：SA 法および GA 法を中心に検討を行ったが、GA 法を用いる最適設計法について交差法に工夫をすることで成果が得られた。実装時の素子値等の誤差による影響に対してよりロバストな設計法となるように制約条件を加えた上でも、3 次の変調器であれば実現可能なパラメータの全探索によって得られた最適解をほぼ探索できる最適設計アルゴリズムを構築することができた。設計結果の有効性を確認するために、変調器の設計でよく用いられる MATLAB 上で動作するツールボックスを用いて設計した結果と比較を行った。結果を図 1 に示す。図 1 (a) はツールボックスで設計された結果と最大入力信号振幅が同程度になるよう設計した結果であり、提案法では最大 SNR が約 5dB 向上することがわかる。図 1 (b) では最大 SNR が同程度になるよう設計した結果であり、提案法では最大入力信号振幅が約 1.5dB 向上することがわかる。しかしながらより高次の変調器においても優秀と考えられる最適設計アルゴリズムであるがパラメータの全探索が不可能なため最適解であることの検証手法に課題を残した。



(a) 最大入力信号振幅での比較

(b) 最大 SNR での比較

図 1：設計結果の比較

(3) 実装における問題点：性能評価を行う変調器 (DUT) の出力 1 ビット信号を FPGA に取り込みデータ蓄積および転送用デジタル回路部分を FPGA 上に実装しネットワークを経由して接続した PC 上で解析を行う手法での問題点は、DUT に入力するアナログ正弦波としてどれだけ高精度、低雑音の発振器を準備できるかが鍵であった。発振器から発生する雑音や電源電圧の高調波などは性能評価を行う変調器からもそのまま出力されてしまい、DUT で発生する雑音や高調波と区別がつかないためである。また市販の発振器ではどのような高価な機器を用いても精度として 16 ビット程度が限界であり、さらなる精度向上のために別途アナログ回路を追加すれば、追加した回路から発生する雑音や信号を伝播するケーブルに混入する雑音などの問題を抱えることになり、また測定信号の可変性などへの柔軟な対応が困難になる。そこで FPGA 上にデジタル回路により構成された DDS による理想発振器を実現し、このデジタル正弦波信号から完全デジタル変調器を用いて 1 ビット信号を生成し、さらに 1 ビット信号の振幅可変装置等を備えることにより、DUT への入力信号に 1 ビット信号を用いた変調器の評価システムの実装を行った。FPGA 上に実装した DDS から生成される正弦波の周波数や振幅可変装置の制御は FPGA を通してすべてソフトウェア上で実現することで、測定信号の可変性に柔軟に対応することができる。また PC 上のソフトウェアにより、記録、1 ビット信号の測定 (時間軸上での計測)、FFT を用いた周波数スペクトルの測定 (周波数軸上での計測) およびこれらの結果からの DUT の性能評価を SNR やダイナミックレンジなどで数値化する仕組みを実装した。さらに FPGA 上の完全デジタル変調器についても性能評価を行い、従来手法の高価なアナログ正弦波発振器を用いた評価方法と同等の安定性を持ったシステムであることを示すことができた。システムの概観を図 2 に示す。性能評価を行う DUT を実装した基板および DUT を動作させる電源以外には、FPGA が実装された評価ボードおよび自作デジタル回路ボードと PC のみを用いており、高価な高精度アナログ発振器等のアナログ回路を一切用いない、低コストである 1 ビット信号を用いた変調器の評価システムが実現できていることがわかる。このシステムを応用することによって開発した 1 ビット信号処理回路の評価が可能になる。今回実験した DUT を実装した基板においては実装上の工夫により変調器 IC の性能が 17 ビット以上あることが図 3 のグラフからも確認できる。ただし変調器 IC の種類ごとに低雑音化するための実装上の工夫が必要であるため、この検討については引き続き実施する必要がある。

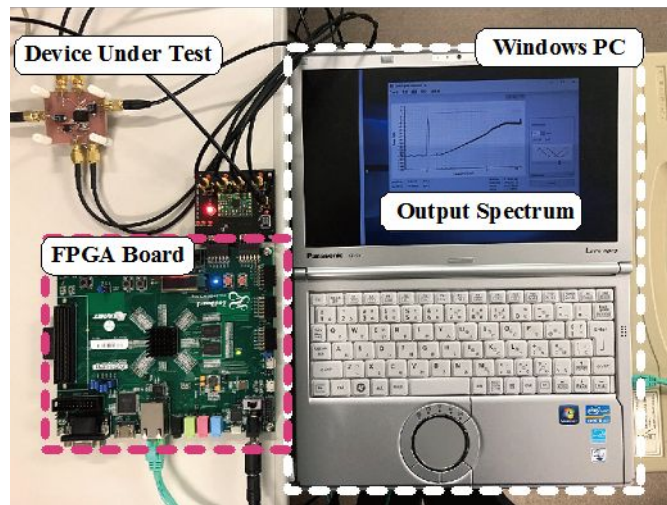


図 2 : 1 ビット信号を用いた 変調器評価システムの概観

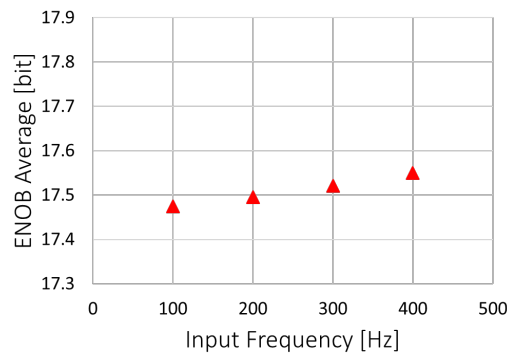


図 3 : 実験した 変調器の性能評価結果

5 . 主な発表論文等

〔雑誌論文〕(計 3 件)

Yoshiaki Otsu, Junya Hattori, Satoshi Hirano, Tomio Goto, High-Precision Evaluation System Using High-Order Digital Modulator for Digital Audio System, Consumer Electronics (GCCE), 2018 IEEE 7th Global Conference on, 査読有, 2018, pp.499-500
DOI: 10.1109/GCCE.2018.8574658

Kenta Tsuge, Yoshiaki Otsu, Satoshi Hirano, Tomio Goto, Evaluation system for digital audio system under variable conditions, Consumer Electronics (GCCE), 2017 IEEE 6th Global Conference on, 査読有, 2017, pp. 1-2
DOI: 10.1109/GCCE.2017.8229310

Kenta Tsuge, Kazuya Okuma, Satoshi Hirano, Tomio Goto, Evaluation Method by High-Speed 1-Bit Stream for Digital Audio System, Consumer Electronics, 2016 IEEE 5th Global Conference on, 査読有, 2016, pp.1-2
DOI: 10.1109/GCCE.2016.7800457

〔学会発表〕(計 9 件)

Yoshiaki Otsu, Junya Hattori, Satoshi Hirano, Tomio Goto, High-Precision Evaluation System Using High-Order Digital Modulator for Digital Audio System, IEEE 7th Global Conference on Consumer Electronics (GCCE2018), 2018

服部 純也, 平野 智, 後藤 富朗, 1bit 信号処理によるリソース効率化を目的とした周波数サンプリングフィルタの設計手法, 電気・電子・情報関係学会東海支部連合大会, 2018
浜口 祐弥, 吉野 友弥, 平野 智, 後藤 富朗, 1 ビット信号処理を用いた超音波距離推定の高速化, 電気・電子・情報関係学会東海支部連合大会, 2018

Kenta Tsuge, Yoshiaki Otsu, Satoshi Hirano, Tomio Goto, Evaluation system for digital audio system under variable conditions, IEEE 6th Global Conference on Consumer

Electronics、2017

世古 潤平, 平野 智, 後藤 富朗、遺伝的アルゴリズムによる 変調器の最適設計手法
実装を考慮した有効性の検討、電子情報通信学会ソサイエティ大会、2017

大津 慶明, 柘植 健太, 平野 智, 後藤 富朗、FPGA を用いた 変調器のリアルタイム評
価システムの GUI の改善、電子情報通信学会ソサイエティ大会、2017

柘植 健太, 大津 慶明, 平野 智, 後藤 富朗、任意周波数条件を設定可能な 変調器の
1 ビット評価手法、電気・電子・情報関係学会東海支部連合大会、2017

Kenta Tsuge, Kazuya Okuma, Satoshi Hirano, Tomio Goto、Evaluation Method by High-Speed
1-Bit Stream for Digital Audio System、IEEE 5th Global Conference on Consumer
Electronics、2016

世古 潤平, 平野 智, 後藤 富朗、有効な探索を優先した遺伝的アルゴリズムによる 変
調器の最適設計手法、電子情報通信学会ソサイエティ大会、2016

〔図書〕(計 0 件)

〔産業財産権〕

出願状況 (計 0 件)

名称:

発明者:

権利者:

種類:

番号:

出願年:

国内外の別:

取得状況 (計 0 件)

名称:

発明者:

権利者:

種類:

番号:

取得年:

国内外の別:

〔その他〕

ホームページ等

6 . 研究組織

(1)研究分担者

研究分担者氏名:

ローマ字氏名:

所属研究機関名:

部局名:

職名:

研究者番号 (8 桁):

(2)研究協力者

研究協力者氏名:

ローマ字氏名:

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。