

## 科学研究費助成事業 研究成果報告書

令和 2 年 6 月 11 日現在

機関番号：82401

研究種目：基盤研究(B) (一般)

研究期間：2017～2019

課題番号：17H01706

研究課題名(和文)高性能計算に革新をもたらす非ノイマン型FPGAオーバーレイアーキテクチャの創出

研究課題名(英文)Creation of non-Neumann FPGA Overlay Architecture for Innovating HPC

研究代表者

佐野 健太郎 (Sano, Kentaro)

国立研究開発法人理化学研究所・計算科学研究センター・チームリーダー

研究者番号：00323048

交付決定額(研究期間全体)：(直接経費) 14,400,000円

研究成果の概要(和文)：性能向上が鈍化しつつあるノイマン型アーキテクチャに代わりスケーラブルな次世代の高性能計算機システムを実現するために、回路再構成可能半導体であるFPGAを高度に利用するための非ノイマン型オーバーレイアーキテクチャとその基盤技術を創出した。FPGAクラスタを試作し、ハードウェア基盤とソフトウェア基盤を構築すると共に計算問題をデータフロー回路として実装するための高位合成コンパイラを開発した。幾つかの計算問題に対し、パイプライン方式を適用し性能がFPGA数に応じて向上することを示した。これは、低電力なFPGAにより高性能かつスケーラブルな計算が実現できることを実証するものである。

研究成果の学術的意義や社会的意義

性能向上が鈍化しつつあるノイマン型アーキテクチャに代わるものとして、回路再構成型のデータフロー計算モデルの有望性を最先端の大規模FPGAによる試作を通じて実証したことは、計算機アーキテクチャの新たな方向性を示すものとして学術的に意義深い。また、昨今学術分野や産業分野において、国内外でFPGAによるデータセンター利用や高性能計算への応用が注目されているが、それらについてアーキテクチャレベルから検討を行った本研究は、データフロー計算とFPGAによる回路再構成技術が社会問題を解決するための計算基盤となり得るための基礎的研究とも言えるものであり、社会的にも意味がある。

研究成果の概要(英文)：We have developed fundamental technologies of non-Neumann overlay architecture to exploit FPGAs, which are circuit reconfigurable semiconductor devices, in order to achieve next-generation HPC systems instead of Neumann architectures which are slowing down in performance improvement. With a prototype of FPGA cluster, we have constructed its hardware and software framework, and developed a high-level synthesis compiler for computing problems to be implemented as data-flow circuits on FPGAs. We showed that a pipelining method can increase performance of several computing problems according to the number of FPGAs. This demonstrates that relatively low-power FPGAs can achieve high-performance and scalable computing.

研究分野：計算機アーキテクチャ

キーワード：オーバーレイアーキテクチャ FPGA 非ノイマン型 データフロー 高位合成 高性能計算 FPGAシェル

## 1. 研究開始当初の背景

2005 年前後にマイクロプロセッサのシングルコア性能が頭打ちとなって以降、複数のコアを搭載するマルチコア・メニーコアアーキテクチャが主流となっている。しかしながら、命令流に基づきメモリ階層から読み出したデータを命令パイプラインに流すことで演算を繰り返し実行するというフォン・ノイマン型アーキテクチャに基づくこれらのプロセッサは、近年、その性能向上が鈍化している。これは、演算サイクル・制御サイクルをベースとしたノイマン型アーキテクチャと、それを並列化したメニーコアアーキテクチャそのものが持つ欠点に起因する。

半導体技術の微細化の進展により、チップ上に数十億以上ものトランジスタを集積することが可能である。しかしながら、これによりチップ上により多くのコアから成るメニーコアプロセッサを実現できたとしても、オンチップやオフチップのデータ移動遅延が減少するどころかむしろ相対的に増加するために、本質的に、実効性能の向上が困難となる。各コアはノイマン型アーキテクチャによるプロセッサであり、命令実行を繰り返すための演算サイクルと、条件分岐により実行する命令を変更するための制御サイクルを実行するためのステートマシンである。しかしながら、その高速化にはレジスタ等のメモリ要素の動作遅延や配線遅延の短縮が必要となり、原理的に限界がある。また、ノイマン型プロセッサに導入されているキャッシュメモリや分岐予測機構は、本来演算に使用できたかもしれないハードウェア資源を無駄に消費し、面積や電力あたりの性能を大幅に低下させている。加えて、効率の悪化したシングルコア性能向上に代わり導入されたメニーコア方式は、オフチップメモリの帯域不足や遅延の問題、さらにオンチップであってもコア間のデータ移動の非効率さのために、これ以上コアを増加させても性能向上率は低下する一方である。

さらに悪いことに、これらの問題は、マルチコア化されたオンチップに限定されず、多数のプロセッサを相互接続した並列計算機でも同様に起こり得る。システムが大規模すればする程、ネットワークの遅延増と帯域不足の問題が顕在化し、演算サイクル・制御サイクルをベースとした計算モデルに頼る以上は大規模計算機システムをスケーラブルにし続けることは困難である。このような問題を本質的に解決するには、ノイマン型に代わり、演算および制御のサイクルを極力減らした計算モデルとそのためのアーキテクチャが必要であり、高性能計算のパラダイムシフトが求められている。

## 2. 研究の目的

本研究では、性能向上が鈍化する CPU や GPU 等のノイマン型アーキテクチャに代わり低電力かつスケーラブルな次世代の高性能計算機システムを実現するために、回路再構成可能半導体である FPGA を高度に利用するための非ノイマン型オーバーレイアーキテクチャとその基盤技術を創出する。多数の FPGA を密結合した FPGA クラスタ上にデータフロー計算モデルに基づく様々な専用計算ハードウェアを実現するための仮想アーキテクチャ（オーバーレイアーキテクチャ）を設計すると共に、アルゴリズムを複数 FPGA に跨るデータフロー回路に実装するための高位合成コンパイラを開発する。様々な計算アプリケーションを実行可能な FPGA クラスタ試作機とそのための基盤ハードウェアおよびソフトウェアを構築し、従来と比べて、提案方式が高性能かつスケーラブルな計算機システムを実現可能であることを実証する。

## 3. 研究の方法

データ移動の遅延が相対的に増加しつつもシステムレベルで高集積化が可能との条件の下でハードウェア資源を効率良く利用するためには、以下の要件を満たす計算モデルとアーキテクチャが必要と考えられる。

- (1) 演算・制御サイクルを極力排除
- (2) 性能がデータ移動の遅延に寛容
- (3) 細粒度から粗粒度まで自然な並列性を有すると共に様々なデータ移動を実現可

本研究では、これらを満たす計算モデルとして、データフローに着目する。データフロー計算モデルは、演算ノードが必要なデータの到着をもって発火し局所的に演算を行うことから、上記 1,2,3 の要件を本質的に満たしている。特に、多量のデータがデータフローを流れながら計算されるパイプライン処理は 2 を実現する上で不可欠であり、データ移動の遅延が大きくともスループットを高めることが可能である。

本研究課題では、様々な計算問題を専用の準静的データフローマシンとして複数の FPGA 上に実装するのに適した FPGA オーバーレイアーキテクチャを明らかにすると共に、計算アルゴリズムを複数 FPGA に分散した形でデータフローハードウェア化するためのコンパイル方式の確立を目指す。特に、複数の FPGA を相互に接続する結合網のトポロジーや FPGA の持つ外部メモリの分散・共有方式を検討しながら、メモリシステム、ネットワークルータ、ホストプロセッサとのインタフェースといった計算問題毎に不変の「シェル」と呼ばれる部分と、計算問題毎に回路を書き換える「再構成部分」から成る FPGA オーバーレイアーキテクチャをハードウェア基盤として設計する(図 1)。また、これらを制御するためのソフトウェア基盤に加え、再構成部分のハードウェアを抽象度の高いアルゴリズム記述から自動生成するコンパイラを開発する。さらに、既

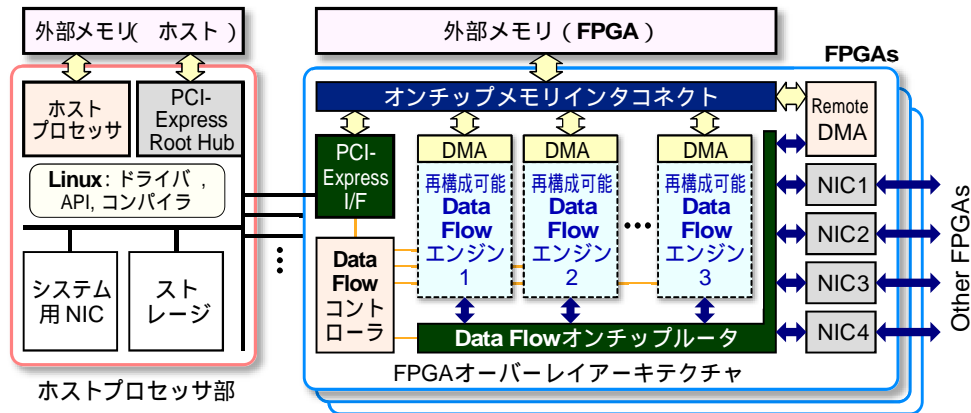


図1 FPGA クラスタノードとデータフロー用オーバーレイアーキテクチャ (OVA) の例

存の C や FORTRAN で書かれたソフトウェアを大きな改変無しに DFM 化するための処理系の開発に取り組む。以上を通じて、実際の高性能計算アプリケーションが動作するシステムを試作実装して性能評価を行うことにより、提案方式の有効性について定量的な知見を得る。

#### 4. 研究成果

本研究では、次世代の高性能計算機を実現するために、回路再構成可能半導体である FPGA を利用するための非ノイマン型オーバーレイアーキテクチャとその基盤技術の創出を目的として、FPGA クラスタ上において対象計算毎に専用ハードウェアを構成して計算を実現するための仮想アーキテクチャ (オーバーレイアーキテクチャ) を設計すると共に、アルゴリズムをデータフロー回路として実装するための高位合成コンパイラの開発を行った。

FPGA オーバーレイアーキテクチャ (OVA) に関しては、まずその概念設計として、計算アルゴリズムをデータフローグラフ (DFG) 化しそれを回路再構成によりデータフロー (DF) エンジンとしてハードウェアにマッピングする計算モデルやその制御方式、および再構成部分と固定ハード間の機能分割について検討を行った。次に、OVA を実装するフレームワークとして、固定ハードである「FPGA シェル」の設計を行った。最後に、ホストプロセッサ部からシェルを制御するためのドライバ、API、オブジェクトライブラリから構成される処理系の仕様や機能設計を行った。また、DF エンジンを生成する高位合成コンパイラの仕様策定に向けて、多重ループにより書かれたステンシル計算および多体問題計算を対象計算問題として選んだ上で、その調査を行った。これに基づき、データフローマシンの基本計算モデルやコンパイラへ入力する言語仕様の検討を行った。

次に、DFG として回路化した計算問題を FPGA OVA 上において実行するための基盤システムとして、FPGA クラスタの設計と試作を行った。FPGA クラスタそのものとしては、高速通信インタフェースを複数有する最新世代の大規模 FPGA ボードを複数導入し、FPGA 間を直結する試作システムを構築した。また、FPGA クラスタのハードウェア基盤として、DF エンジンを組み込んで計算を行うことのできる FPGA シェルの開発を行った。特に、FPGA を相互に接続する高速シリアル通信路の試作実装と、それをを用いて構築する 2D トーラス網の設計を行った。FPGA クラスタのソフトウェア基盤としては、FPGA シェルのためのシステムソフトウェアの開発に加えて、データフロー (DF) 高位合成コンパイラの開発を行った。コンパイラに関しては、特に、FPGA シェルに組み込めるようなモジュールを生成するバックエンドを実装した。また、ループ中で配列参照として表現されたメモリ参照を解析し、計算モジュールに渡すストリームデータをハードウェア処理に適した順番に並べ替えるような変換を行うフロントエンドを試作した。

これらのハードウェアおよびソフトウェア基盤を用いて、FPGA クラスタ試作機上に、DF コンパイラが出力した DF エンジンを組込んで実際に高性能計算が可能なシステムを構築した。効率の良い FPGA 間通信を実現するためのフロー制御モジュールを開発し、利用可能とした。また、津波シミュレーションなどのステンシル計算や多体問題計算に対し性能を FPGA 数に応じて向上させるパイプライン方式を適用し、FPGA クラスタでの試作実装と性能モデル構築を通じてその性能評価を行った。その結果、GPU 等と比べて低電力な FPGA により高性能かつスケラブルな計算が実現できることを実証した。

以上に加え、アプリケーションの参照パターンに応じて効率良くデータを供給し計算結果をメモリへ書き戻すためのカスタム DMA コントローラを、簡潔なメモリアクセス記述から高位合成を用いて自動合成する方式を開発した。様々な転送負荷により性能を評価し、理論的上限の 88% 程度の帯域が得られることを確認した。また、複数 FPGA を接続するのに必要なクロスバスイッチの機能を動的再構成により実現する手法を提案し、その効果を実験で評価した。

一方、様々な大きさのサブタスクをノードとして持つデータフローグラフを FPGA クラスタ上で実行するような状況を想定し、そのためのランタイムシステムの性能をモデル化し、動的負荷

分散による性能向上を推定した。また、FPGA クラスタのように多様な計算資源を搭載するシステムに対し耐障害性を実現する方法として、エネルギー効率の点で適切なチェックポイントリング手法の検討を行った。さらに、従前は良しとされてきたメモリ参照の局所化は一部のメモリコントローラの負荷を高めて却って性能を低下させる可能性があるとの発見の下で、局所性と負荷分散の両方を考慮したタスク配置手法を提案し、MPI または OpenMP による並列化において性能が向上することを明らかにした。また、タスク依存グラフ中のクリティカルパス上にあるタスクの実行を優先する実行時環境を構築し、性能向上の定量的評価を行った。

以上により、本研究の成果として、FPGA シェルやデータフロー高位合成コンパイラ、その他のソフトウェア・ハードウェア基盤から成る FPGA クラスタ試作を通じ、FPGA を利用するための非ノイマン型オーバーレイアーキテクチャとその基盤技術を創出することができた。また、いくつかの計算アプリケーションを用いた評価により、提案方式が高性能かつスケーラブルな計算機システムを実現可能であることを示すことができた。これらは、国内外の産業分野および学術分野において FPGA への注目が広がる中、従来のノイマン型メニーコアアーキテクチャに代わる高性能計算アーキテクチャの有望性を示す貴重なものである。

## 5. 主な発表論文等

〔雑誌論文〕 計66件（うち査読付論文 41件 / うち国際共著 0件 / うちオープンアクセス 4件）

1. 著者名 上野知洋, 佐野 健太郎	4. 巻 103(4)
2. 論文標題 FPGAクラスタとその相互結合網の研究動向	5. 発行年 2020年
3. 雑誌名 電子情報通信学会誌	6. 最初と最後の頁 421-425
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antoniette Mondigo, Tomohiro Ueno, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Comparison of direct and indirect networks for high-performance FPGA clusters	5. 発行年 2020年
3. 雑誌名 LNCS Reconfigurable Computing: Architectures, Tools, and Applications	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Yutaka WATANABE, Jinpil LEE, Kentaro SANO, Taisuke BOKU, and Mitsuhsa SATO	4. 巻 -
2. 論文標題 Design and Preliminary Evaluation of OpenACC Compiler for FPGA with OpenCL and Streaming Processing DSL	5. 発行年 2020年
3. 雑誌名 Proceedings of IXPUG, in conjunction with HPC Asia	6. 最初と最後の頁 6 pages
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Tomohiro Ueno, Takaaki Miyajima, Antoniette Mondigo, Kentaro Sano	4. 巻 -
2. 論文標題 Hybrid Network Utilization for Efficient Communication in a Tightly Coupled FPGA Cluster	5. 発行年 2019年
3. 雑誌名 Proceedings of 2019 International Conference on Field-Programmable Technology (FPT)	6. 最初と最後の頁 363-366
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Yuichi KAWAMATA, Tomohiro KIDA, Yuichiro SHIBATA, and Kentaro SANO	4. 巻 -
2. 論文標題 Crossbar implementation with partial reconfiguration for stream switching applications on an FPGA	5. 発行年 2019年
3. 雑誌名 Proceedings of ParaFPGA2019: Parallel Computing with FPGAs, A mini-symposium held in conjunction with the ParCo2019 conference	6. 最初と最後の頁 10 pages
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Jens Huthmann, Shin Abiko, Artur Podobas, Kentaro Sano and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Scaling performance for N-Body Stream Computation with a ring of FPGAs	5. 発行年 2019年
3. 雑誌名 Proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART)	6. 最初と最後の頁 6 pages
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takaaki Miyajima, Tomoya Hirao, Naoya Miyamoto, Jeongdo Son and Kentaro Sano	4. 巻 -
2. 論文標題 A software bridged data transfer on a FPGA cluster by using pipelining and InfiniBand verbs	5. 発行年 2019年
3. 雑誌名 Proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART)	6. 最初と最後の頁 6 pages
掲載論文のDOI (デジタルオブジェクト識別子) DOI: 10.1145/3337801.3337808	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antionette Mondigo, Tomohiro Ueno, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 E102-D(5)
2. 論文標題 Scalability Analysis of Deeply Pipelined Tsunami Simulation with Multiple FPGAs	5. 発行年 2019年
3. 雑誌名 IEICE Transactions on Information and Systems(Special Section on Reconfigurable Systems)	6. 最初と最後の頁 1029-1036
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Atsushi Koshiba, Kouki Watanabe, Takaaki Miyajima, and Kentaro Sano	4. 巻 -
2. 論文標題 Performance Evaluation and Power Analysis of Teraflop-scale Fluid Simulation with Stratix 10 FPGA	5. 発行年 2020年
3. 雑誌名 Proceedings of 28th ACM/SIGDA International Symposium on Field-Programmable Gate Arrays (FPGA2020)	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takaaki Miyajima, Tomohiro Ueno, Atsushi Koshiba, Jens Huthmann, Kentaro Sano	4. 巻 -
2. 論文標題 High-Performance Custom Computing with FPGA Cluster as an Off-loading Engine	5. 発行年 2020年
3. 雑誌名 Proceedings of HPCAsia2020	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Atsushi Koshiba, Kentaro Sano	4. 巻 -
2. 論文標題 System Software Support for Fast and Flexible Task Management on a Large-scale FPGA cluster	5. 発行年 2020年
3. 雑誌名 Proceedings of HPCAsia2020	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Mulya Agung, Muhammad Alfian Amrizal, Ryusuke Egawa, and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 An Automatic MPI Process Mapping Method Considering Locality and Memory Congestion on NUMA Systems	5. 発行年 2019年
3. 雑誌名 IEEE 13th International Symposium on Embedded Multicore/Many-core Systems-on-Chip (IEEE MCSoc-2019)	6. 最初と最後の頁 17-24
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Hiroyuki Takizawa, Shinji Shiotsuki, Naoki Ebata and Ryusuke Egawa	4. 巻 -
2. 論文標題 An OpenCL-like Offload Programming Framework for SX-Aurora TSUBASA	5. 発行年 2019年
3. 雑誌名 The 20th International Conference on Parallel and Distributed Computing, Applications and Technologies (PDCAT 2019)	6. 最初と最後の頁 285-291
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Suhang Jiang, Mulya Agung, Ryusuke Egawa and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Task Priority Control for the HPX Runtime System	5. 発行年 2020年
3. 雑誌名 2020 IEEE International Parallel & Distributed Processing Symposium Workshops	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Naoki Ebata, Ryusuke Egawa, Yoko Isobe, Ryoji Takaki and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Automatically Avoiding Memory Access Conflicts on SX-Aurora TSUBASA	5. 発行年 2020年
3. 雑誌名 2020 IEEE International Parallel & Distributed Processing Symposium Workshops	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Mulya Agung, Muhammad Alfian Amrizal, Ryusuke Egawa and Hiroyuki Takizawa	4. 巻 8(1)
2. 論文標題 DeLoc: A Locality and Memory Congestion-aware Task Mapping Method for Modern NUMA Systems	5. 発行年 2019年
3. 雑誌名 IEEE Access	6. 最初と最後の頁 6937-6953
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ACCESS.2019.2963726	査読の有無 有
オープンアクセス オープンアクセスとしている(また、その予定である)	国際共著 -



1. 著者名 Mulya Agung, Muhammad Alfian Amrizal, Ryusuke Egawa and Hiroyuki Takizawa	4. 巻 7(1)
2. 論文標題 Online MPI Process Mapping for Coordinating Locality and Memory Congestion on NUMA Systems	5. 発行年 2020年
3. 雑誌名 Supercomputing Frontiers and Innovations	6. 最初と最後の頁 71-90
掲載論文のDOI (デジタルオブジェクト識別子) 10.14529/jsfi200104	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Naofumi Yoshinaga, Ryo Kamasaka, Yuichiro Shibata, Kiyoshi Oguri	4. 巻 993
2. 論文標題 Pipelined FPGA Implementation of a Wave-Front-Fetch Graph Cut System	5. 発行年 2019年
3. 雑誌名 Advances in Intelligent Systems and Computing	6. 最初と最後の頁 430-441
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.1007/978-3-030-22354-0_38	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Shota Fukui, Yuichi Kawamata, Yuichiro Shibata	4. 巻 993
2. 論文標題 A Self-partial Reconfiguration Framework with Configuration Data Compression for Intel FPGAs	5. 発行年 2019年
3. 雑誌名 Advances in Intelligent Systems and Computing	6. 最初と最後の頁 442-452
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.1007/978-3-030-22354-0_39	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Tomohiro Kida, Yuichi Kawamata, Yuichiro Shibata, Kentaro Sano	4. 巻 -
2. 論文標題 A High Level Synthesis Approach for Application Specific DMA Controllers	5. 発行年 2019年
3. 雑誌名 Proceedings of the International Conference on ReConfigurable Computing and FPGAs (ReConFig)	6. 最初と最後の頁 2 pages
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.1109/ReConFig48160.2019.8994725	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Yuichi Kawamata, Tomohiro Kida, Yuichiro Shibata, Kentaro Sano	4. 巻 36
2. 論文標題 Crossbar Implementation with Partial Reconfiguration for Stream Switching Applications on an FPGA	5. 発行年 2020年
3. 雑誌名 Advances in Parallel Computing	6. 最初と最後の頁 721-730
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.3233/APC200102	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 土方 康平, 上野 知洋, 江川 隆輔, 滝沢 寛之, 佐野 健太郎	4. 巻 119(373)
2. 論文標題 ベクトルプロセッサからFPGA へのタスクオフロードに関する一考察	5. 発行年 2020年
3. 雑誌名 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法	6. 最初と最後の頁 7-11
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 小柴 篤史, 佐野 健太郎	4. 巻 -
2. 論文標題 サーバレスコンピューティングにおけるハードウェアアクセラレータ仮想化機構の初期検討	5. 発行年 2019年
3. 雑誌名 第31回コンピュータシステム・シンポジウム(ComSys2019)予稿集	6. 最初と最後の頁 2 pages
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Jens Huthmann, Auter Podobas, Takaaki Miyajima, Atsushi Koshiba, and Kentaro Sano	4. 巻 119(208)
2. 論文標題 Multi-threaded High-Level Synthesis for Bandwidth-intensive Application	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法	6. 最初と最後の頁 51-56
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 上野 知洋, 佐野 健太郎, 土方 康平, 滝沢 寛之	4. 巻 119(18)
2. 論文標題 RDMAを用いた密結合FPGAクラスタのメモリ間通信性能	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 7-10
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 江端 直樹, 江川 隆輔, 磯部 洋子, 高木 亮治, 滝沢 寛之	4. 巻 2019-HPC-170(17)
2. 論文標題 NEC SX-Aurora TSUBASAにおけるバンク競合の回避に関する一検討	5. 発行年 2019年
3. 雑誌名 第170回ハイパフォーマンスコンピューティング研究発表会 情報処理学会研究報告	6. 最初と最後の頁 1-7
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 福井頌太, 川俣裕一, 柴田裕一郎	4. 巻 119(18)
2. 論文標題 メモリ利用効率の良い自己動的再構成機構の検討	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 23-27
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 吉永直史, 釜坂僚, 柴田裕一郎, 小栗清	4. 巻 119(18)
2. 論文標題 パイプライン型Wave-Front-FetchグラフカットシステムのFPGA実装	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 91-96
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antionette Mondigo, Tomohiro Ueno, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 E102-D(5)
2. 論文標題 Scalability Analysis of Deeply Pipelined Tsunami Simulation with Multiple FPGAs	5. 発行年 2019年
3. 雑誌名 IEICE Transactions on Information and Systems(Special Section on Reconfigurable Systems)	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Jinpil Lee, Tomohiro Ueno, Mitsuhsa Sato, and Kentaro Sano	4. 巻 -
2. 論文標題 High-productivity Programming and Optimization Framework for Stream Processing on FPGA	5. 発行年 2018年
3. 雑誌名 Proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART)	6. 最初と最後の頁 6 pages
掲載論文のDOI (デジタルオブジェクト識別子) 10.1145/3241793.3241798	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antionette Mondigo, Kentaro Sano, and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Enhancing Memory Bandwidth in a Single Stream Computation with Multiple FPGAs	5. 発行年 2018年
3. 雑誌名 Proceedings of International Conference on Field-Programmable Technology (FPT'18)	6. 最初と最後の頁 3 pages
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takaaki Miyajima, Tomohiro Ueno, and Kentaro Sano	4. 巻 -
2. 論文標題 Stream Computing of Lattice-Boltzmann Method on Intel Programmable Accelerator Card	5. 発行年 2018年
3. 雑誌名 Fourth International Workshop on Heterogeneous High-performance Reconfigurable Computing (H2RC'18)	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 上野知洋, 佐野 健太郎, 土方 康平, 滝沢寛之	4. 巻 -
2. 論文標題 RDMAを用いた密結合FPGAクラスタのメモリ間通信性能	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 渡部 裕, 李 珍泌, 佐野 健太郎, 朴 泰祐, 佐藤 三久	4. 巻 2019-HPC-168()
2. 論文標題 FPGAへのオフロード最適化のためのSPGenとOpenCLの統合の検討	5. 発行年 2019年
3. 雑誌名 第168回ハイパフォーマンスコンピューティング研究発表会 情報処理学会研究報告	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 宮島 敬明, イェンス ハットマン, 佐野 健太郎	4. 巻 118(432)
2. 論文標題 Lattice-Boltzmann Method のIntel Programmable Accelerator Card への実装と評価	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 125-130
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 木田 智大, 川保 裕一, 柴田 裕一郎, 佐野 健太郎	4. 巻 118(432)
2. 論文標題 データフロー型計算アプリケーション用DMACの高位合成による自動設計	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 95-99
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 川俣 裕一, 木田 智大, 柴田 裕一郎, 佐野 健太郎	4. 巻 118(432)
2. 論文標題 FPGA上での部分再構成を使用したストリーム向けクロスバの実装と検証	5. 発行年 2019年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 113-118
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 李 珍泌, 上野 知洋, 佐藤 三久, 佐野 健太郎	4. 巻 2018-HPC-167(12)
2. 論文標題 ストリーム計算ハードウェアコンパイラSPGenのためのPolyhedral Model を用いたループスケジュール最適化	5. 発行年 2018年
3. 雑誌名 第167回ハイパフォーマンスコンピューティング研究発表会 情報処理学会研究報告	6. 最初と最後の頁 1-6
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 高木 雄介, 渡邊 実, 佐野 健太郎	4. 巻 118(340)
2. 論文標題 ロボット制御アルゴリズムのFPGAへの実装	5. 発行年 2018年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 55-60
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 上野知洋, 土方康平, 佐野健太郎	4. 巻 118(215)
2. 論文標題 大規模FPGA クラスタのためのRDMA 通信機構	5. 発行年 2018年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 49-54
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ryo Kamasaka, Yuichiro Shibata, Kiyoshi Oguri	4. 巻 -
2. 論文標題 An FPGA-oriented Graph Cut Algorithm for Accelerating Stereo Vision	5. 発行年 2018年
3. 雑誌名 Proceedings of the 2018 International Conference on ReConFigurable Computing and FPGAs (ReConFig)	6. 最初と最後の頁 6 pages
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/RECONFIG.2018.8641737	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Xiong Xiao, Mulya Agung, Muhammad Alfian Amrizal, Ryusuke Egawa and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Investigating the Effects of Dynamic Thread Team Size Adjustment for Irregular Applications	5. 発行年 2018年
3. 雑誌名 The Sixth International Symposium on Computing and Networking (CANDAR)	6. 最初と最後の頁 76-84
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Muhammad Alfian Amrizal and Pei Li and Mulya Agung and Ryusuke Egawa and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 A Failure Prediction-Based Adaptive Checkpointing Method with Less Reliance on Temperature Monitoring for HPC Applications	5. 発行年 2018年
3. 雑誌名 IEEE International Conference on Cluster Computing (CLUSTER2018)	6. 最初と最後の頁 512-523
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antoniette Mondigo and Kentaro Sano and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 Performance Estimation of Deeply Pipelined Fluid Simulation on Multiple FPGAs with High-speed Communication Subsystem	5. 発行年 2018年
3. 雑誌名 2018 IEEE 29th International Conference on Application-specific Systems, Architectures and Processors (ASAP)	6. 最初と最後の頁 4 pages
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/ASAP.2018.8445100	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kohei Nagasu, Kentaro Sano, Fumiya Kono, and Naohito Nakasato	4. 巻 106
2. 論文標題 FPGA-based Tsunami Simulation: Performance Comparison with GPUs, and Roofline Model for Scalability Analysis	5. 発行年 2017年
3. 雑誌名 Journal of Parallel and Distributed Computing (JPDC)	6. 最初と最後の頁 153-169
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.1016/j.jpdc.2016.12.015	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Tomohiro Ueno, Kentaro Sano, and Satoru Yamamoto	4. 巻 10(3)
2. 論文標題 Memory Bandwidth Compressor for FPGA-based High-Performance Custom Stream Computation	5. 発行年 2017年
3. 雑誌名 ACM Transactions on Reconfigurable Technology and Systems (TRETS)	6. 最初と最後の頁 22 pages
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.1145/3053688	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kentaro Sano and Satoru Yamamoto	4. 巻 28(10)
2. 論文標題 FPGA-based Scalable and Power-Efficient Fluid Simulation using Floating-Point DSP Blocks	5. 発行年 2017年
3. 雑誌名 IEEE Transactions on Parallel and Distributed Systems (TPDS)	6. 最初と最後の頁 2823-2837
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.1109/TPDS.2017.2691770	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Kentaro Sano, Shin Abiko, and Tomohiro Ueno	4. 巻 -
2. 論文標題 FPGA-based Stream Computing for High-Performance N-Body Simulation using Floating-Point DSP Blocks	5. 発行年 2017年
3. 雑誌名 Proceedings of the International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART)	6. 最初と最後の頁 6 pages
掲載論文のDOI (デジタルオブジェクト識別子) DOI:10.1145/3120895.3120909	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -



1. 著者名 Antioniette Mondigo, Tomohiro Ueno, Daichi Tanaka, Kentaro Sano, and Satoru Yamamoto	4. 巻 -
2. 論文標題 Design and Scalability Analysis of Bandwidth-Compressed Stream Computing with Multiple FPGAs	5. 発行年 2017年
3. 雑誌名 Proceedings of the International Symposium on Reconfigurable Communication-centric Systems-on-Chip (ReCoSoC)	6. 最初と最後の頁 8 pages
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Tomohiro Ueno, Kentaro Sano, and Takashi Furusawa	4. 巻 -
2. 論文標題 Performance Analysis of Hardware-Based Numerical Data Compression on Various Data Formats	5. 発行年 2018年
3. 雑誌名 Proceedings of the Data Compression Conference (DCC)	6. 最初と最後の頁 345-354
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antioniette Mondigo, Tomohiro Ueno, Daichi Tanaka, Kentaro Sano, and Satoru Yamamoto	4. 巻 -
2. 論文標題 High-Performance Scalable Stream Computing with Multiple FPGAs	5. 発行年 2017年
3. 雑誌名 ハイパフォーマンスコンピューティングと計算科学シンポジウム予稿集 (HPCS2017)	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 安孫子 慎, 佐野健太郎, 上野 知洋	4. 巻 117(46)
2. 論文標題 浮動小数点DSP搭載FPGAを利用したストリーム計算に基づく高性能多体問題シミュレーション専用計算機	5. 発行年 2017年
3. 雑誌名 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法,	6. 最初と最後の頁 87-92
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 田中 大智, Antoniette Mondigo, 佐野 健太郎, 山本 悟	4. 巻 -
2. 論文標題 密結合FPGAクラスタによる並列流体計算の通信性能評価	5. 発行年 2017年
3. 雑誌名 第31回数値流体力学シンポジウム講演論文集	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 長州 航平, 佐野 健太郎, 山本 悟	4. 巻 -
2. 論文標題 FPGAを利用した津波シミュレーション専用計算機の資源割当て最適化と性能評価,	5. 発行年 2017年
3. 雑誌名 第31回数値流体力学シンポジウム講演論文集	6. 最初と最後の頁 1 page
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 田中 大智, Antoniette Mondigo, 佐野 健太郎, 山本 悟	4. 巻 117(379)
2. 論文標題 密結合FPGAクラスタのための直接網の設計と評価	5. 発行年 2018年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 71-76
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 長洲 航平, 佐野 健太郎	4. 巻 117(379)
2. 論文標題 FPGAによるデータフロー計算機におけるハードウェア資源割当て最適化	5. 発行年 2018年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 145-150
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Mulya Agung, Muhammad Alfian Amrizal, Kazuhiko Komatsu, Ryusuke Egawa, and Hiroyuki Takizawa	4. 巻 -
2. 論文標題 A Memory Congestion-aware MPI Process Placement for Modern NUMA Systems	5. 発行年 2017年
3. 雑誌名 the 24th IEEE International Conference on High Performance Computing, Data, and Analytics (HiPC2017)	6. 最初と最後の頁 10 pages
掲載論文のDOI (デジタルオブジェクト識別子) DOI: 10.1109/HiPC.2017.00026	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 R. Soejima, Y. Shibata, and K. Oguri	4. 巻 611
2. 論文標題 HLS-Based FPGA Acceleration of Building-Cube Stencil Computation	5. 発行年 2017年
3. 雑誌名 Advances in Intelligent Systems and Computing (AISC)	6. 最初と最後の頁 463-474
掲載論文のDOI (デジタルオブジェクト識別子) DOI: 10.1007/978-3-319-61566-0_42	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 A. Tahara, Y. Hayashida, T. T. Thu, Y. Shibata, and K. Oguri	4. 巻 611
2. 論文標題 Power Performance Analysis of FPGA-Based Particle Filtering for Realtime Object Tracking	5. 発行年 2017年
3. 雑誌名 Advances in Intelligent Systems and Computing (AISC)	6. 最初と最後の頁 451-462
掲載論文のDOI (デジタルオブジェクト識別子) DOI: 10.1007/978-3-319-61566-0_41	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 T. Manabe, Y. Shibata, and K. Oguri	4. 巻 -
2. 論文標題 FPGA Implementation of a Real-Time Super-Resolution System with a CNN Based on a Residue Number System	5. 発行年 2017年
3. 雑誌名 Proceedings of the International Conference on Field-Programmable Technology (FPT)	6. 最初と最後の頁 299-300
掲載論文のDOI (デジタルオブジェクト識別子) DOI: 10.1109/FPT.2017.8280165	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 T. T. Thu, J. Hamamura, R. Soejima, Y. Shibata, and K. Oguri	4. 巻 E100-A(7)
2. 論文標題 Comparative Evaluation of FPGA Implementation Alternatives for Real-Time Robust Ellipse Estimation based on RANSAC Algorithm	5. 発行年 2017年
3. 雑誌名 IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences	6. 最初と最後の頁 1409-1417
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 T. T. Thu, Y. Hayashida, A. Tahara, Y. Shibata, and K. Oguri	4. 巻 7(2)
2. 論文標題 Deep-pipelined FPGA Implementation of Real-time Object Tracking using a Particle Filter	5. 発行年 2017年
3. 雑誌名 International Journal of Networking and Computing (IJNC)	6. 最初と最後の頁 372-386
掲載論文のDOI (デジタルオブジェクト識別子) DOI: 10.15803/ijnc.7.2_372	査読の有無 有
オープンアクセス オープンアクセスとしている(また、その予定である)	国際共著 -

1. 著者名 R. Kamasaka, Y. Shibata, and K. Oguri	4. 巻 -
2. 論文標題 FPGA Implementation of a Graph Cut Algorithm for Stereo Vision	5. 発行年 2017年
3. 雑誌名 Proceedings of the International Symposium on Highly Efficient Accelerators and Reconfigurable Technologies (HEART)	6. 最初と最後の頁 14:1-14:6
掲載論文のDOI (デジタルオブジェクト識別子) DOI: 10.1145/3120895.3120907	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 釜坂 僚, 柴田 裕一郎, 小栗 清	4. 巻 117(46)
2. 論文標題 ステレオビジョン用グラフカットアルゴリズムのFPGA実装	5. 発行年 2017年
3. 雑誌名 電子情報通信学会リコンフィギャラブルシステム研究会 信学技法	6. 最初と最後の頁 50-56
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 眞邊 泰斗, 柴田 裕一郎, 小栗 清	4. 巻 117(46)
2. 論文標題 RNSベースのCNNを用いたリアルタイム超解像システムのFPGA実装	5. 発行年 2017年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 19-24
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 田原 あかね, 林田 与志樹, Theint Theint Thu, 柴田 裕一郎, 小栗 清	4. 巻 117(46)
2. 論文標題 FPGAによる物体追跡用パーティクルフィルタの高効率実装	5. 発行年 2017年
3. 雑誌名 電子情報通信学会リconfigラブルシステム研究会 信学技法	6. 最初と最後の頁 63-68
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

[学会発表] 計47件 (うち招待講演 25件 / うち国際学会 33件)

1. 発表者名 Kentaro Sano
2. 発表標題 Data-flow Compiler for Stream Computing Hardware on FPGA
3. 学会等名 Workshop on Large-scale Parallel Numerical Computing Technology (LSPANC) (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 Kentaro Sano
2. 発表標題 Networks of FPGA Cluster with High Flexibility of Resource Allocation
3. 学会等名 SC19 Booth talk of University of Tsukuba (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Kentarō Sano
2. 発表標題 May Pipelining Be with You
3. 学会等名 SC19 Panel:Reconfigurable Computing in HPC: Success Stories Today and Future? (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Kentarō Sano
2. 発表標題 FPGA Cluster as Off-loading Engine for Existing Machines
3. 学会等名 SC19 BOF:Reconfigurable/FPGA Clusters for High Performance Computing (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 佐野 健太郎
2. 発表標題 柔軟な資源割当てを可能とするFPGAクラスタシステムとそのネットワーク
3. 学会等名 第12回FPGAエクストリームコンピューティング (FPGAX12) (招待講演)
4. 発表年 2019年

1. 発表者名 Kentarō Sano
2. 発表標題 High-Performance Custom Computing with FPGA Cluster as Off-loading Engine for Supercomputers
3. 学会等名 11th International Symposium on Discovery, Fusion, Creation of New Knowledge by Multidisciplinary Computational Sciences (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 佐野 健太郎
2. 発表標題 FPGAを用いたカスタムコンピューティングと高性能計算の将来
3. 学会等名 第12回総合科学を考えるセミナー（東北大学）（招待講演）
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA Cluster as Off-loading Engine for Supercomputers
3. 学会等名 1st International Workshop on Reconfigurable High-Performance Computing (ReHPC), in conjunction with FPL（招待講演）（国際学会）
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA Cluster as Custom Computing Engine for Supercomputers
3. 学会等名 5th workshop on Programming Abstractions for Data Locality (PADAL)（招待講演）（国際学会）
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA-based High-Performance Custom Computing based Dataflow Approach
3. 学会等名 Workshop on Post Moore's Law HPC Computing in conjunction with ISC'19（招待講演）（国際学会）
4. 発表年 2019年

1. 発表者名 Kentarō Sano
2. 発表標題 Stratix10 FPGA Cluster as Off-loaded Custom Computing Engine for Supercomputers
3. 学会等名 Workshop of Intel eXtreme Performance Users Group (IXPUG) in conjunction with ISC'19 (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 Yuichi KAWAMATA
2. 発表標題 Crossbar implementation with partial reconfiguration for stream switching applications on an FPGA
3. 学会等名 ParaFPGA2019: Parallel Computing with FPGAs, A mini-symposium held in conjunction with the ParCo2019 conference (国際学会)
4. 発表年 2019年

1. 発表者名 Yusuke Takaki
2. 発表標題 FPGA Implementation of a Robot Control Algorithm
3. 学会等名 24th IEEE International Conference on Emerging Technologies and Factory Automation (ETFA) (国際学会)
4. 発表年 2019年

1. 発表者名 Jens Huthmann
2. 発表標題 Scaling performance for N-Body Stream Computation with a ring of FPGAs
3. 学会等名 International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART) (国際学会)
4. 発表年 2019年



1. 発表者名 Takaaki Miyajima
2. 発表標題 A software bridged data transfer on a FPGA cluster by using pipelining and InfiniBand verbs
3. 学会等名 International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART) (国際学会)
4. 発表年 2019年

1. 発表者名 Mulya Agung
2. 発表標題 An Automatic MPI Process Mapping Method Considering Locality and Memory Congestion on NUMA Systems
3. 学会等名 IEEE 13th International Symposium on Embedded Multicore/Many-core Systems-on-Chip (IEEE MCSoc-2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Hiroyuki Takizawa
2. 発表標題 An OpenCL-like Offload Programming Framework for SX-Aurora TSUBASA
3. 学会等名 The 20th International Conference on Parallel and Distributed Computing, Applications and Technologies (PDCAT 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Suhang Jiang
2. 発表標題 Task Priority Control for the HPX Runtime System
3. 学会等名 2020 IEEE International Parallel & Distributed Processing Symposium Workshops (国際学会)
4. 発表年 2020年

1. 発表者名 Naoki Ebata
2. 発表標題 Automatically Avoiding Memory Access Conflicts on SX-Aurora TSUBASA
3. 学会等名 2020 IEEE International Parallel & Distributed Processing Symposium Workshops (国際学会)
4. 発表年 2020年

1. 発表者名 Tomohiro Kida
2. 発表標題 A High Level Synthesis Approach for Application Specific DMA Controllers
3. 学会等名 International Conference on ReConFigurable Computing and FPGAs (ReConFig) (国際学会)
4. 発表年 2019年

1. 発表者名 佐野 健太郎
2. 発表標題 FPGAを用いた高性能計算の可能性とデータフロープログラミング
3. 学会等名 東北大学 NPC(New Paradigm Computing)研究会 (招待講演)
4. 発表年 2019年

1. 発表者名 Kentaro Sano
2. 発表標題 Reconfigurable Computing for HPC: Will It Make It this Time?
3. 学会等名 SC18 Panel:Reconfigurable Computing for HPC Will It Make It this Time? (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Kentaro Sano
2. 発表標題 Benchmarking Scientific Reconfigurable/FPGA Computing
3. 学会等名 SC18 BOF: Benchmarking Scientific Reconfigurable FPGA Computing (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA-based Data-Flow Computing for High-Performance Numerical Simulation
3. 学会等名 13th International Meeting on High Performance Computing for Computational Science (VECPAR) (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA-based Data-Flow Computing for Tsunami Simulation
3. 学会等名 Open Lecture at Argonne National Laboratory (招待講演)
4. 発表年 2018年

1. 発表者名 Kentaro Sano
2. 発表標題 FPGA-based Data-Flow Computing for Tsunami Simulation
3. 学会等名 8th JLESC (Joint Laboratory on Extreme Scale Computing) Workshop (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Jinpil Lee
2. 発表標題 High-productivity Programming and Optimization Framework for Stream Processing on FPGA
3. 学会等名 International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (HEART) (国際学会)
4. 発表年 2018年

1. 発表者名 Ryo Kamasaka
2. 発表標題 An FPGA-oriented Graph Cut Algorithm for Accelerating Stereo Vision
3. 学会等名 International Conference on ReConFigurable Computing and FPGAs (ReConFig) (国際学会)
4. 発表年 2018年

1. 発表者名 佐野 健太郎
2. 発表標題 FPGAを用いた高性能計算の可能性とデータフロープログラミング
3. 学会等名 株式会社サムスン日本研究所講演会 (招待講演)
4. 発表年 2017年

1. 発表者名 佐野 健太郎
2. 発表標題 FPGAによる高性能データフロー計算システムの研究開発と数値流体力学計算への応用
3. 学会等名 CAE計算環境研究会第10回シンポジウム (招待講演)
4. 発表年 2017年

1. 発表者名 佐野 健太郎
2. 発表標題 FPGAを用いた高性能計算の可能性とデータフロープログラミング
3. 学会等名 第17回PCクラスタシンポジウム (招待講演)
4. 発表年 2017年

1. 発表者名 Shin Abiko
2. 発表標題 FPGA-based Stream Computing for High-Performance N-Body Simulation using Floating-Point DSP Blocks
3. 学会等名 International Symposium on Highly-Efficient Accelerators and Reconfigurable Technologies (国際学会)
4. 発表年 2017年

1. 発表者名 Antoniette Mondigo
2. 発表標題 Design and Scalability Analysis of Bandwidth-Compressed Stream Computing with Multiple FPGAs
3. 学会等名 International Symposium on Reconfigurable Communication-centric Systems-on-Chip (国際学会)
4. 発表年 2017年

1. 発表者名 安孫子 慎
2. 発表標題 浮動小数点DSP搭載FPGAを利用したストリーム計算に基づく高性能多体問題シミュレーション専用計算機
3. 学会等名 電子情報通信学会リコンフィギャラブルシステム研究会
4. 発表年 2017年

1. 発表者名 Antioniette Mondigo
2. 発表標題 High-Performance Scalable Stream Computing with Multiple FPGAs
3. 学会等名 ハイパフォーマンスコンピューティングと計算科学シンポジウム
4. 発表年 2017年

1. 発表者名 佐野 健太郎
2. 発表標題 データフローに基づく高性能計算システム
3. 学会等名 第23 回タ-ボ機械・航空宇宙の空力伝熱セミナー（招待講演）
4. 発表年 2017年

1. 発表者名 田中 大智
2. 発表標題 密結合FPGAクラスタによる並列流体計算の通信性能評価
3. 学会等名 第31回数値流体力学シンポジウム,
4. 発表年 2017年

1. 発表者名 長州 航平
2. 発表標題 FPGAを利用した津波シミュレーション専用計算機の資源割当て最適化と性能評価
3. 学会等名 第31回数値流体力学シンポジウム,
4. 発表年 2017年

1. 発表者名 田中 大智
2. 発表標題 密結合FPGAクラスタのための直接網の設計と評価
3. 学会等名 電子情報通信学会リコンフィギャラブルシステム研究会
4. 発表年 2017年

1. 発表者名 長洲 航平
2. 発表標題 FPGAによるデータフロー計算機におけるハードウェア資源割当て最適化
3. 学会等名 電子情報通信学会リコンフィギャラブルシステム研究会
4. 発表年 2017年

1. 発表者名 Kentaro Sano
2. 発表標題 Data-Flow HPC with Custom Hardware on FPGA Cluster
3. 学会等名 The 27th Workshop on Sustained Simulation Performance (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Kentaro Sano
2. 発表標題 Data-Flow HPC with Custom Hardware on FPGA Cluster
3. 学会等名 Joint Workshop on High-Performance Computing with NSCC-Wuxi and Tohoku University (国際学会)
4. 発表年 2017年

1. 発表者名 Kentaro Sano
2. 発表標題 Architecting FPGA-Based High- Performance Computing Machines in the Post-Moore Era
3. 学会等名 Workshop of Joint Laboratory on Extreme Scale Computing (NCSA) (国際学会)
4. 発表年 2017年

1. 発表者名 Kentaro Sano
2. 発表標題 Data-Flow HPC with Custom Hardware on FPGA Cluster
3. 学会等名 SIAM Conference on Parallel Processing for Scientific Computing (SIAM-PP) (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Kentaro Sano
2. 発表標題 Data-Flow Hardware Optimization by Design Space Exploration
3. 学会等名 3rd International Workshop on FPGA for HPC (IWFH) (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 Kentaro Sano
2. 発表標題 The path toward reconfigurable high-performance computing
3. 学会等名 Workshop on Japan-USA Collaboration for Extreme-scale System Software (招待講演) (国際学会)
4. 発表年 2018年



1. 発表者名 Tomohiro Ueno
2. 発表標題 Performance Analysis of Hardware-Based Numerical Data Compression on Various Data Formats
3. 学会等名 The Data Compression Conference (DCC) (国際学会)
4. 発表年 2018年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	柴田 裕一郎 (Shibata Yuichiro) (10336183)	長崎大学・工学研究科・教授  (17301)	
研究分担者	滝沢 寛之 (Hiroyuki Takizawa) (70323996)	東北大学・サイバーサイエンスセンター・教授  (11301)	
研究分担者	上野 知洋 (Tomohiro Ueno) (30794135)	国立研究開発法人理化学研究所・計算科学研究センター・特別研究員  (82401)	
研究分担者	宮島 敬明 (Takaaki Miyajima) (90770850)	国立研究開発法人理化学研究所・計算科学研究センター・特別研究員  (82401)	
研究分担者	小柴 篤史 (Atsushi Koshiba) (20845771)	国立研究開発法人理化学研究所・計算科学研究センター・特別研究員  (82401)	

## 6. 研究組織 (つづき)

	氏名 (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究協力者	李 珍泌 (Lee Jinpil)  (30764873)	国立研究開発法人理化学研究所・計算科学研究センター・特別研究員  (82401)	