

令和 4 年 5 月 31 日現在

機関番号：12601

研究種目：基盤研究(B) (一般)

研究期間：2017～2021

課題番号：17H02880

研究課題名(和文) 高輝度 LHC 実験に向けたミュオントリガーの高度化

研究課題名(英文) Expansion and upgrade of online muon reconstruction for High-Luminosity LHC

研究代表者

奥村 恭幸 (Yasuyuki, Okumura)

東京大学・素粒子物理国際研究センター・准教授

研究者番号：90779266

交付決定額(研究期間全体)：(直接経費) 12,400,000円

研究成果の概要(和文)：高輝度LHC実験ではドリフトチューブ検出器を用いた精密飛跡リアルタイムデータ解析の運用を予定する。そのための新しい飛跡再構成技術として、高エネルギー実験において使用実績がある Associative Memory(AM)を応用した高速パターン認識・飛跡再構成アルゴリズムの開発・実証を行った。保存可能なパターン数の要求を満たすAMチップが実現されれば直ちに実現可能な段階までに至った。一方システム実装に向けた制御システムの高度化も本研究によって達成された。高輝度LHCのミュオントリガーシステムに実装される制御系が完成し、多くの新しいアイデアに基づく制御技術・システムデザインが開発・実装された。

研究成果の学術的意義や社会的意義

高輝度LHC実験が2029年から開始されヒッグス真空の研究や超対称性の探索が進む。ミュオントリガーの高度化により高輝度LHCデータをリアルタイムで解析し物理研究を最大効率で遂行する。最大200の陽子衝突が重なる解析が困難な状況で、オンラインでミュオンの再構成を、従来の技術よりも高性能で実現するための要素技術の開発が達成された。近年一般的に重要度が増すリアルタイム解析の共通と成りうる要素技術や開発ノウハウが獲得された。また実装の観点で重要となるトリガー電子回路制御技術の高度化も達成された。高エネルギー加速器実験に共通な要素技術の開発で、物理実験コミュニティーで得られた知見が共有される。

研究成果の概要(英文)：The Associative Memory (AM) approach has been developed and used in HEP experiments for online track-finding with silicon detectors. We intend to extend the AM approach to tracking with a drift-tube detector, aiming at the online muon reconstruction with the ATLAS Monitored Drift-Tube (MDT) detector for the Phase-II Level-0 muon trigger system for High-Luminosity Large Hadron Collider. Based on a system-level design of electronics, an optimal algorithm chain has been developed to minimise the latency for the track segment finding. Toward the actual implementation of the Phase-II muon trigger system, among various unique requirements for the HEP trigger systems, we developed a maximally-automated and self-driven control scheme. We have implemented our ideas in the Phase-II ATLAS L0 muon trigger electronics system with the Thin Gap Chambers (TGC). Furthermore, the method is widely applicable, and the knowledge and experience can be shared with other FPGA-based electronics systems.

研究分野：素粒子物理学実験

キーワード：LHC-ATLAS実験 ミュオントリガー Associative Memory 高速パターン認識技術 高輝度LHC実験
システム制御 System-on-a-chip

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1. 研究開始当初の背景

エネルギーフロンティア実験である Large Hadron Collider (LHC) 加速器と ATLAS 測定器を用いた物理実験は、新物理探索の最右翼である。今後 20 年にわたりエネルギーフロンティアを開拓し続ける LHC 実験において、新粒子の直接生成と既存の素粒子の性質の精密測定を通じ、多様な新物理モデルを包括的に試験することは、標準模型を超えた物理理論の理解の上で最も重要な課題となる。特に広域な探索実験を進めるために、以下に列挙するように、比較的低運動量のミュー粒子(典型的には 30 GeV 以下)で特徴付けられる現象の理解に対する重要度も高い。

- 125 GeV のヒッグス粒子の崩壊現象の測定に代表される、中程度の運動量領域(20 GeV-30 GeV)の終状態粒子で特徴付けられる終状態を標的とした物理測定。
- 質量階層が縮退した超対称性模型等の新物理探索に代表される、低い運動量の終状態粒子により特徴付けられる終状態を標的とした新物理探索実験。

稀な現象の観測を可能にすべく LHC 実験は高輝度化を進め高輝度ビーム衝突輝度が現行実験の 5 倍から 8 倍とした高輝度 LHC 実験を開始する。この際、新粒子の生成頻度ともに、低エネルギー陽子・陽子衝突のバックグラウンド頻度も上がり、1 秒間に 100 億対の陽子対が衝突するという過去に例を見ない過酷な実験環境となる。高輝度衝突をいかしきり、新物理探索感度の最大化を達成するためのデータ収集実験技術の確立は急務であった。特に、高輝度 LHC へ移行した後の ATLAS 検出器データ収集システムでは、精密飛跡測定用のドリフトチューブ検出器(MDT 検出器)が初段ハードウェアトリガー(MDT トリガー)を導入しそれを達成する。新しい MDT を使ったオンラインミュー粒子再構成技術には全く新しい技術開発が必要で、高速・高効率のリアルタイムパターン認識技術開発が多角的に開始されていた。また高輝度 LHC 実験の開始に向けてミューオントリガーシステムを刷新するにあたりシステム実装の観点で制御系の高度化の研究の必要性・先端性も増大していた。1000 枚を超える規模の大規模電子回路システムを、実験を高エネルギー加速器実験特有の要求を満たしながら制御するスマートな機構の開発が重要課題として認識されていた。同時に最新技術であった System-on-a-chip (SoC) 技術の応用に多角的に取り組むための研究組織が世界で組織されつつあった。

2. 研究の目的

MDT トリガーの導入によるトリガーレベルの横運動量測定精度の改善可能性を示す。MDT トリガーを新たに導入することで運動量 20 GeV 以上の標的となるミュー粒子は正しく選択する一方、20 GeV 以下の低いミュー粒子やその他のバックグラウンドを高い確率で除去する、優れた分解能を持つ“切れ味のよい”トリガーが実現可能であることを示すものである。しかしながらイオン化に伴う自由電子のドリフト時間を測定し通過位置を精密に測定する MDT 検出器にとって遅い時間応答は宿命である。トリガーの時間制約をクリアするためのトリガー回路部の高速化が必要不可欠だ。本研究ではそれを Associative Memory(AM)技術を用いて実現するための技術要素開発を行う。AM は高輝度 LHC に向けた開発が進んでおり高輝度 LHC の時点で利用可能な AM の性能を仮定した上で飛跡検出・飛跡再構成のためのアルゴリズムチェーンを設計し、性能実証・プロセス時間の評価研究を通じて MDT トリガーに実装可能な技術レベルまで昇華させる。さらに本研究により将来の素粒子原子核実験のデータ収集系の基幹技術となる粒子飛跡検出に応用可能な高速処理技術の専門技術を育み、次世代の素粒子実験をリードするための技術基盤を築く。特に近年発展し活用法が検討されている System-on-a-chip (SoC) 技術の実用を本研究の枠組みで推し進める。その過程で国際的な研究コミュニティーに合流し、将来の発展研究の基礎を築く。

3. 研究の方法

LHC-ATLAS 実験共通のデータフォーマットを読み出すことができるインフラストラクチャーのもとで、MDT 検出器データを読み込むシミュレーションソフトウェアを開発する。Associative Memory (AM) 技術を実機そのままに再現するシミュレーションであり近似なくエレクトロニクスを評価できるシミュレーションソフトウェアに仕上げる。高輝度 LHC-ATLAS 実験のシミュレーションデータのみでなく、現行の LHC-ATLAS 実験で取得された実データを用いた性能評価を可能にする枠組みに仕上げる。これにより現行のシステムに導入した場合に期待される性能を、ノイズ等実機の状態を正確に含む実データで示すことが可能になり、シミュレーション解析結果に加えて、より信頼度の高い結果を出すことができるようになる。

シミュレーションの結果を活用し、また高輝度 LHC 実験のタイミングで利用可能となる Associative Memory デバイス(AM チップ)の性能推定を考慮し、エレクトロニクスのシステム

デザインを行いその最適化を行う。特に飛跡検出器における分解能の最適化、**variable resolution** による効率向上についての研究を遂行し、**Associative Memory** 技術の利用方法の最適化が実現される。AM チップを除く部分の技術実装を行うことで AM チップが実現すれば直ちに実装可能な技術レベルまでアルゴリズムの実装のレベルを高める。

トリガーシステム高度化のために必要不可欠である、**System-on-a-chip (SoC)**技術を用いた先端制御系の開発・実装を発展研究として展開する。高輝度 LHC のための制御用エレクトロニクスの実機プロトタイプが本研究に利用可能で、プロトタイプの基礎動作の確認、機能の実装を行う。また複数のボード周辺機器を含む、テストベンチシステムを構築し、実装された機能について、システムレベルでのデモンストレーションを行う。

4. 研究成果

(1) Associative Memory 技術を用いたミュオン飛跡再構成シミュレータの実装

Associative Memory (AM)技術は図 1 に示すようなハードウェア構成を持っている専用デバイスを用いて行うパターン認識技術である。要素の集合としてのパターンを認識するものでありミュオン飛跡検出ではセンサーのヒットの集合としての飛跡を捉えるというコンセプトが自然に合致しオンラインミュオン飛跡検出のプロセッサとして考察を進めた。AM パターン認識では網羅的に期待されるパターンをメモリに記憶する。リアルタイムで要素毎のマッチングを行い、要素のマッチング数が閾値を超えたパターンが発火し認識される。パターン発火のための閾値を緩めたり、あるいはパターンを構成する各要素のマッチングの条件を緩めたりすることで柔軟性をもたせることができる。ミュオン高速飛跡検出への応用研究を始めるにあたり、ATLAS 実験の共通のデータフォーマットを読み取りできるソフトウェアフレームワークで、また高輝度 LHC における MDT トリガーへの応用に最適化された形(パターン認識における検出レイヤー数、チャンネル表現ビット数等)で実装した。AM 技術による飛跡検出を行う専用デバイス(AM チップ)は、高輝度 LHC に向けて開発中であり、そのデザインに合わせてハードウェアのシミュレータを完成させた。近似なく正確にハードウェア上の演算を実現するシミュレータであり、これにより高輝度 LHC 環境のシミュレーションデータあるいは現行 LHC で取得された実データを入力データとして、AM 技術に基づくオンライン高速ミュオン再構成アルゴリズムをエミュレートし性能評価研究ができるようになった。AM のハードウェアが持つパターン認識動作を規定する設定パラメタ (パターン発火のための閾値設定、**variable resolution** パラメタの設定等) もハードウェアと同様に設定可能な実装にすることで、AM のコンフィギュレーションのもとで再構成が試験システム設計の最適化ができるようになった。

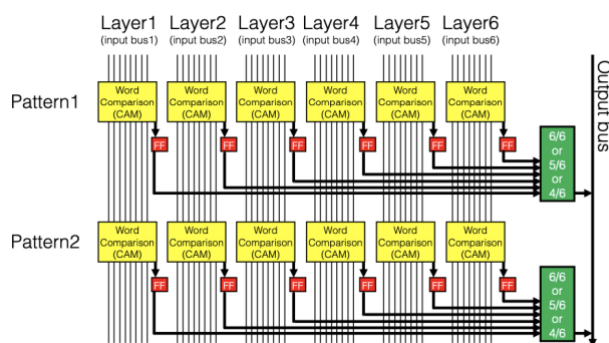


図 1: パターン認識技術の一種である AM 技術でパターン認識を行う専用デバイスのハードウェア構成。

(2) 飛跡検出アルゴリズムの最適化とシステム設計

項目(1)で開発された AM パターン認識のシミュレータを用い、様々な AM パターン認識のコンフィギュレーションの元でのアルゴリズムチェーンの性能評価及びシステムの最適化を行った。AM パターン認識における最適化における指標は保存が必要なパターン数がリソース使用率であり、性能の観点で検出効率とフェイクレート (偽陽性率) を評価し費用対効果での最適化を行う。一方で AM チップは保存することができるパターン数に上限がある。これらの境界条件に留意したパターンの最適化のスタディーを行った。図 2 は AM パターン認識の主要なパラメタの一つである **variable resolution** の設定を変えたとき

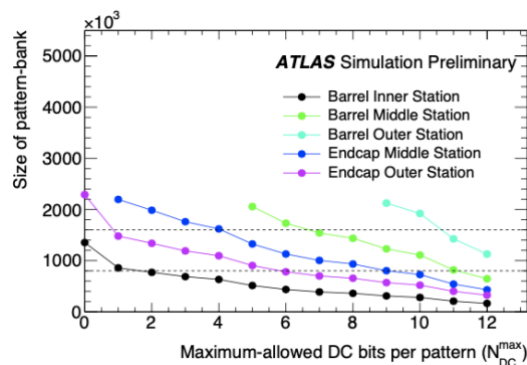


図 2: **variable resolution** の設定(横軸)と、十分な効率を達成するために必要なパターン数。各系列は異なる検出器領域での結果を示す。点線は保存可能なパターン数を示す。(領域により保存可能な上限が異なる使い方をするため2つの点線が示されている)

に十分な検出効率を達成するために保存が必要なパターン数である。横軸の数が大きくなるほど、要素マッチングの判定基準をぼかした仕様となっているため、必要な検出効率が達成される中で最もぼかさずにできるものがフェイクレートまで含めたときの最善の設定であると言える。全検出器領域においてこの研究を行い、ハードウェア制約（パターン数の上限）を満たす最善の AM パターン認識の設定を発見した。また通常はパターン認識に続いて検出されたパターンを精査することで初めて運動量等を十分な分解能で評価することが可能になる。この段階を飛跡再構成と呼ぶが、最適化された AM のパターンではハードウェア制約を満たしながら十分な飛跡再構成の精度が達成されることが明らかになり、飛跡再構成部のハードウェア実装は必要なく、AM パターン認識で検出されたパターンを直接運動量情報に焼き直す手法で飛跡再構成も達成されることが明らかになった。これにより当初想定していたよりもアルゴリズム及びシステムの設計が圧倒的に簡略化され、高速飛跡検出が AM パターン認識で可能であることが示され、さらにその詳細なレイテンシーの評価も可能となった(表 1)。またこの最適な飛跡検出手法の発見により飛跡再構成の計算部のアルゴリズムの実装が不要となったこと、またその他のインフラとしての技術実装(AM チップの JTAG 信号を用いた制御や、高速通信のインターフェース技術の開発)が完了したことにより、AM パターン認識を行うデバイスが実現できれば直ちに実装可能な技術となった。

	latency [ns]
Transceiver SerDes latency + FIFO	128
Pre-AM logic	20
FIFO at FPGA + Latch at AM	16
AM segment finding	100
Pattern readout	25
Post-AM logic	60
Transceiver SerDes latency + FIFO	128
Total	477

表 1: 最適化されたアルゴリズムチェーンにおける飛跡検出アルゴリズムのレイテンシーの評価。

(3) AM パターン認識を用いた飛跡再構成の性能評価

項目(2)で最適化された AM パターン認識を用いた飛跡再構成の性能評価を多角的に行い、高輝度 LHC における物理実験遂行のために必要な性能を持つことが明らかとなった。図 3 は AM パターン認識技術における飛跡再構成の性能評価を示し、角度分解能、位置分解能がそれぞれ十分な性能を持つことが示された。高輝度 LHC で予想されるノイズヒットレートを再現したシミュレーションデータを用いた性能評価結果であり、高輝度 LHC 環境下化においてもリアルタイム高速飛跡検出に必要な性能が達成可能であることを示す結果である。この性能を用いたときの運動量分解能の改善も評価しており、目標としていたキレのよいトリガーが実現されていることが明らかになった。またシミュレーションデータを用いた性能評価にとどまらず現行の LHC 実験で取得された実データを用いたリアルタイム飛跡検出の性能評価の研究を行い同様に十分な飛跡検出が可能であることを確かめた。シミュレーションデータと実データを用いて信頼度の高い結果を得た。

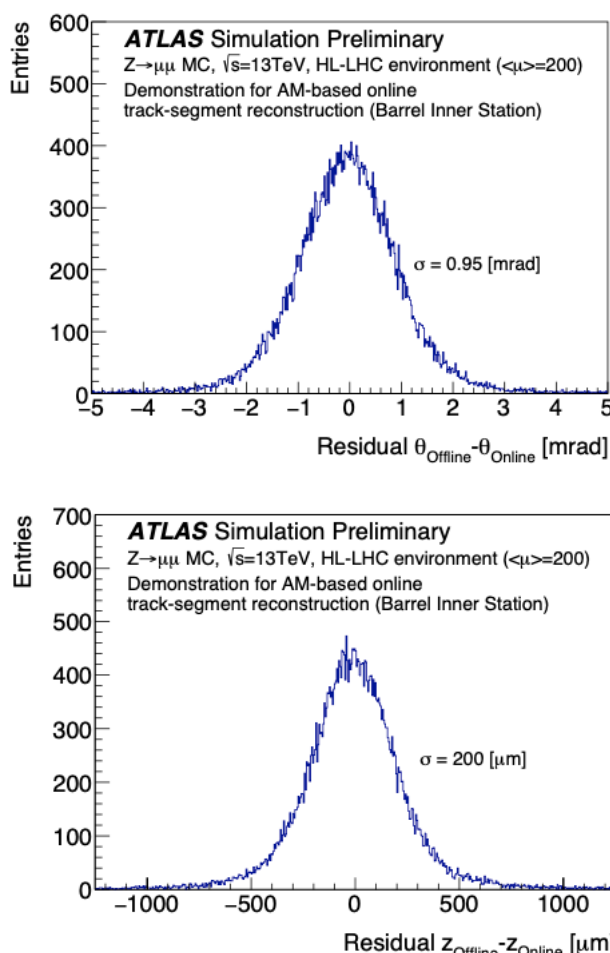


図 3: AM パターン認識技術における飛跡再構成の性能評価。(上)角度分解能、(下)位置分解能。高輝度 LHC 環境を再現するシミュレーションデータを用いた性能評価結果。

(4) 制御系の高度化の研究

ミューオントリガーの高度化のために必須となる制御装置の開発も行った。LINUX OS と FPGA が融合したシステムである System-on-a-chip (SoC)技術を用いた先端制御系の開発・実装研究を展開した。OS とエレクトロニクスを融合的に応用する研究で、トリガー回路内の機能を、標準的な計算機の一部のように扱う制御法や読み出し手法を提案し技術実装を完了した。具体的にはミューオントリガー検出器の一つである Thin Gap Chamber (TGC)の制御に用いる予定の SoC デバイスを搭載したエレクトロニクス (JATHub ボード, 図 4) のプロトタイプを活用しての機能実装を行った。高輝度 LHC 実験で用いるアプリケーションである、クロックフェーズ測定機能の実装を実現した。クロック信号の周期性や、最新の FPGA の高速処理、さらに時間ジッターを最小にするように最適化されたファームウェアの実装を行い、20ps の精度で、遠隔でクロックフェーズをモニターする新しい技術開発に成功した。フロントエンドにおける FPGA のコンフィギュレーションメモリに置いてシングルイベントアップセット事象が発生した時の対処方法や、複数のバックアップ機能を持つ頑強な FPGA・Zynq デバイスの起動手続きを確立した。これらは高輝度 LHC 実験における次世代ミューオントリガーのフロントエンドシステムに標準機能として実装される。



図 4: Thin Gap Chamber (TGC)の制御に用いられる予定である SoC デバイスを搭載した JATHub ボードプロトタイプ。本研究では SoC デバイスを用いた制御技術の高度化のアイデアを、JATHub ボード上に実装した。トリガー回路内の機能を標準的な計算機の一部のように扱う制御法や読み出し手法を確立した。

5. 主な発表論文等

〔雑誌論文〕 計7件（うち査読付論文 0件 / うち国際共著 7件 / うちオープンアクセス 7件）

1. 著者名 Yasuyuki Okumura, on behalf of the ATLAS Collaboration	4. 巻 788
2. 論文標題 Triggering in ATLAS in Run 2 and Run 3	5. 発行年 2022年
3. 雑誌名 PoS(EPS-HEP2021)	6. 最初と最後の頁 1-6
掲載論文のDOI（デジタルオブジェクト識別子） 10.22323/1.398.0788	査読の有無 無
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 該当する
1. 著者名 Takumi Aoki, on behalf of the ATLAS Muon Collaboration	4. 巻 398
2. 論文標題 Full-system commissioning of TGC frontend electronics for Phase-2 LHC-ATLAS	5. 発行年 2022年
3. 雑誌名 PoS(EPS-HEP2021)	6. 最初と最後の頁 1-6
掲載論文のDOI（デジタルオブジェクト識別子） 10.22323/1.398.0839	査読の有無 無
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 該当する
1. 著者名 Yunjian He, Masaya Ishino, Takafumi Kodama, Masahiro Kuze, Yasuyuki Okumura, Yohei Yamaguchi	4. 巻 1
2. 論文標題 An extension of Associative Memory approach to tracking with a drift-tube detector using timing information and its demonstration for HL-LHC ATLAS muon trigger: On behalf of the ATLAS Collaboration	5. 発行年 2020年
3. 雑誌名 2020 IEEE Nuclear Science Symposium and Medical Imaging Conference (NSS/MIC)	6. 最初と最後の頁 1-6
掲載論文のDOI（デジタルオブジェクト識別子） 10.1109/NSS/MIC42677.2020.9508066	査読の有無 無
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 該当する
1. 著者名 Yasuyuki Okumura	4. 巻 268
2. 論文標題 Search for leptoquarks using the ATLAS detector	5. 発行年 2021年
3. 雑誌名 Proceedings, 40th International Conference on High Energy Physics (ICHEP2020)	6. 最初と最後の頁 1-6
掲載論文のDOI（デジタルオブジェクト識別子） 10.22323/1.390.0268	査読の有無 無
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 該当する

1. 著者名 Y. Okumura	4. 巻 356
2. 論文標題 LHC upgrade and LHC-ATLAS upgrade	5. 発行年 2019年
3. 雑誌名 Proceedings of Science	6. 最初と最後の頁 1-9
掲載論文のDOI (デジタルオブジェクト識別子) 10.22323/1.356.0002	査読の有無 無
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 該当する

1. 著者名 Y. Okumura, on behalf of the ATLAS collaboration	4. 巻 PoS(LHCP2018)
2. 論文標題 Searches for new physics in final states with leptons with ATLAS	5. 発行年 2018年
3. 雑誌名 Sixth Annual Conference on Large Hadron Collider Physics	6. 最初と最後の頁 273
掲載論文のDOI (デジタルオブジェクト識別子) 10.22323/1.321.0273	査読の有無 無
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 該当する

1. 著者名 Thiago Costa De Paiva, Masaya Ishino, Yasuyuki Okumura et al.	4. 巻 313
2. 論文標題 Hardware trigger processor for the MDT system	5. 発行年 2018年
3. 雑誌名 Proceedings of SCIENCE (PoS) TWEPP-17	6. 最初と最後の頁 148
掲載論文のDOI (デジタルオブジェクト識別子) 10.22323/1.313.0148	査読の有無 無
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 該当する

〔学会発表〕 計24件 (うち招待講演 1件 / うち国際学会 9件)

1. 発表者名 Yasuyuki Okumura
2. 発表標題 Triggering in ATLAS in Run 2 and Run 3
3. 学会等名 European Physical Society Conference on High Energy Physics 2021 (EPS-HEP2021) (国際学会)
4. 発表年 2021年

1. 発表者名 Takumi Aoki
2. 発表標題 Full-system commissioning of TGC frontend electronics for Phase-2 LHC-ATLAS
3. 学会等名 Full-system commissioning of TGC frontend electronics for Phase-2 LHC-ATLAS (国際学会)
4. 発表年 2021年

1. 発表者名 Aoto Tanaka
2. 発表標題 System-level performance study and commissioning of TGC frontend electronics for Phase-2 upgrade of LHC-ATLAS
3. 学会等名 International Conference on Technology and Instrumentation in Particle Physics (TIPP2021) (国際学会)
4. 発表年 2021年

1. 発表者名 三島章熙
2. 発表標題 高輝度LHC-ATLAS実験に向けた初段ミュオントリガーにおける読み出し回路の開発と性能評価
3. 学会等名 日本物理学会第77回年次大会
4. 発表年 2022年

1. 発表者名 青木匠
2. 発表標題 高輝度LHC-ATLAS実験に向けたTGC検出器エレクトロニクスの自立型制御機構の開発
3. 学会等名 日本物理学会第77回年次大会
4. 発表年 2022年

1. 発表者名 青木匠
2. 発表標題 高輝度LHC-ATLAS実験に向けたTGC検出器エレクトロニクスの統合試験
3. 学会等名 日本物理学会2021年秋季大会
4. 発表年 2021年

1. 発表者名 青木匠
2. 発表標題 Full-system commissioning of TGC frontend electronics for Phase-2 LHC-ATLAS
3. 学会等名 計測システム研究会2021
4. 発表年 2021年

1. 発表者名 岡崎健人
2. 発表標題 MPSoCデバイスを用いた高輝度LHC-ATLAS実験トリガーエレクトロニクス制御の高度化
3. 学会等名 日本物理学会第77回年次大会
4. 発表年 2022年

1. 発表者名 Aoto Tanaka
2. 発表標題 A System-on-Chip-based Front-end Electronics Control System for the Phase-2 ATLAS Thin-Gap Chambers (TGC)
3. 学会等名 2nd System-on-Chip Workshop (国際学会)
4. 発表年 2021年

1. 発表者名 Yunjian He
2. 発表標題 An extension of Associative Memory approach to tracking with a drift-tube detector using timing information and its demonstration for HL-LHC ATLAS muon trigger
3. 学会等名 2020 IEEE Nuclear Science Symposium (NSS) and Medical Imaging Conference (MIC) (国際学会)
4. 発表年 2020年

1. 発表者名 Aoto Tanaka
2. 発表標題 A System-on-a-Chip based Front-end electronics control system for the HL-LHC ATLAS Level 0 muon trigger
3. 学会等名 22nd IEEE Real Time Conference (国際学会)
4. 発表年 2020年

1. 発表者名 田中碧人
2. 発表標題 高輝度 LHC-ATLAS 実験に向けた TGC 検出器フロントエンドにおけるエレクトロニクスシステム制御回路の開発及び機能試験
3. 学会等名 日本物理学会2020年秋季大会
4. 発表年 2020年

1. 発表者名 田中碧人
2. 発表標題 高輝度LHC-ATLAS実験のTGC検出器フロントエンドエレクトロニクス制御回路試作機の動作試験と量産機の製作準備
3. 学会等名 日本物理学会第76回年次大会
4. 発表年 2021年

1. 発表者名 青木匠
2. 発表標題 高輝度LHC-ATLAS実験のTGC検出器フロントエンドシステムにおけるクロック信号位相制御方法の開発
3. 学会等名 日本物理学会第76回年次大会
4. 発表年 2021年

1. 発表者名 Yunjian He
2. 発表標題 高輝度LHC-ATLAS実験に向けたAssociative Memoryを用いたMDTミュオントリガーの性能評価
3. 学会等名 日本物理学会2019年秋季大会
4. 発表年 2019年

1. 発表者名 田中碧人
2. 発表標題 高輝度LHC-ATLAS実験に向けたTGC検出器フロントエンドにおけるエレクトロニクス制御装置の開発
3. 学会等名 第26回東京大学素粒子物理国際研究センターシンポジウム
4. 発表年 2020年

1. 発表者名 Yunjian He
2. 発表標題 高輝度LHC-ATLAS実験ハードウェアトリガーにおけるミュオン精密飛跡再構成の最適化と性能評価
3. 学会等名 日本物理学会第75回年次大会
4. 発表年 2020年

1. 発表者名 田中碧人
2. 発表標題 高輝度 LHC-ATLAS 実験に向けた TGC 検出器フロントエンドにおけるエレクトロニクスシステム制御装置の開発
3. 学会等名 日本物理学会第75回年次大会
4. 発表年 2020年

1. 発表者名 Yasuyuki Okumura, on behalf of the ATLAS Collaboration
2. 発表標題 Searches for new physics in final states with leptons with ATLAS
3. 学会等名 Sixth Annual Conference on Large Hadron Collider Physics (国際学会)
4. 発表年 2018年

1. 発表者名 Yasuyuki Okumura
2. 発表標題 LHC upgrade and LHC-ATLAS upgrade
3. 学会等名 The 4th KMI International Symposium (KMI2019) (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 東田旺大, 奥村恭幸, 石野雅也
2. 発表標題 高エネルギー物理実験における電子回路モジュール制御へのSoCデバイス「Zynq」の応用
3. 学会等名 日本物理学会2018年秋季大会
4. 発表年 2018年

1. 発表者名 小玉昂史, 奥村恭幸, 石野雅也
2. 発表標題 高輝度LHC-ATLAS実験に向けたAssociative Memory技術を用いたパターン認識によるセグメント再構成システムの性能評価及び最適化の研究
3. 学会等名 日本物理学会第74回年次大会
4. 発表年 2019年

1. 発表者名 賀雲剣, 奥村恭幸, 石野雅也
2. 発表標題 高輝度LHC-ATLAS実験のためのAssociative Memoryを用いたMDT検出器によるミュオンセグメント再構成とpT判定に関する研究
3. 学会等名 日本物理学会第74回年次大会
4. 発表年 2019年

1. 発表者名 Thiago Costa De Paiva, Masaya Ishino, Yasuyuki Okumura et al.
2. 発表標題 Hardware Trigger Processor for the ATLAS MDT System
3. 学会等名 TWEPP 2017 Topical Workshop on Electronics for Particle Physics (国際学会)
4. 発表年 2017年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	石野 雅也 (Ishino Masaya) (30334238)	東京大学・素粒子物理国際研究センター・教授 (12601)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8 . 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関			
米国	University of Massachusetts, Amherst	Boston University	University of California, Irvine	
ドイツ	Max-Planck-Institut fuer Physik			
イタリア	INFN Pisa and Universita' di Pisa			
スイス	CERN			