

科学研究費助成事業 研究成果報告書

令和 2 年 5 月 26 日現在

機関番号：13301

研究種目：基盤研究(B)（一般）

研究期間：2017～2019

課題番号：17H03248

研究課題名（和文）強誘電体の巨大分極を利用した超低損失ダイヤモンドパワーFETの創出

研究課題名（英文）Fabrication of low-loss diamond power FET using giant polarization of ferroelectrics

研究代表者

川江 健（KAWAE, TAKESHI）

金沢大学・電子情報通信学系・准教授

研究者番号：30401897

交付決定額（研究期間全体）：（直接経費） 13,800,000円

研究成果の概要（和文）：本研究では、ワイドギャップ半導体ダイヤモンドに対し、強誘電体をゲートとした電界効果トランジスタ（FeFET）構造を形成し、従来型パワーデバイスに比する優位性について検証を行った。強誘電体ゲートを用いたダイヤモンドチャンネルの電圧変調において、電流ON/OFF比 $10E+8$ を実証するに至った。また、強誘電体ゲートの残留分極を利用したダイヤモンドFeFETの疑似ノーマリオフ動作に関して、現在までに最長70時間に至るオフ状態の保持を実証した。以上の結果は、強誘電体をゲートにより実現したパワーFETの新動作原理を示したものであり、今後、当該構造を利用したパワーデバイス開発に資するものとする。

研究成果の学術的意義や社会的意義

限りあるエネルギー資源の有効活用を促進する新しい電子デバイスとして、強誘電体をゲートとした電界効果トランジスタを提案し、従来パワーデバイスに対する有用性を検証した。新しいデバイス構造を用いる事で非常に大きな電流のオン・オフ制御が可能であることを実証した。また、新しい構造では余計な電力を必要とせず電流オフ状態（待機状態）を維持する事も実証された。以上の結果より、全世界的に求められている省エネ社会の実現に向け、本研究が明らかにした新たなデバイス構造は学術的成果のみならず人類社会の発展に大きく貢献するものである。

研究成果の概要（英文）：In this study, for wide-gap semiconductor diamond, we proposed the creation of field-effect transistor structure with a ferroelectric gate (FeFET), and investigated its superiority to conventional power devices.

We have demonstrated a current ON/OFF ratio of $10E+8$ of diamond channel due to the modulation of huge amount of carrier by applying the gate voltage. In addition, about the pseudo normally-off operation of diamond FeFET using the remnant polarization of the ferroelectric gate, it has been demonstrated that the off-state can be maintained for up to 70 hours.

The above results indicate the new operating principle of a power FET realized by a ferroelectric gate, and are considered to contribute to the development of power devices using this structure in the future.

研究分野：電子デバイス

キーワード：電界効果トランジスタ ワイドギャップ半導体 パワーデバイス ダイヤモンド 強誘電体

様式 C-19、F-19-1、Z-19 (共通)

1. 研究開始当初の背景

現在、限りあるエネルギー資源を効率的に利用する持続可能な社会の構築に向けた研究開発が世界的にも進められている。中でも電気エネルギーの利用に関して、家電・インフラ・産業機器などにおける高効率な電気エネルギーの変換・制御に長けたパワーデバイスの活用が注目されている。次世代のパワーデバイス材料として、5.47eV のバンドギャップを有するダイヤモンドの電力損失削減効果は現行の Si に対して 1/50000 にまで達する驚異的な可能性を秘めている。

しかしながら、ダイヤモンドのデバイス開発において本質的な問題として、ダイヤモンドを半導体として利用する際に添加する不純物の準位が深い事が挙げられる。これらの準位は室温よりも深いレベルであり、この事実は「ダイヤモンドは室温で十分なキャリアを活性化させる事が難しい」事を意味し、結果的に「ダイヤモンドパワーデバイスにおいて、高いオン電流を得る事は容易ではない」という事実に繋がる。

このようなダイヤモンドのパワーデバイス応用を進める上での本質的な課題に対して、研究代表者は、強誘電体の巨大分極誘起能に着目し、強誘電体をゲートとした電界効果トランジスタ (FeFET) に対し、ゲート電界印可を行う事でゲート直下のダイヤモンドチャンネルに莫大な量のキャリアを誘起させ、結果として高いオン電流を実現する手法を提案する。

2. 研究の目的

本研究では、「ダイヤモンド半導体に対する深い不純物準位」というデバイス応用上での本質的な課題の解決に向け、強誘電体をゲートとした際のアドバンテージを示す原理実証を主眼とした研究に取り組む。なお、本研究では強誘電体として、ダイヤモンドを上回る 5.6eV のギャップを有する有機強誘電体 VDF-TrFE と $100\mu\text{C}/\text{cm}^2$ 超の分極誘起能を有する非鉛強誘電体 BiFeO_3 を選択した。

3. 研究の方法

ダイヤモンドチャンネルとして、MPCVD 法を用いて単結晶ダイヤモンド基板上にホモエピタキシャル成長させた。また、同試料に対するキャリア密度の制御を目的とし、熱混酸・ウェットアニールによる OH 終端化、および大気中 UV 処理による部分 O 終端化を適宜行った。

その後、フォトリソ・Au 蒸着・リフトオフを用いて FET のソース・ドレイン電極構造を形成した。同試料に対し、VDF-TrFE をスピコート法でダイヤモンドチャンネル上に成膜した。最後にゲート電極を形成し、VDF-TrFE をゲートとしたダイヤモンド FeFET を作製した。

作製された試料に対し、半導体パラメータアナライザ (HP4156A、B2902A、4200-SCS) および LCR メータ (HP4284A)、強誘電体特性評価システム (FCE-3) を用いて、試料の FET 特性およびゲート部分の強誘電体特性等の電気特性の評価を実施した。

4. 研究成果

図 1 に作製したダイヤモンド FeFET の MFS 型ゲート構造に対する C-V 特性を示す。観測された特性は一般的な MOS 構造における C-V 特性の振る舞いとは大きく異なるが、詳細を解説する。まず、プラスバイアス域とマイナスバイアス域に着目すると容量値が大きく変化している事が分かる。これは、プラスバイアス域ではチャンネルは空乏化され、マイナスバイアス域は蓄積状態であると理解できる。次に、特性全体に明瞭に現れているヒステリシス特性であるが、こちらは VDF-TrFE の強誘電性に基づくものであり、VDF-TrFE の抗電圧とほぼ同程度のメモリウィンドウ (MW) 幅である事が分かる。また、蓄積領域の非線形な振る舞いについて、蓄積状態における強誘電体ゲートは電気的には平行平板型の強誘電体キャパシタと見なされ、平行平板型強誘電体キャパシタで観測される非線形な振る舞いが反映されたものと言える。この事は、もし VDF-TrFE とダイヤモンド界面に予期せぬ非強誘電性の絶縁層 (I 層) が形成されているとすれば、その容量成分が重畳されて蓄積領域で一定値となって観測される事となる (MFIS 型キャパシタの振る舞い)。つまり、観測された特性からは「界面に予期せぬ絶縁層が一切形成されていない、理想的な MFS 型構造が形成出来た」と言えるものであり、世界で初めてほぼ理想的な MFS

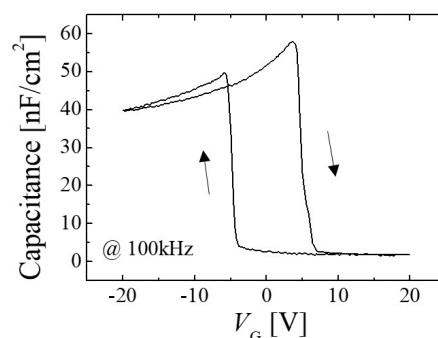


図 1 VDF-TrFE をゲートとした MFS 構造の C-V 特性

型キャパシタの C-V 特性を実証した結果と言える。

図 2 に作製された p-ダイヤモンド FeFET の I_d - V_d 特性を示す。エンハンス型の p チャネル FET として動作する事を確認した。また、観測された電流 on/off 比および最大電流密度は 10^3 、 0.87mA/mm が室温で得られた。ここで、観測された最大電流密度に関して、先行報告[H. Umezawa et al., IEEE Electron Device Lett. 35, 1112 (2014)] されている p-ホモエピダイヤモンド MES 型 FET 構造において室温での観測値に対し、約 100 倍の値が得られた。この結果は、VDF-TrFE の巨大分極により室温であっても効率的にキャリアがチャネルに誘起された事実に基づくものと推察する。以上より、強誘電体をゲートとする事により、深いレベルにあるダイヤモンドの不純物準位に対しても高効率にキャリアを誘起可能である事を実証したものとと言える。

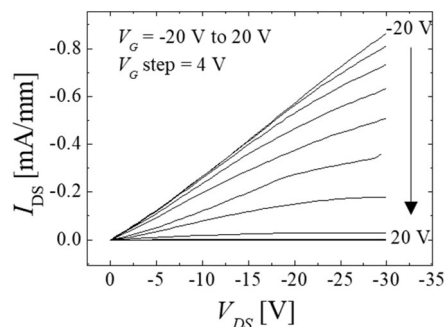


図 2 p-ダイヤモンド FeFET の I_d - V_d 特性

図 3 にダイヤモンド表面の H 終端構造を部分 O 終端としたダイヤモンド FeFET の I_d - V_g 特性を示す。チャネルの部分 O 終端化により特性がゼロバイアス側へシフトし、 V_g ゼロバイアスでの空乏状態維持の可能性が確認された。また、部分 O 終端化によるオン電流の低下は生じていない。試料に対し、残留分極を書き込んだ後、 V_g ゼロバイアス状態で観測した I_d の経時変化を図 4 に示す。 V_g 印加直後に観測されたオフ状態（空乏状態）時の I_d が 10 時間超保持されている事が分かる（現在までに約 70 時間超の保持を確認）。以上の結果から、強誘電体ゲートの残留分極によるダイヤモンド FeFET の疑似ノーマリオフ動作化の可能性が示された。

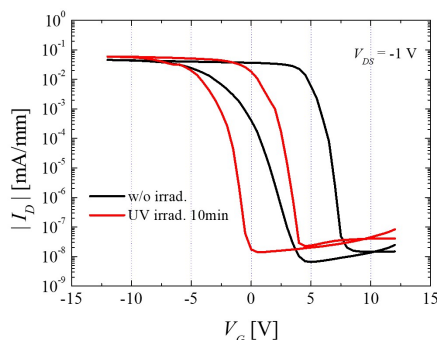


図 3 部分 O 終端ダイヤモンド FeFET の I_d - V_g 特性

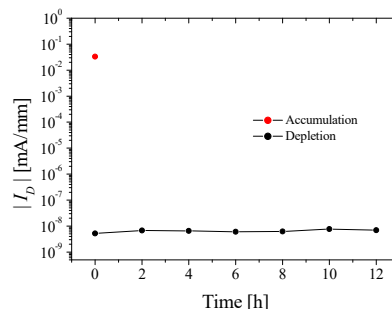


図 4 部分 O 終端ダイヤモンド FeFET の I_d に対するリテンション特性

前述の VDF-TrFE をゲートとしたダイヤモンド FeFET の結果に基づき、さらに踏み込んだ取り組みとして、VDF-TrFE の 10 倍超の分極誘起能を有する非鉛強誘電体 BiFeO₃ (BFO) をゲートとしたダイヤモンド FET 構造の形成に関する検討を行った。

実験プロセスとして、ダイヤモンドチャネルには H 終端ダイヤモンドを用いた。また、BFO とダイヤモンド間での十分なバンドオフセットを得る事を目的とし、BFO とダイヤモンドの界面に Al₂O₃ (6nm) を ALD 堆積した MFIS 構造の形成を試みた。ここで、BFO は代表者の実績がある CSD 法で約 200nm 厚の元素置換 BFO を堆積した。

図 4 に作製した試料の XRD パターンを示す。(100)ダイヤモンド基板上に多軸配向で BFO が結晶化している事が分かる。また、BFO の堆積前後でソース・ドレイン間の電流値を確認したが、プロセス前後における電流値の大幅な減少は観測されていない。この事は、BFO 堆積プロセスによりダイヤモンドの H 終端構造が劣化しない事を間接的に示しているものであり、原理的に目的とする構造が形成可能である事が実証されたと言える。

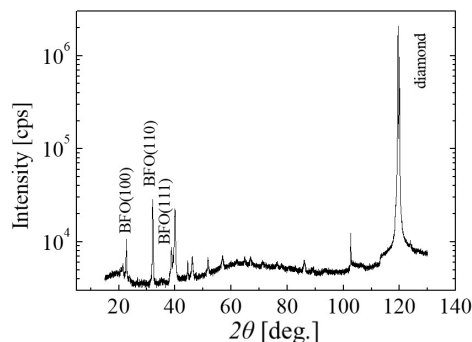


図 4 作製した試料の XRD パターン

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件 / うち国際共著 0件 / うちオープンアクセス 0件）

1. 著者名 NAKABAYASHI Yuji, YAMADA Satoru, ITOH Satoshi, KAWAE Takeshi	4. 巻 126
2. 論文標題 Influence of precursor concentration and growth time on the surface morphology and crystallinity of Ga_{2O_3} thin films fabricated by mist chemical vapor deposition	5. 発行年 2018年
3. 雑誌名 Journal of the Ceramic Society of Japan	6. 最初と最後の頁 925 - 930
掲載論文のDOI (デジタルオブジェクト識別子) https://doi.org/10.2109/jcersj2.18082	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Antoro Iwan Dwi, Itoh Satoshi, Yamada Satoru, Kawae Takeshi	4. 巻 45
2. 論文標題 Influence of rapid thermal annealing at varied temperatures on conductivity activation energy and structural properties of Si-doped Ga_2O_3 film grown by pulsed laser deposition	5. 発行年 2019年
3. 雑誌名 Ceramics International	6. 最初と最後の頁 747 - 751
掲載論文のDOI (デジタルオブジェクト識別子) https://doi.org/10.1016/j.ceramint.2018.09.240	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Ryota Karaya, Ikki Baba, Yosuke Mori, Tsubasa Matsumoto, Takashi Nakajima, Norio Tokuda and Takeshi Kawae	4. 巻 56
2. 論文標題 B-doped diamond field effect transistor with ferroelectric vinylidene fluoride-trifluoroethylene gate insulator	5. 発行年 2017年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 10PF06-1-4
掲載論文のDOI (デジタルオブジェクト識別子) 10.7567/JJAP.56.10PF06	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計10件（うち招待講演 3件 / うち国際学会 3件）

1. 発表者名 玉村達哉、山田 樹、松本 翼、中嶋宇史、徳田規夫、川江 健
2. 発表標題 ダイヤモンドFeFETに対する残留分極を用いた疑似ノーマリオフ動作に関する検証
3. 学会等名 第67回 応用物理学会 春季学術講演会
4. 発表年 2020年

1. 発表者名 Takeshi Kawae
2. 発表標題 Inspection of pseudo normally-off operation of ferroelectric gate diamond FET with partially 0-terminated channel structure
3. 学会等名 11th Asia-Pacific International Symposium on the Basics and Applications of Plasma Technology (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 玉村達哉、中嶋宇史、松本翼、徳田規夫、川江 健
2. 発表標題 部分0終端構造化ダイヤモンド表面伝導層をチャンネルとした強誘電体ゲートFETの作製
3. 学会等名 第36回 強誘電体応用会議
4. 発表年 2019年

1. 発表者名 玉村達哉、山田 樹、高橋和暉、中嶋宇史、松本翼、徳田規夫、川江 健
2. 発表標題 部分0終端チャンネルを用いたダイヤモンドFeFETの疑似ノーマリオフ動作化に関する検討
3. 学会等名 第80回 応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 川江 健
2. 発表標題 強誘電体をゲートとした酸化物TFTの開発と将来構想～ワイドギャップ半導体から高温超伝導体まで
3. 学会等名 超伝導ウィンターセミナーSIS2018 (招待講演)
4. 発表年 2018年

1. 発表者名 庄司駿輔、玉村達哉、中嶋宇史、松本翼、徳田規夫、川江 健
2. 発表標題 強誘電体の残留分極を用いたダイヤモンド表面伝導層の空乏化に関する検証
3. 学会等名 第79回 応用物理学会秋季学術講演会
4. 発表年 2018年

1. 発表者名 庄司駿輔、森 陽介、松本翼、中嶋宇史、小倉政彦、徳田規夫、川江 健
2. 発表標題 P(VDF-TrFE)をゲート絶縁膜としたBドープダイヤモンドFETの開発
3. 学会等名 第6回 強制的秩序とその操作に関わる研究グループ研究会
4. 発表年 2018年

1. 発表者名 Takeshi Kawae
2. 発表標題 Diamond field effect transistor with ferroelectric gate structure
3. 学会等名 Collaborative Conference on Materials Research (招待講演) (国際学会)
4. 発表年 2017年

1. 発表者名 S. Shoji, H. Furuichi, and T. Kawae
2. 発表標題 Fabrication of H-terminated diamond MISFET with Al ₂ O ₃ as buffer layer
3. 学会等名 6th International Symposium on Organic and Inorganica Electric Materials and Related Nanotechnology (国際学会)
4. 発表年 2017年

1. 発表者名 森 陽介、柄谷涼太、馬場一気、吉田稜、中嶋宇史、松本翼、徳田規夫、川江 健
2. 発表標題 P(VDF-TrFE)をゲートとしたボロンドープダイヤモンドFET
3. 学会等名 第34回 強誘電体応用会議
4. 発表年 2017年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分担 者	徳田 規夫 (Tokuda Norio) (80462860)	金沢大学・ナノマテリアル研究所・教授 (13301)	