

令和 2 年 6 月 16 日現在

機関番号：13501

研究種目：基盤研究(C) (一般)

研究期間：2017～2019

課題番号：17K00300

研究課題名(和文) 証明短縮による高速充足可能性判定器の実現

研究課題名(英文) A fast Boolean satisfiability problem solver by shortening the proof

研究代表者

鍋島 英知 (NABESHIMA, Hidetomo)

山梨大学・大学院総合研究部・准教授

研究者番号：10334848

交付決定額(研究期間全体)：(直接経費) 3,300,000円

研究成果の概要(和文)：命題論理の充足可能性判定器(SATソルバー)の高速化のため、本研究では決定的並列SATソルバーと圧縮節を展開せず直接求解可能なソルバーを実現した。前者の並列SATソルバーは、再現性のある挙動を担保しつつ学習節交換に遅延を許容することで非決定的ソルバーに匹敵する性能を持つことが特徴である。後者はSAT問題に含まれる規則的な節集合を圧縮し、それを展開せずに求解する手法を実装したソルバーであり、巨大なSAT問題の求解に効果的であることを確認した。現時点では証明短縮の効果はないものの、今後圧縮した学習節獲得による高速化手法実現のための基盤となる。

研究成果の学術的意義や社会的意義

SAT問題は、計算機科学において最も基本的かつ本質的な組合せ問題であり、SAT問題を解くソルバーは様々な応用領域における基盤推論技術として幅広く利用されている。よってSATソルバーの高速化は、それを基盤とする様々な応用領域にとって重要である。我々の考案した遅延学習節交換法に基づく並列SATソルバーは、再現性のある挙動を保証しているため並列SATソルバーの実応用を容易にする。また巨大なSAT問題を圧縮したまま解く手法の開発は、SATの応用範囲の拡大のために重要であり、圧縮節の学習による証明短縮手法を検討するための基盤となる。

研究成果の概要(英文)：In order to improve the performance of propositional satisfiability problem solver (SAT solver), we have implemented a deterministic portfolio parallel SAT solver and a solver that can directly solve a compressed instance. The former parallel SAT solver ensures reproducible behavior and achieves comparable performance with non-deterministic parallel solvers by allowing delayed clause exchange. The latter approach compresses regular clauses in a given SAT instance and can solve the compressed instance without expansion. We have experimentally confirmed that this approach is effective to solve the huge SAT instances. Although this has no effect for proof shortening at the moment, it will be the foundation of the study to acquire compressed learned clauses.

研究分野：制約充足処理系の設計・開発

キーワード：充足可能性判定(SAT)問題 SATソルバー 決定的並列SATソルバー 圧縮

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

命題論理の充足可能性判定問題である SAT は、与えられた命題論理式の充足可能性を判定する問題である。SAT は計算機科学における最も基本的かつ本質的な組合せ問題であり、様々な応用領域における推論の基盤技術として幅広く利用されている。例えば、スケジューリング問題の未解決問題の求解や、最新の CPU 設計の検証、ソフトウェアのパッケージ管理システムにおける依存性解析などにおいて SAT 問題を解くソルバーが利用されている。また擬似ブール (Pseudo-Boolean; PB) 制約ソルバーや、限量ブール式 (Quantified Boolean Formula; QBF) ソルバー、背景理論付き SAT (Satisfiability Modulo Theories; SMT) ソルバー等の SAT を拡張した問題においても、バックエンドのソルバーとして SAT が利用されており、産学両方において応用が進んでいる。このように幅広い分野において SAT ソルバーは基盤技術として利用されているため、その性能向上は重要である。

SAT 問題を解くソルバーの基本アルゴリズムは矛盾からの節学習と呼ばれる手法が主流である。与えられた論理式を充足する真偽値割当てを深さ優先で探索する過程で矛盾(与式を充足できない部分真偽値割当て)が発生するたびに、その矛盾の発生原因を解析し、同じ矛盾の繰り返しを避けるための制約(節)を学習する手法である。矛盾は無数に発生するため有用な学習節を取捨選択する評価尺度や、探索が行き詰まったときにリスタートする戦略等の様々なヒューリスティクスを加えたものが高速な SAT ソルバーの性能を支えている。最新の SAT ソルバーは、数百万変数上の数千万の制約からなる大規模な SAT 問題を現実的な時間内でしばしば求解することが可能である。

SAT ソルバーは強力な推論技術であるが、SAT は NP 完全問題の代表例であり、求解が困難な問題も多数存在する。矛盾からの節学習アルゴリズムは、証明システムとして融合法に相当する証明能力を持つことが知られているが、融合法を用いた証明では指数関数的な長さを必要とする問題が存在する。また、我々の予備的な調査では充足不能な問題における探索の無駄(獲得した学習節が反駁の導出に役立たない割合)は問題に依存するものの平均して 6 割程度であった。探索の無駄を低減することには価値があるが、もし無駄が 5 割しかない問題において無駄を限りなく減らすことができたとしても、探索時間の向上は倍程度しか期待できない。従って、SAT ソルバーの性能を本質的に向上させるためには、証明の長さを短縮する仕組みを実現することが重要な課題になるといえる。

2. 研究の目的

本研究では、証明の短縮を図る機構を導入することで SAT ソルバーの本質的な性能向上を実現することを目的とする。そのために、これまでの研究成果に基づき、以下の 3 点の研究課題に取り組む。

(a) 拡張融合法のための実用的な適用条件の検討

矛盾からの節学習アルゴリズムは融合法に相当する証明能力を持つが、この融合法よりも強力な証明手法の 1 つに拡張融合法がある。拡張融合法は、融合法に拡張規則(任意の部分論理式と等価な新規変数を導入する操作)を追加した比較的単純な枠組みであるにもかかわらず、融合法では指数関数的な長さを必要とする証明を大きく短縮可能な場合があることが知られており、次世代 SAT ソルバーの基盤アルゴリズムとして期待されている。しかし拡張規則は命題変数の増加をもたらすため、どのようなときに何を拡張の対象とするのかを判定することが肝要となる。本研究では、証明の短縮効果が大きくなる適用条件を検討し、実用的な拡張融合法の実現を目指す。

(b) 対称性に基づく動的な簡単化手法の検討

SAT ソルバーでは、実行時間の短縮を目的として、与えられた論理式を簡単化してから解くことが多い。簡単化は、論理式から冗長性を取り除き証明を短縮するための技法として考えることができる。この簡単化手法の 1 つに対称性除去がある。これは論理式に存在する対称性を持った構造を除去することで似た証明の繰り返しを避ける手法である。組合せ困難な小規模な問題においては効果的であることが報告されているが、大規模な実用問題では多数の対称性が検出され、それらを除去するための追加制約が膨大になり、逆に求解のオーバーヘッドとなる場合がある。本研究では、対称性除去にかかるコストの低減手法や対称性除去を動的な簡単化手法と組み合わせる手法について検討を行う。

(c) 探索の無駄を低減するヒューリスティクスの検討

SAT ソルバーは反駁の導出に関係しない学習節をしばしば獲得する。予備的な調査では充足不能な問題において獲得した学習節の平均 6 割程度が反駁の導出に寄与していない。もし反駁の導出に関係しない学習節が頻繁に獲得される場合、例えばリスタートによって探索空間を移動するよう働きかけて無駄の低減を図ることは求解速度の向上に一定の効果があると期待できる。そこで探索の無駄を低減するためのヒューリスティクスについて検討する。

3. 研究の方法

(a) 拡張融合法のための実用的な適用条件の検討

拡張融合法を用いることで証明が短縮可能な条件について検討を行う。これまでに長さ 2 のバイナリ節群による単位伝搬を契機として始まる特定の推論過程に対して拡張規則を適用すると証明を短縮できる場合があることを明らかにしたが、その条件を満たす推論過程の発生頻度が

低く、結果として証明短縮の効果を発揮できていなかった。そこで本研究ではその条件を一般化し、適用範囲の拡大を図る。

(b) 対称性に基づく動的な簡単化手法の検討

Devriendt らにより提案された対称性伝搬を我々が考案した動的簡単化手法に組み込むことを検討する。対称性伝搬は、論理式から対称性を除去するのではなく、ある部分真偽値割当ての下で成り立つ対称性から真偽値を伝搬することで無駄な探索を抑制する手法である。我々の動的簡単化手法では、頻繁に実行される単位伝搬処理からリテラル間の含意関係を抽出しておき、その後の単位伝搬処理において含意関係の対偶を充足するように伝搬を増強することが可能である。互いに単位伝搬を補強する手法であり、これらを組み合わせることで相乗的な伝搬の促進が期待できるため、この手法について検討・評価を行う。

(c) 探索の無駄を低減するヒューリスティクスの検討

本研究では、反駁の導出に寄与しない学習節の獲得を探索の無駄と定義し、それを低減するためのヒューリスティクスについて検討する。そのために無駄が多く発生する状況を識別するためのヒューリスティクスと、探索の無駄の発生を抑制する、またはその状況から抜け出すための手法について検討を行う。

4. 研究成果

(a) 拡張融合法のための実用的な適用条件の検討

拡張融合法を適用して証明の短縮を図る実用的な条件について検討を進めたが、安定的な性能改善を達成することが難しいため、これとは大きく異なるアプローチで証明を短縮する手法について検討した。SAT 問題は通常、機械的に生成されるため規則的な構造を多数内包している。そこで規則的に並んだ節群をあらかじめ圧縮しておき、圧縮した節を展開せずに直接推論に利用する手法について検討し、実装ならびに評価を行った。評価実験の結果、1千万節を超える巨大な問題において求解数の向上が達成できることを確認した。現時点ではメモリ使用量の削減が主たる効果であり、まだ証明の高速化や短縮は達成できていないが、今後この手法を拡張し、圧縮節を学習する手法を検討することで証明を短縮し高速化を図る予定である。

(b) 高速な決定的並列 SAT ソルバーの検討

並列 SAT ソルバーは複数の子ソルバーを並列実行し、子ソルバー間で学習節を交換させることで証明の短縮を図る手法であるといえる。しかし、ほとんどの並列 SAT ソルバーは効率を優先するため再現性のある挙動を保証しておらず、この不安定さは並列 SAT ソルバーの実応用における障害の1つとなっている。そこで我々はソルバー間の同期間隔の精密化と遅延学習節交換手法によってソルバー間の待ち時間を大きく削減する手法を考案し、評価実験により決定的でありつつも最新の非決定的並列 SAT ソルバーに匹敵する性能を持つことを実証した。

また多数 CPU コア環境での排他制御の待ち時間と同期待ち時間を低減するため、輸出用学習節集合を交換間隔ごとに用意することで排他制御を減らすとともに、交換間隔のさらなる精密化や、スレッド間で探索状況が大きく乖離することを抑制するための学習節の強制適用手法などを考案し、64CPU コアからなる環境であっても非決定的ソルバーに匹敵する性能を示すことを実証した。

(c) 対称性に基づく動的な簡単化手法の検討

対称性除去手法の1つに求解中に獲得した学習節の対称的な節を生成することで、矛盾の対称パターンの発生を防ぐ手法があるが、しばしば多数の対称学習節を追加するため、逆に求解のオーバーヘッドとなることがある。我々は、学習節の質(リテラルブロック距離)と対称学習節の使用頻度の間に強い相関があることを示し、質の悪い学習節からの対称学習節の生成を抑制する手法を実装し、評価実験により求解数の若干の向上が達成できることを確認した。さらに対称学習節生成のための候補数が膨大となることを抑制するため、対称学習節の使用率に着目し、あまり使用されない対称学習節を生成する要因となる対称性を除外することで候補節数を大幅に削減し、それにより速度向上が達成できることを実証した。また、対称性伝搬と動的簡単化を組み合わせる手法について検討し、等価リテラルがこれまでよりも多く検出可能になることを示した。評価実験により、対称性伝搬の処理コストのため求解時間は増加するものの、求解にかかるステップ数を大きく削減できることを確認した。

(d) 探索の無駄を低減するヒューリスティクスの検討

SAT ソルバーの基本戦略の1つであるリスタートは、探索状況が悪くなった際にその改善を目的として探索をやり直すヒューリスティクスであり、最新のソルバーでは高頻度でリスタートが実行されている。我々は、探索状況を獲得する学習節の質(リテラルブロック距離)で評価した場合に、リスタートをしても探索状況がしばしば改善されないことを実験的に示し、その発生要因となる決定変数の頻出パターンが存在することを示した。今後は、そのような決定変数の選択を抑制する手法を検討する予定である。

並列 SAT ソルバーでは各ソルバースレッドの探索空間の集中性と多様性のバランスをとることが重要となる。そこで他ソルバーから輸入した学習節の使用率と重複率に基づき探索状況の集中性・多様性を評価する手法とそれに基づく変数選択ヒューリスティクスの制御方法につい

て検討を行った .4 コア環境における予備的な評価実験の結果 , 本手法によって求解数が若干向上することを確認した .

5. 主な発表論文等

〔雑誌論文〕 計4件（うち査読付論文 4件 / うち国際共著 0件 / うちオープンアクセス 0件）

1. 著者名 Hidetomo Nabeshima and Katsumi Inoue	4. 巻 未確定
2. 論文標題 Reproducible Efficient Parallel SAT Solving	5. 発行年 2020年
3. 雑誌名 Proceedings of the 23th International Conference Theory and Applications of Satisfiability Testing (SAT 2020), to appear	6. 最初と最後の頁 未確定
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 藤井 樹, 伊藤 靖展, 鍋島 英知	4. 巻 34, A-191
2. 論文標題 学生の選好に同順位を含む研究室配属問題	5. 発行年 2019年
3. 雑誌名 人工知能学会論文誌	6. 最初と最後の頁 1-16
掲載論文のDOI (デジタルオブジェクト識別子) https://doi.org/10.1527/tjsai.A-191	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 宋 剛秀, 番原 睦則, 田村 直之, 鍋島 英知	4. 巻 35
2. 論文標題 SATソルバーの最新動向と利用技術	5. 発行年 2018年
3. 雑誌名 コンピュータ ソフトウェア	6. 最初と最後の頁 72-92
掲載論文のDOI (デジタルオブジェクト識別子) https://doi.org/10.11309/jssst.35.72	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Hidetomo Nabeshima and Katsumi Inoue	4. 巻 -
2. 論文標題 Coverage-Based Clause Reduction Heuristics for CDCL Solvers	5. 発行年 2017年
3. 雑誌名 Proceedings of the 20th International Conference Theory and Applications of Satisfiability Testing (SAT 2017)	6. 最初と最後の頁 136-144
掲載論文のDOI (デジタルオブジェクト識別子) 10.1007/978-3-319-66263-3	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計8件（うち招待講演 0件 / うち国際学会 0件）

1. 発表者名 早瀬 悠真, 鍋島 英知
2. 発表標題 大規模な SAT 問題を圧縮したまま解くソルバーの開発
3. 学会等名 第34回人工知能学会全国大会
4. 発表年 2020年

1. 発表者名 宋 剛秀, 鍋島 英知, 番原 睦則, 田村 直之, 井上 克巳
2. 発表標題 CEGAR と反例の共有を用いたSAT型CSPソルバーの並列化方法の考察
3. 学会等名 第112回人工知能基本問題研究会
4. 発表年 2020年

1. 発表者名 中尾 陸, 鍋島 英知
2. 発表標題 SAT ソルバーにおける学習節簡単化手法に基づくメタ探索戦略の提案
3. 学会等名 人工知能学会 第109回人工知能基本問題研究会
4. 発表年 2019年

1. 発表者名 神原 和裕, 鍋島 英知
2. 発表標題 ポートフォリオ型並列 SAT ソルバーにおける適応型探索戦略
3. 学会等名 人工知能学会 第109回人工知能基本問題研究会
4. 発表年 2019年

1. 発表者名 市澤 拓美, 原田 翔規, 鍋島 英知
2. 発表標題 SATソルバーの動的対称性除去における候補削減手法
3. 学会等名 人工知能学会 第109回人工知能基本問題研究会
4. 発表年 2019年

1. 発表者名 福田 晴喜, 鍋島 英知
2. 発表標題 リスタート戦略改善に向けた頻出決定変数パターンのマイニング
3. 学会等名 人工知能学会 第32回人工知能学会全国大会
4. 発表年 2018年

1. 発表者名 後藤 優也, 鍋島 英知
2. 発表標題 決定的ポートフォリオ型並列SATソルバーの待ち時間削減による高速化手法
3. 学会等名 人工知能学会 第106回人工知能基本問題研究会
4. 発表年 2018年

1. 発表者名 藤井 樹, 伊藤 靖展, 鍋島 英知
2. 発表標題 研究室配属問題のCSP符号化手法の検討
3. 学会等名 人工知能学会 第31回人工知能学会全国大会
4. 発表年 2017年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

GlueMiniSat
<http://glueminisat.nabelab.org/>
ManyGlucose
<https://github.com/nabesima/manyglucose-satcomp2020>

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----