

令和 2 年 5 月 26 日現在

機関番号：12601

研究種目：基盤研究(C)（一般）

研究期間：2017～2019

課題番号：17K06374

研究課題名（和文）金属特性及び界面構造の制御による低抵抗金属/Geコンタクト形成に関する研究

研究課題名（英文）Contact resistance lowering at metal/Ge interface by controlling metal property and interface structure

研究代表者

西村 知紀（Nishimura, Tomonori）

東京大学・大学院工学系研究科（工学部）・技術専門職員

研究者番号：10396781

交付決定額（研究期間全体）：（直接経費） 3,700,000円

研究成果の概要（和文）：本研究では金属/半導体界面に生じるフェルミレベルピンニングに関して金属仕事関数変調モデルを提案し、その基礎に対する検証と理解を進めた。

前者については、SiやGe等の半導体が仕事関数変調モデルにより妥当に描像できる系であること、低電子密度金属により仕事関数の変調効果が弱まることを新たな側面から実験的に示すことに成功した。

後者については、金属の真空仕事関数が表面構造の影響を受けることを踏まえ、想定される半導体界面での仕事関数変調効果が、具体的な界面構造因子として基板面方位の影響を受けることを明らかにしたと共に、半導体界面で考慮する必要がある正孔についての考え方を提案した。

研究成果の学術的意義や社会的意義

典型的な半導体材料であるSiや次世代半導体材料として有望なGeは、その金属との界面に生じるフェルミレベルピンニングが物理描像として本質的な仕事関数の変調効果として描像できるモデルを提案し、実験的に実証した。このモデルはSi, Geに限らず一般的な金属/半導体界面のショットキー障壁高さの決定機構へ適用することができ、理想的界面におけるショットキー障壁高さの制御の方向性を示している。この研究成果は技術的要求のある低抵抗金属/半導体ダイレクト界面形成等の半導体技術分野への貢献は勿論、半導体物理分野においても新たに一般化された理解の方向性を提案することができた。

研究成果の概要（英文）： In this work, we proposed a metal work function modulation model for Fermi level pinning at the metal/semiconductor interface, and verified and advanced the model.

We experimentally demonstrated that the semiconductors such as Si and Ge can be reasonably described by the work function modulation model, and that the work function modulation is weakened by lowering electron density in metal.

Based on the fact that the vacuum work function of metal is affected by the surface structure of metal, it was clarified that the work function modulation effect at semiconductor interface is also affected by semiconductor structure especially like surface orientation of semiconductor. We also proposed a concept of holes contribution at semiconductor interface.

研究分野：半導体材料物性

キーワード：ゲルマニウム シリコン フェルミレベルピンニング ショットキー障壁 金属/半導体界面

1. 研究開始当初の背景

微細化により高性能化を遂げてきた Si-MOSFET 技術はいよいよ微細化の限界に近づき、より大電流が得られる他の半導体材料への置き換えが現実的な選択肢となりつつある。Ge は Si と比較して電子で約 2.5 倍、正孔で約 3.5 倍のキャリア移動度をバルクにおいて有し、単一材料として CMOS チャンネル材料を代替可能であり、また Ge で用いるプロセスは Si プロセスとも親和性が高く、既存の Si テクノロジーの設備を利用できる点からも現実的かつ魅力的な材料である。近年ゲートスタックの理解の深化により FET においても極めて良好な特性が実証されつつあるが、Ge デバイスに残された深刻な課題の一つとして、微細化により明確な増大が見込まれている金属/Ge 界面周りのコンタクト抵抗の低減が挙げられる。故にコンタクト抵抗を決める金属/Ge 界面のショットキー障壁高さの制御性の向上、すなわちフェルミレベルピンニング (FLP) の克服が必須である。

一方で Ge の様なバンドギャップの狭い半導体は、金属の真空仕事関数によるショットキー障壁高さの制御性が劣化する FLP を生じる傾向があることが知られている。既に実験的にも金属/Ge 界面において価電子帯端近傍に非常に強い FLP を生じることを実験的に示してきた。この FLP の起源については多くの議論があるが、研究代表者は金属中の電子の波動関数が半導体のギャップ内に染み込むことにより形成される本質的な Metal-induced gap states (MIGS) が支配的である可能性を極薄の絶縁膜界面層の導入により膜厚に応じた FLP の緩和効果 [7] が得られること等からその妥当性を示してきた。しかし“極薄絶縁膜界面層の導入による FLP 緩和”は、絶縁膜のトンネル抵抗が加算されてしまう点からもあくまでダイレクト金属/Ge 界面でのショットキー障壁高さの制御性向上が望まれる。

2. 研究の目的

我々は既に MIGS の物理的描像に立ち戻り、ダイレクト金属/Ge 界面のショットキー障壁高さ制御性の向上の可能性について検討を進めてきた。そもそも真空への電子の浸み出しは金属表面にダイポールを形成しそれを介した電位降下は金属の仕事関数の一部であることと、その効果が仕事関数全体に寄与する割合が金属中の自由電子密度の低減により大幅に減少することに基づいて、この MIGS と真空仕事関数表面項の物理的描像の類似性から、自由電子密度が少ない金属 (金属 Ge 化合物) /Ge 界面を形成すると FLP が緩和する傾向が現れることが分かってきた。このことは前述の MIGS の妥当性を示すとともに、その描像からも MIGS は界面形成による仕事関数の変調効果のようにとらえることができる様に思われる。

本研究ではこれらを踏まえ Ge 伝導帯へのキャリア注入を要するデバイスを想定した低抵抗コンタクトの形成指針の構築へと展開していく為に、MIGS に基づいた仕事関数の変調モデルの更なる解明と理解を目指す。

3. 研究の方法

本研究では大きく分けて金属仕事関数変調モデルの基礎に対する実験的な実証、及び金属仕事関数変調モデルの深化の 2 つの方向性から進める。

前者については、これまでに極薄絶縁膜や低電子密度金属としての金属 Ge 化合物金属により金属/Ge 界面のバンドアライメントが主に仕事関数変調モデルにより妥当に理解できると想定しているが、実際にこのモデルが支配的な系であるか否かはまた別の問題となる。現実的にはこのモデルに重畳して外因的な欠陥等の寄与も想定される為、実験的な議論は外因的因子の影響が少なく、仕事関数変調効果が支配的に現れる系を選定する必要がある。Si や Ge がその系に該当するその妥当性を補強する意味からも多角的な追証を行う。また Si や Ge への適用が適していると推測される金属仕事関数変調モデルの原型を支持するこれまでの研究は、成膜により形成された典型的な元素金属/半導体界面と反応により形成された金属 Ge 化合物金属や金属 Si 化合物金属/半導体界面との比較に基づいている。界面の形成手法や界面構造による寄与と金属の自由電子密度の寄与を明確に切り分ける検証も併せて行う。

後者については、金属の真空仕事関数が表面構造の影響を受けることから、変調効果の弱い系における界面構造の変調効果への寄与を実験的に調べるとともに、波動関数の浸み出しに関して真空にはなく半導体には存在する正孔の寄与について考察する。

4. 研究成果

(1) 金属仕事関数変調モデルの基礎的検証

適切な半導体材料選択の妥当性

本モデルの描像は全ての金属/半導体界面へ適用できると考えるが、このモデルが支配的に系

のバンドアライメントを決定するか否かはまた別の問題であり、それはこのモデルの効果に重畳して外因的な欠陥等の寄与も存在するはずである。そこでこのモデルに関する議論を実験的に進めるには外因的因子の影響が少なく、仕事関数変調効果が支配的に現れる系を選定する必要がある。既に典型的な半導体材料である Si や Ge がその系に該当する可能性を示してきたが、その妥当性を補強する意味から多角的な追証は不可欠である。

・金属/SiGe 界面の FLP [1,2]

SiGe という材料に注目すると、Si と Ge の全固溶体であるが故に Si や Ge と異なり理想的な結晶においてもその個別の原子間結合構造に高い不規則性を有し、更に Si 基板上にエピタキシャル成長した SiGe 層は外因的な格子欠陥や転移も含有することが推測される。一方で仕事関数変調モデルに従えば、SiGe のバンドギャップは Ge 比の増大に伴って小さくなる。それ故、SiGe の FLP 強さとの比較から支配的な金属界面とのバンドアライメントの決定機構を判別できると考えた。Si 上に SiGe を成長した SiGe 基板上に元素金属/SiGe 接合を作成し、界面のバンドアライメントを電気特性により評価した。またこの時 SiGe が外因的要素の寄与が相対的に大きいことが XRD や Raman 分光により確認された。Fig. 1 に示す通り FLP の強さは Si, SiGe, Ge の順に強くなり、このことはこれまでとは異なる形で改めて Si, Ge が仕事関数の変調効果が支配的な系であることを支持している。

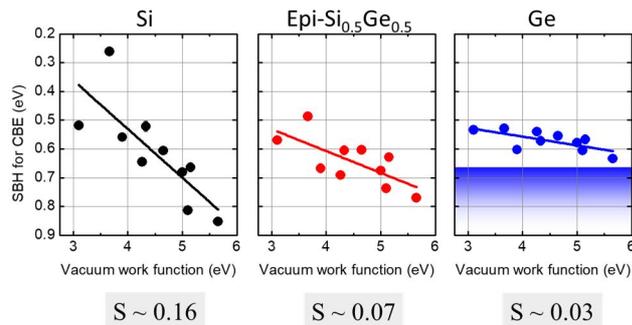


Fig. 1 金属/Si, /SiGe (Si 上エピ層), /Ge 界面のショットキー障壁高さとの典型的元素金属の真空仕事関数の関係。バンドギャップの減少に伴ってフェルミレベルピンニングが強くなる。(ショットキー障壁高さの金属真空仕事関数依存性が小さくなる)。

・アモルファス Ge への FLP [1,2]

一方仕事関数変調効果が支配的であるとみなせる系は、半導体の電子構造の変化による変調や外因的な欠陥の導入などによりその特性が変化することが予想される。これを検証するために金属/Ge 界面に半導体基板と同じ構成元素でありながら構造の異なるアモルファス Ge 層の導入を試みた。FLP の観点からみて明瞭に確認できた点は、アモルファス Ge の膜厚に依らず一定の Ge 伝導帯へのショットキー障壁の低下と Ge 価電子帯へのショットキー障壁の増大、つまり FLP するエネルギーが Ge 伝導帯側へシフトする結果が得られた。このことはアモルファス Ge を導入の有無で、仕事関数変調効果自身が変化した、もしくは支配的なメカニズムが変化したことを示しており、即ちアモルファス Ge 層を導入していない金属/Ge 界面が主に仕事関数変調効果により決まることを示唆している [1]。

金属の電子密度と FLP との相関の明確化

・半金属 Bi/半導体界面の FLP [3]

Bi の真空仕事関数は 4.2 - 4.3eV 程度と元素金属/Ge, /Si 界面に見られる FLP の FLP エネルギー (真空準位より約 4.5 - 4.6eV) より十分小さいことから、Bi 中の自由キャリア密度の低減が FLP の緩和を生じれば、従来の典型的な元素金属/Ge および/Si 界面にみられる FLP の傾向から予想される n-Ge, n-Si に対してのショットキー障壁の低減、p-Ge, p-Si へのショットキー障壁の増大が観察されるはずである。典型的な I-V 特性を Fig. 2 に示す。Bi は n-Ge に対して明らかに他の元素金属よりも高い off 電流を示し、p-Ge に対して整流性を示す。Si に対しても同様で n-Si に対してはオーミック特性が得られることが分かった。更にこの Bi を堆積した後の Bi/Ge, Si 界面が界面層などを持たないダイレクト界面であることも断面 TEM 観察により確認された。また金属の真空仕事関数と界面のショットキー障壁高さの関係からも明確に Bi が他の元素金属が示す FLP の傾向から大幅に逸れた上、理想的な Schottky 極限に近い特性を示すことが明らかとなった。このことは Bi の適用によって半導体との界面形成による仕事関数の変調効果が大幅に抑制されたものと理解される。

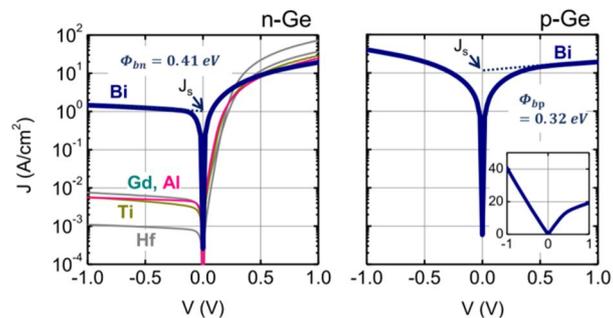


Fig. 2 半金属 Bi/Ge ダイオードの電流電圧特性。Bi は n-Ge については他の元素金属と比較して大きな off 電流を示し、p-Ge については他の元素金属がオーミック特性を示すのに対して整流性を示す。これは Bi のフェルミレベルピンニングが弱いことを示し、仕事関数変調効果が弱いともみることができる。

・スパッタ成膜により形成した金属 Si 化合物金属 (Silicide) /Si 界面の FLP [4]

前項と異なる側面から低電子密度金属/半導体界面の FLP の検証も進めた。前述のとおり一般的に silicide/Si 接合は熱処理による反応界面であり、それらに加え特徴的な界面構造 (エピタキシャル構造等) を有する為、FLP 緩和への仕事関数の変調と界面構造の寄与の何れが支配的に寄与しているかが明確でない。故に silicide/Si 接合を典型的な金属/Si と同様、堆積によって形成し、それら界面の FLP の緩和の有無から silicide/Si 界面における仕事関数変調効果 (MIGS) の寄与を調べた。真空仕事関数が異なる典型的な 3 種の silicide について silicide/Si 接合を作成し、界面のバンドアライメントであるショットキー障壁との関係 (Fig. 3) から、界面形成プロセスでは無く silicide の特性として Si との界面に生じる FLP が典型的な金属が生じる FLP と比較して弱くなり、金属仕事関数変調モデルの妥当性が示された。

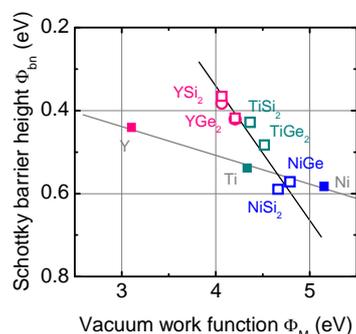


Fig. 3 シリサイド, ジェルマニド, 及び元素金属と Si 界面のショットキー障壁と真空仕事関数の関係。電子密度の低い前 2 種の金属では成膜法がスパッタとダメージが入り易いにも関わらず FLP が弱い。

(2) 金属仕事関数変調モデルの深化

・仕事関数変調効果への界面構造の寄与 [1, 5, 6]

MIGS モデルに基づけば、波動関数の浸み出しが極めて強い元素金属/Ge 等のケースでは半導体バルクの特長である電荷中性準位へ金属のフェルミ準位がアライメントする仕事関数の変調効果を生じると推測される。一方でこの変調効果が低減していくと、金属の真空仕事関数が金属表面の面方位依存性が現れる様に、界面構造の影響を受けることが予想される。そこで半導体の構造の観点から仕事関数変調効果を明らかにする為、仕事関数変調効果が比較的抑制されており、かつ金属側の構造依存性を区分けできる系として Bi/Ge 界面を選択した。Ge の構造は基板面方位として (100), (110), (111), 基板表面構造として原子レベルに平坦化された面、鏡面加工

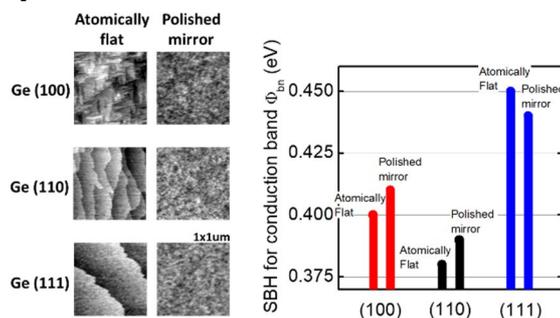


Fig. 4 Bi 電極形成前の Ge 基板表面の原子間力顕微鏡像と様々な界面構造を持つ Bi/n-Ge 界面におけるショットキー障壁高さの関係。界面のショットキー障壁高さは界面の物理的なラフネス構造等よりも基板面方位により支配的に決まっていることが示唆される。

面, 荒れた基板裏面を用意した。また, Ge 基板上に堆積された Bi はほぼ全ての試料で期待通り多結晶化していることも XRD 等により確認できた。

電気特性により評価した Bi/Ge 界面のバンドアライメントは、大変面白いことに界面の物理的な表面粗さではなく界面を形成する Ge の面方位によって分類された (Fig. 4)。また具体的には Ge 伝導帯に対するショットキー障壁高さが (110), (100), (111) の順に高くなっている。この事は界面のバンドアライメントが界面近傍の半導体内において方向性に特徴を持つ電子構造や原子配列構造等の影響を受けることを示している。また仕事関数の変調効果としては、波動関数の浸み出しがバルクの深くに及ばなくなり、界面近傍の方位的な特徴が現れたものと解釈できる。

・Two band MIGS [7-10]

波動関数の浸み出しによる仕事関数の変調は、真空仕事関数の場合には真空レベルという ~ 5eV 程度の障壁における浸み出しを考える一方、FLP が強い半導体の Schottky 障壁の場合には例えば Ge では約 0.5eV 程度の障壁しかない。ほぼ 10 倍の障壁高さの違いがトンネル効果に膨大な差を生み、界面形成により仕事関数を増大させるとみてしまうと、一定値への収束を示す FLP との対応に定性的な齟齬を生じる。しかしながら、真空への波動関数の浸み出しと異なり半導体への波動関数の浸み出しは半導体における価電子帯も考慮する必要がある。つまり単純な金属より半導体への電子のエバネッセントだけでなく価電子帯の影響を積極的に考えた 2 バンドモデルが必要である。このポイントは半導体の伝導帯及び価電子帯へのエバネッセントとのカップリングを考えた際のダイポールの向きが逆となることで相殺し合い、その大きさが釣り合うエネルギーが電荷中性準位に対応するのではないかとという点である。これまでも一般化された FLP として取り扱った金属と伝導帯、価電子帯の軌道との結合が取り扱われてきた例があるが、ギャップ内である禁制帯での仮想的な浸み出しを個々のバンドに対して取り入れる試みである。実際に定量的な値を出すためにはより詳細な計算が必要であるが、従来あまりにも単純化された MIGS のみが議論されてきたことを鑑みると、今回のモデルは MIGS を現実的なモデルとして取り扱う上で重要な考え方であると考えられる。

- [1] X. Luo, T. Nishimura, T. Yajima, and A. Toriumi, "Understanding of Fermi level pinning at metal/germanium interface based on semiconductor structure", *Appl. Phys. Express* **13**, 031003 (2020).
- [2] T. Nishimura, X. Luo, T. Yajima, and A. Toriumi, "Understanding and control of Fermi level pinning at metal/germanium interface", *IEEE Int. Interconnect Technology Conference and Materials for Advanced Metallization Conference*, (Jun. 5, 2019, Brussels, Belgium)(invited).
- [3] T. Nishimura, X. Luo, S. Matsumoto, T. Yajima and A. Toriumi, "Almost pinning-free bismuth/Ge and /Si interfaces", *AIP Advances* **9**, 095013 (2019).
- [4] 西村 知紀, 羅 璇, 矢嶋 赳彬, 鳥海 明, 「Silicide/Si 界面における弱い Fermi-level Pinning の起源」, [11a-W934-7], 第 66 回応用物理学会春季学術講演会, (2019 年 3 月 11 日, 東京工業大学大岡山キャンパス, 東京都 目黒区).
- [5] T. Nishimura, X. Luo, T. Yajima, and A. Toriumi, "Further investigation of Fermi-level pinning on Ge from substrate side", 3.8, 49th IEEE Semiconductor Interface Specialists Conference(SISC), (Dec.6, 2018, Catamaran Resort Hotel, San Diego, USA).
- [6] 西村 知紀, 羅 璇, 矢嶋 赳彬, 鳥海 明, 「金属 / Ge 界面の Fermi-level pinning に及ぼす Ge の基板面方位効果」, [P-12], 第 24 回電子デバイス界面テクノロジー研究会, (2019 年 1 月 24 日, 東レ総合研修センター, 静岡県三島市).
- [7] T. Nishimura, T. Yajima, and A. Toriumi, "Reconsideration of Metal Work Function at Metal/Semiconductor Interface", 232nd ECS Meeting, G03, #1121, (Oct. 2, 2017, Gaylord National Resort & Convention Center, National Harbor, MD(greater Washington, DC area), USA)
- [8] T. Nishimura, T. Yajima, A. Toriumi, "Generalized Picture of Work Function of a Metal with Schottky Interface", 2017 International Conference on Solid State Devices and Materials (SSDM 2017), K-1, #05, (Sep.20, Sendai International Center, Sendai, Japan).
- [9] 西村 知紀, 羅 璇, 矢嶋 赳彬, 鳥海 明, 「半導体界面における金属の仕事関数は真空仕事関数で良いか?」, [P-11], 第 24 回電子デバイス界面テクノロジー研究会, (2019 年 1 月 24 日, 東レ総合研修センター, 静岡県三島市).
- [10] 西村 知紀, 矢嶋 赳彬, 鳥海 明, 「Schottky 界面における Two-band MIGS モデル」, [12a-PB3-6], 第 66 回応用物理学会春季学術講演会, (2019 年 3 月 11 日, 東京工業大学大岡山キャンパス, 東京都 目黒区).

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件/うち国際共著 0件/うちオープンアクセス 1件）

1. 著者名 Nishimura Tomonori, Yajima Takeaki, and Toriumi Akira	4. 巻 80
2. 論文標題 Reconsideration of Metal Work Function at Metal/Semiconductor Interface	5. 発行年 2017年
3. 雑誌名 ECS Transactions	6. 最初と最後の頁 107 ~ 112
掲載論文のDOI (デジタルオブジェクト識別子) 10.1149/08004.0107ecst	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Nishimura Tomonori, Luo Xuan, Matsumoto Soshi, Yajima Takeaki, Toriumi Akira	4. 巻 9
2. 論文標題 Almost pinning-free bismuth/Ge and /Si interfaces	5. 発行年 2019年
3. 雑誌名 AIP Advances	6. 最初と最後の頁 095013 ~ 095013
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/1.5115535	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Luo Xuan, Nishimura Tomonori, Yajima Takeaki, Toriumi Akira	4. 巻 13
2. 論文標題 Understanding of Fermi level pinning at metal/germanium interface based on semiconductor structure	5. 発行年 2020年
3. 雑誌名 Applied Physics Express	6. 最初と最後の頁 031003 ~ 031003
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1882-0786/ab7713	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計9件（うち招待講演 2件/うち国際学会 3件）

1. 発表者名 西村 知紀, 矢嶋 昶彬, 鳥海 明
2. 発表標題 Reexamination of Fermi level pinning for controlling Schottky barrier height at metal/Ge interface
3. 学会等名 2018年応用物理学会秋季学術講演会 (招待講演)
4. 発表年 2018年

1. 発表者名 T. Nishimura, X. Luo, T. Yajima, and A. Toriumi
2. 発表標題 Further investigation of Fermi-level pinning on Ge from substrate side
3. 学会等名 49th IEEE Semiconductor Interface Specialists Conference
4. 発表年 2018年

1. 発表者名 西村 知紀, 羅 シュアン, 矢嶋 起彬, 鳥海 明
2. 発表標題 半導体界面における金属の仕事関数は真空で良いか?
3. 学会等名 電子デバイス界面テクノロジー研究会
4. 発表年 2018年

1. 発表者名 西村 知紀, 羅 シュアン; 矢嶋 起彬, 鳥海 明
2. 発表標題 金属/Ge 界面のFermi-level pinningに及ぼすGe の基板面方位効果
3. 学会等名 電子デバイス界面テクノロジー研究会
4. 発表年 2018年

1. 発表者名 西村 知紀, 羅 シュアン, 矢嶋 起彬, 鳥海 明
2. 発表標題 Silicide/Si 界面における弱いFermi-level pinningの起源
3. 学会等名 2019年応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 西村 知紀, 矢嶋 赳彬, 鳥海 明
2. 発表標題 Schottky界面におけるTwo-band MIGS (metal induced gap states) モデル
3. 学会等名 2019年応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 T. Nishimura, X. Luo, T. Yajima, and A. Toriumi
2. 発表標題 Understanding and control of Fermi level pinning at metal/germanium interface
3. 学会等名 International Interconnect Technology Conference & Materials for Advanced Metallization (招待講演) (国際学会)
4. 発表年 2019年

1. 発表者名 T. Nishimura, T. Yajima, and A. Toriumi
2. 発表標題 Generalized picture of work function of a metal with Schottky interface
3. 学会等名 International Conference on Solid State Devices and Materials (国際学会)
4. 発表年 2017年

1. 発表者名 T. Nishimura, T. Yajima, and A. Toriumi
2. 発表標題 Reconsideration of Metal Work Function at Metal/Semiconductor Interface
3. 学会等名 Electrochemical Society Meeting (国際学会)
4. 発表年 2017年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----