

令和 3 年 6 月 16 日現在

機関番号：82626

研究種目：基盤研究(C)（一般）

研究期間：2017～2020

課題番号：17K06409

研究課題名（和文）GaN系共鳴トンネルダイオードでのサブバンド間遷移を用いた高速不揮発メモリの開発

研究課題名（英文）Development of high-speed nonvolatile memory using intersubband transitions in GaN-based resonant tunneling diodes

研究代表者

永瀬 成範（NAGASE, Masanori）

国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・主任研究員

研究者番号：80399500

交付決定額（研究期間全体）：（直接経費） 3,600,000円

研究成果の概要（和文）：ピコ秒オーダーで動作可能な高速不揮発メモリの実現に向けて、窒化ガリウム系共鳴トンネルダイオード（GaN系RTD）でのサブバンド間遷移を用いた高速不揮発メモリの研究を行った。GaN系RTDの結晶性改善による安定動作化及び高速パルスを用いた動作原理検証実験に成功するとともに、時定数低減によるピコ秒オーダーでの高速動作化及び量子井戸構造最適化による1V以下の低電圧動作化の可能性を示すことで、本不揮発メモリの実現の可能性を示した。

研究成果の学術的意義や社会的意義

省電力コンピューティングおよび高速ロジック回路等への応用に向けて、ピコ秒オーダーで動作可能な高速な不揮発メモリの実現が期待されている。本研究成果は、その候補となる不揮発メモリの実現の可能性を示したものである。また、本研究で得られた窒化物半導体に関する知見や技術は、他の窒化物半導体デバイスの進展にも寄与できる可能性があることから、学術的にも社会的にも意義がある。

研究成果の概要（英文）：High-speed nonvolatile memory using intersubband transitions in GaN-based resonant tunneling diodes (GaN-based RTDs) was studied to realize a high-speed nonvolatile memory operating at picosecond time scales. The possibility of realization of this nonvolatile memory was shown by the achievement of stable nonvolatile memory operations due to the improvement of the crystal quality of GaN-based RTDs, the verification of operation mechanism using the high-speed pulses, and the predictions of high-speed operations at picosecond time scales by reduction in the time constant and low-voltage operations less than 1 V by appropriate designs of the quantum well structure.

研究分野：半導体工学

キーワード：電子デバイス・機器 窒化物半導体 量子井戸 トンネル現象 超高速情報処理

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1. 研究開始当初の背景

IoT 社会の実現に向けて、情報通信機器を支えるコンピューターの低消費電力化が期待されている。その解決法の一つとして、不揮発メモリを用いることで、コンピューターの真の動作時以外は電源を遮断し、待機電力を低減するノーマリーオフコンピューティング技術の実現が期待されている [K. Ando et al., *J. Appl. Phys.* **115**, 172607 (2014) (Invited). T. Nakata and H. Nakamura, *Normally-Off Computing* (Springer, Tokyo, 2017) 1st ed.]. しかし、この技術を実現するには、現在のコンピューターのメインメモリや L1, L2 キャッシュ等で使用されている揮発性メモリ (SRAM や DRAM) と同等なスピードを持つ不揮発メモリを実現する必要がある。そのため、MRAM (磁気抵抗変化型メモリ)、STT-MRAM (スピン注入磁化反転型メモリ)、ReRAM (抵抗変化型メモリ)、PCRAM (相変化型メモリ) 等の様々な不揮発メモリの研究開発が勢力的に行われている。そして、その結果、メインメモリや L2 キャッシュ等へ適用可能な不揮発メモリの実現の見通しが立ってきていた。しかし、L1 キャッシュやロジック回路等に適用可能な、ピコ秒オーダーで動作可能な高速な不揮発メモリの実現の見通しは、立っていなかった。その候補として、窒化ガリウム系共鳴トンネルダイオード (GaN 系 RTD) でのサブバンド間遷移を用いた高速不揮発メモリの実現を目指していた。

2. 研究の目的

本研究では、GaN 系 RTD でのサブバンド間遷移を用いた高速不揮発メモリの実現や実用化において重要となるメモリの安定動作化と微細化技術を確立することを目的として研究を行った。以下に、その具体的な目標を示す。

(1) GaN 系 RTD を用いた不揮発メモリでは、書き換え動作の繰り返しとともに、メモリ特性が劣化した。この現象が、窒化物半導体特有の貫通転移を介した電子リーク現象とそれに伴うバンド構造変化に起因すると考えられたことから、結晶性改善によって安定動作化が可能かを明らかにすることを目標とした。

(2) 大容量及び高密度化に向けて、メモリの微細化技術を構築する。特に、微細化に伴う不揮発メモリ特性の劣化の有無を調べることで、将来的に、L1 キャッシュ等へ適用されている SRAM と同等なセルサイズまで微細化できるかを明らかにすることを目標とした。

3. 研究の方法

(1) 結晶性改善による安定動作化

メモリの安定動作化を阻害する主な要因として、サブバンド間遷移によって量子井戸内に蓄積した電子が、書き換え動作中に、窒化物半導体特有の貫通転移により形成される AlN バリア層での欠陥準位を介して、僅かにリークしてすることが考えられた [M. Nagase et al., *Jpn. J. Appl. Phys.* **55**, 100301 (2016)]. そのため、このような電子リークを抑制する方法として、①低欠陥 GaN 基板を用いたホモエピタキシャル技術及びバッファー層改良によって貫通転移密度を低減すること、及び、②AlN バリア層と GaN 井戸層の間に AlGaIn 中間層を導入すること等を検討した。これらにより、メモリの安定動作化を阻害する主な要因を明らかにし、より安定動作化が可能な GaN 系 RTD の設計指針を示すことを目指した。また、上記の結晶成長は、大量生産等から実用化において有利な MOVPE 法を用いて行った。

(2) 大容量化に向けた微細化技術の確立

まず、低電圧動作や高速動作化に不可欠な低コンタクト抵抗化技術、電子ビーム露光等を用いた微細パターン形成技術、及び安定動作化に不可欠な微細メサ構造に対するパッシベーション技術などを開発することを目指した。また、それらの技術をもとに、直径 $1\mu\text{m}$ 以下の微細メサ構造を有する GaN 系 RTD を実現し、その不揮発メモリ特性評価を行うことで、L1 キャッシュ等へ適用されている SRAM と同等なセルサイズまでの微細化の可能性を示すことを目指した。さらに、本研究課題を通じて得られた知見をもとに、更なる高性能化のための GaN 系 RTD の設計指針を示すことで、次世代不揮発メモリとしての可能性を示すことを目指した。

4. 研究成果

(1) 貫通転移密度低減による安定動作化

バッファー層の結晶成長条件や厚み等を改良することで、GaN 系 RTD の貫通転移密度を大幅に低減できることを確認した。図 1 には、その貫通転移抑制の様子を示し、また、挿入図には、MOVPE 法によって得られる典型的な GaN/AlN ヘテロ界面を参考のために示した。次に、バッファー層の変化によって貫通転移密度を変化させた GaN 系 RTD を用いることで、不揮発メモリ特性の貫通転移密度依存性を調べた。その結果、貫通転移密度が低い素子ほど、高いメモリ書き換え耐性を実現できることを確認した。さらに、最も貫通転移密度が低減した素子においては、10 万回を超えるエラーフリー動作を実現でき、動作後も不揮発メモリ特性に顕著な劣化がないことを確認した。これらの結果から、本不揮発メモリで生じる書き換え動作の繰り返しとともに生じる不揮発メモリ特性の劣化は、他の不揮発メモリで生じる機械的破壊に起因するものではなく、貫通転移 (AlN バリア層での欠陥準位) を介した電子リークに伴うバンド構造変化に起因す

ることを明らかにした。そして、これより、貫通転移密度の低減や量子井戸構造の最適化等によって、電子リークを抑制することで、更なる安定動作化を実現できる可能性を示した [M. Nagase et al., *Jpn. J. Appl. Phys.* **57**, 070310 (2018)]。研究開発当初は、低欠陥 GaN 基板を用いたホモエピタキシャル技術によって、貫通転移密度を低減することも検討していたが、これまでのサファイア基板でも貫通転移密度を低減できることがわかったため、GaN 基板使用による結晶成長条件の調整、及びそれに伴う研究協力者の負担増等の観点から、欠陥 GaN 基板を用いたホモエピタキシャル技術に関する研究は、取りやめることにした。

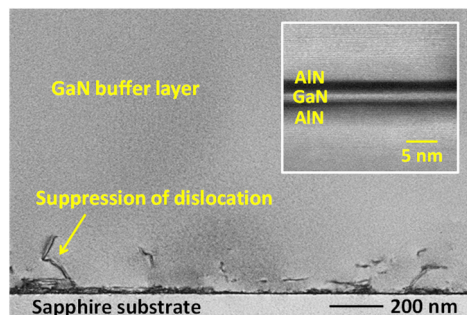


図1 バッファ層改善による貫通転移密度の低減

(2) AlGaIn 中間層導入による安定動作化

バッファ層改良による貫通転移密度の低減によって、量子井戸からの電子リークを抑制することで、高いメモリ書き換え耐性を得られることがわかった。そこで、更なる安定動作化を目指して、AlN バリア層と GaN 井戸層の間に AlGaIn 中間層を導入することで、電子リークをさらに抑制することを検討した。その結果、AlGaIn 中間層を導入によって、より安定した不揮発メモリ動作を実現できることを確認した。しかし、この改良によって、書き込み電圧と消去電圧が高電圧側へシフトし、また、ON/OFF 比が低減してしまうことがわかった。この原因としては、AlGaIn 中間層の導入により、量子井戸構造の自発・ピエゾ分極が変化し、量子準位が複雑に変化したためと考えている。そのため、今後、AlGaIn 中間層導入による安定動作化を実現していくためには、自発・ピエゾ分極効果を適切に取り入れた GaN 系 RTD の設計手法を構築することが必要と判断した。そのため、AlGaIn 中間層導入による安定動作化に関する実験は、上記の新たな設計手法を構築した後に、再度、試みることにした。

(3) 高速パルスを用いた動作原理検証

バッファ層の結晶成長条件等を改良することで、比較的安定した不揮発メモリ動作を実現できるようになった。一方で、筑波大学微細加工プラットフォーム（共同利用施設）が所有する半導体デバイス特性評価装置を利用して頂けることになったことから、高速パルスを用いた動作原理検証実験を行うことにした。その結果、装置時間分解能（10 ns）と同等な値で、良好な ON/OFF スwitching 動作を実現できることを確認した（図2）。また、ミリ秒からナノ秒オーダーのパルス幅を持つパルス電圧を用いて、ON/OFF スwitching 特性のパルス幅依存性を調べた結果、ON/OFF 比（ $= I_{ON}/I_{OFF}$ ）はパルス幅にほぼ無依存であることを確認した。特に、これまで、GaN 系 RTD による不揮発メモリ動作は、GaN 中の結晶欠陥への電子捕獲と電子放出に起因しているという見解もあった。しかし、結晶欠陥からの電子放出現象は、ミリ秒からマイクロ秒オーダーの比較的遅い応答現象であることから、本不揮発メモリ動作が、結晶欠陥への電子捕獲によるものではなく、量子井戸でのサブバンド間遷移と電子蓄積効果に起因していることを支持する重要な実験データを得ることに成功した。また、GaN 系 RTD の等価回路モデルを用いて、本不揮発メモリのスitching 時間を計算した結果、GaN 系 RTD のコンタクト抵抗や内部容量、即ち、時定数をさらに低減していくことで、ピコ秒オーダーでの高速動作を実現できることを示した [M. Nagase et al., *Jpn. J. Appl. Phys.* **58**, 091001 (2019)]。

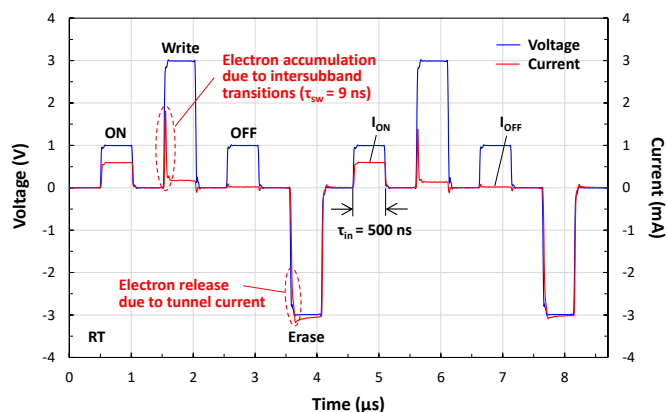


図2 高速パルスを用いた動作原理検証実験

(4) デバイス微細化技術の確立

直径 1 μ m 以下の微細メサ構造を有する GaN 系 RTD の実現に向けて、プロセス要素技術開発を行った。まず、微細化に伴い、直列抵抗が増加することが予想されるため、電極材料変更やコンタクト層ドーピング濃度増加による低コンタクト抵抗化を検討した。その結果、電極材料の変更では、電極アニール処理の難しさ等から有意義な結果は得られなかったが、コンタクト層のドーピング濃度を増加していくことで、低コンタクト抵抗化を実現できることを確認した。また、ICP を用いた GaN 系 RTD エッチング技術や SiN パッシベーション成膜技術等の確立により、プロセス要素技術を構築した。しかし、新型コロナウイルス等の影響によって計画通りに実験を進めることが困難であったことや、微細メサ構造形成に対するプロセスの見直しを行ったこと等から、

最終目標としていた直径 $1\mu\text{m}$ 以下の微細メサ構造を有する GaN 系 RTD の実現までには至らなかった。しかし、今後も本不揮発メモリの研究を継続していく予定であるため、上記のプロセス要素技術をもとに、微細メサ構造を有する GaN 系 RTD を実現し、L1 キャッシュ等へ適用されている SRAM と同等なセルサイズまでの微細化の可能性を示していく予定である。

(5) 高性能化に向けたデバイス設計指針の確立

本研究を通じて得られた実験結果をもとに不揮発メモリの更なる高性能化に向けた GaN 系 RTD の設計指針を示すことを検討した。特に、実用化において重要な書込・消去電圧低減による低エネルギー動作化の可能性を調べた。これまでに、量子井戸構造の井戸層やバリア層等の厚さを変化することで、書込・消去電圧を変化できることを示してきた。しかし、今後、より高度な設計を行っていくためには、窒化物半導体特有の自発・ピエゾ分極による影響を適切に取り入れる必要があった。そこで、GaN 系 RTD 中の電束密度に対する境界条件から、自発・ピエゾ分極による影響を取り入れる手法を構築した。その結果、これまで得られた実験データをより良く説明することに成功するとともに、量子井戸構造の最適化によって、絶対値 1V 以下の書込・消去電圧を実現できることを示した [M. Nagase et al., *Phys. Status. Solidi A* **218**, 2000495 (2020)]。また、この構築した設計手法を用いることで、AlGaN 中間層を導入した複雑な量子井戸構造を持つ GaN 系 RTD の設計も可能になると考えている。これらにより、GaN 系 RTD を用いた不揮発メモリの更なる高性能化を実現し、ノーマリーオフコンピューティング技術へ適用可能な高速不揮発メモリの実現へと繋げていきたいと考えている。

(6) その他

近年、不揮発メモリの新たな応用として、FPGA (field-programmable gate array) やニューロモルフィックコンピューティングへの応用に関する研究開発が急速に進められている [1]。本不揮発メモリも、将来的に、上記のような応用にも展開できる可能性があるため、そのような機会にも備えて、本研究課題を通じて得られた知見や技術をもとに、本不揮発メモリの更なる高性能化や実用化に向けた基盤技術を構築していきたいと考えている。

<引用文献>

[1] Masakazu Aono, *Atom Switch -From Invention to Practical Use and Future Prospects-* (Springer, Switzerland, 2020) 1st edition.

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件/うち国際共著 0件/うちオープンアクセス 0件）

1. 著者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki	4. 巻 218
2. 論文標題 Growth and Characterization of GaN/AlN Resonant Tunneling Diodes for High Performance Nonvolatile Memory	5. 発行年 2020年
3. 雑誌名 physica status solidi (a)	6. 最初と最後の頁 2000495 ~ 2000495
掲載論文のDOI（デジタルオブジェクト識別子） 10.1002/pssa.202000495	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki	4. 巻 58
2. 論文標題 Switching characteristics of nonvolatile memory using GaN/AlN resonant tunneling diodes	5. 発行年 2019年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 091001 ~ 091001
掲載論文のDOI（デジタルオブジェクト識別子） 10.7567/1347-4065/ab1b58	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki	4. 巻 57
2. 論文標題 Stabilization of nonvolatile memory operations using GaN/AlN resonant tunneling diodes by reducing structural inhomogeneity	5. 発行年 2018年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 070310 ~ 070310
掲載論文のDOI（デジタルオブジェクト識別子） 10.7567/JJAP.57.070310	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計7件（うち招待講演 2件/うち国際学会 2件）

1. 発表者名 Nagase Masanori
2. 発表標題 New nonvolatile memory using GaN-based resonant tunneling diodes
3. 学会等名 The EMN Meeting on Epitaxy 2019（招待講演）（国際学会）
4. 発表年 2019年

1. 発表者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki
2. 発表標題 Characterization of nonvolatile memory operations using GaN/AlN resonant tunneling diodes
3. 学会等名 The 45th International Symposium on Compound Semiconductors (ISCS) (国際学会)
4. 発表年 2018年

1. 発表者名 永瀬成範
2. 発表標題 窒化物半導体デバイスの開発
3. 学会等名 文部科学省ナノテクノロジープラットフォーム利用成果発表会 (招待講演)
4. 発表年 2020年

1. 発表者名 永瀬成範、高橋言緒、清水三聡
2. 発表標題 高効率コンピューティングに向けた高速不揮発メモリの開発
3. 学会等名 InterOpto 2020 (技術展示会)
4. 発表年 2020年

1. 発表者名 永瀬成範、高橋言緒、清水三聡
2. 発表標題 GaN/AlN共鳴トンネルダイオードを用いた不揮発メモリ特性の評価
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 永瀬成範、高橋言緒、清水三聡
2. 発表標題 データセンターの省電力化を可能にする不揮発メモリ技術
3. 学会等名 InterOpto 2018 (技術展示会)
4. 発表年 2018年

1. 発表者名 永瀬成範、高橋言緒、清水三聡
2. 発表標題 GaN/AlN共鳴トンネルダイオードの双安定性を用いた不揮発メモリの安定動作化
3. 学会等名 第78回応用物理学会秋季学術講演会
4. 発表年 2017年

〔図書〕 計0件

〔出願〕 計1件

産業財産権の名称 共鳴トンネルダイオード素子	発明者 永瀬成範、清水三聡、時崎高志	権利者 国立研究開発法人産業技術総合研究所
産業財産権の種類、番号 特許、特願2017-234229	出願年 2017年	国内・外国の別 国内

〔取得〕 計1件

産業財産権の名称 共鳴トンネルダイオード素子	発明者 永瀬成範、清水三聡、時崎高志	権利者 国立研究開発法人産業技術総合研究所
産業財産権の種類、番号 特許、特許第6529051号	取得年 2019年	国内・外国の別 国内

〔その他〕

産業技術総合研究所 エレクトロニクス・製造領域 電子光技術研究部門ホームページ https://unit.aist.go.jp/esprit/
--

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究協力者	高橋 言緒 (TAKAHASHI Tokio)		
研究協力者	清水 三聡 (SHIMIZU Mitsuaki)		

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関