

令和 4 年 6 月 24 日現在

機関番号：32682
研究種目：若手研究(B)
研究期間：2017～2021
課題番号：17K12656
研究課題名(和文)粗粒度再構成可能アーキテクチャを用いた無線メディア処理システムに関する研究

研究課題名(英文)Wireless Multi-Media Processing System with Coarse-Grained Reconfigurable Architectures

研究代表者
今川 隆司(Takashi, Imagawa)

明治大学・理工学部・助教

研究者番号：90771395
交付決定額(研究期間全体)：(直接経費) 3,200,000円

研究成果の概要(和文)：高度なIoTシステムの実現に向けては、センサノード上での能動的かつ高度な情報処理が必要となる一方で、様々なアプリケーションに対応できる柔軟性が求められる。本課題では、粗粒度再構成可能デバイスを中心としたシステムにより、これらの無線通信に必要な信号処理の高校率な実装方式や、高品質な動画を高いエネルギー効率で伝送するための仕組みを明らかにし、またこれらの結果に基づいて、目的のシステムに適した再構成可能デバイスの構造(アーキテクチャ)を検討した。

研究成果の学術的意義や社会的意義
本課題ではシステムの構築や改善を進めるにあたって、動画の品質といったアプリケーションとしての性能だけでなく、処理速度や回路面積、消費エネルギーといった様々な評価指標からの検討を行った。その結果、信号処理アルゴリズムや計算デバイスのアーキテクチャ等が協調しあう効率の良いシステムの構築が可能であることを示せた。本課題で用いた方法論を応用することで、無線通信以外の様々な分野でのシステムの性能や効率の改善が期待できる。

研究成果の概要(英文)：To realize advanced IoT systems, active and advanced signal processing on sensor nodes is required, while flexibility is needed to support various applications. In this project, we clarify the highly efficient implementation of signal processing required for the wireless communications and the methodology for transmitting high-quality video images with high energy efficiency with coarse-grained reconfigurable devices. Based on these results, the structure (architecture) of the reconfigurable architecture suitable for the target system has been explored.

研究分野：LSIシステム設計

キーワード：再構成可能アーキテクチャ 無線通信 MIMO-OFDM 逆行列演算 動画伝送 フレーム補間

1. 研究開始当初の背景

半導体技術の発展により集積回路システムの高性能化・低価格化が進み、我々の周辺のあらゆる機器が情報処理能力を備えたものになっている。一方で MIMO 等の無線通信技術の発展に伴い、大容量の無線ネットワークを安価に構築することが可能となっている。これらの技術的発展を背景に、センサをもつ様々な機器をネットワークに接続し、観測された情報を集積し統合的に処理することで、より高度な処理を実現しようとする IoT への期待が高まっている。近年の傾向として、FFT による周波数領域への変換や特徴量抽出等の、従来はサーバ上で一括して行っていた画像や音声等に対する信号処理の一部を各センサノード上で行うことで、ネットワーク帯域の節約やサーバの負荷軽減が図られる傾向がある。また同様の目的で、特にリアルタイム性が求められるアプリケーションにおいては、各センサノード上での信号処理や無線通信の変復調処理が、逐次的かつ間欠的に行われる傾向にある。

IoT への期待の高まりに背景の一つには、IEEE 802.11 により標準化される無線 LAN の高速化がある。近年のデジタル変復調は MIMO-OFDM を中心としており、OFDM における帯域幅や MIMO のストリーム数の増加に伴って、通信の高速化が達成される一方で、計算量が増大する。従って、今後もいっそう増大することが予想される無線通信の高速化への要求に対しては、物理層での変復調処理を、ハードウェアにより効率的に実装することが必要となる。

無線通信の規格は日進月歩で発展しており、現在でも IEEE 802.11ad や 11ax といった次世代規格の策定が進んでいる。また画像や音声に対する信号処理も、目的や制約に合わせて様々なものが提案されている。その変化に追従するためには、専用回路 (ASIC) による実装は高コストであり、FPGA に代表される再構成可能デバイスでの実装が有効であると考えられる。また先に述べた逐次的かつ間欠的な動作要求に対しても、動的再構成による構成情報の切り替えによって、単一の回路上で効率良く実現できると期待される。しかし、FPGA は回路実装の自由度が高い一方で、ビット単位での処理を基本としているため、ワード単位の処理が中心となる回路に対しては、実装効率の低下が懸念される。最新の FPGA には、ワード単位の算術演算向けに設計された DPS ブロックが搭載されているが、計算規模の増大に対して十分な数を備えているとは言いがたい。これに対して近年は、ターゲットとするアプリケーションドメインを画像処理等に限定し、ワード単位での処理を基本とし、また配線の自由度を制限することで、柔軟性と引き換えに高効率な回路実装を実現する、粗粒度再構成可能アーキテクチャ (Coarse-Grained Reconfigurable Architecture, CGRA) が注目を集めている。

2. 研究の目的

IoT とも呼ばれるセンサネットワークによる高度な情報処理への期待を背景として、従来は情報の取得や伝送のみのために動作していたセンサノードに、システム全体に求められる信号処理の一部を負担することが求められている。これに対して本研究は、画像・音声に関連するメディア処理と MIMO-OFDM による無線通信変復調を効率良く実現する、粗粒度再構成可能アーキテクチャ (CGRA) を中心とするハードウェアシステムの設計方法論の構築を目的とする。対象とするシステム向けに設計された単一の CGRA 上で、信号処理と変復調を動的再構成を通じて逐次的に実行することで、高速かつ高効率に動作するセンサノードおよびセンサネットワーク全体の情報処理能力の向上が期待できる。

3. 研究の方法

主に以下の 4 点に取り組んだ。

- (1) MIMO-OFDM 無線通信の変復調側における信号分離の中での処理の大部分を占める逆行列演算の、ハードウェア実装による高速化を目指して設計空間の探索を行った。
- (2) 本課題で想定するシステムのアプリケーションとして、低データレートな動画無線伝送を想定し、その高品位化に取り組んだ。このアプリケーションにおいては、センサ側で取得したフレームに対して、一部の画素を間引くことでサイズを縮小して伝送し、受信側では各縮小フレームに該当する時刻の、元々のサイズのフレームを生成する補間フレーム生成を行う。これにより高品質な動画の伝送に要するデータ量が削減され、エネルギーの削減が期待できる。
- (3) 前述のアプリケーションにおいて、更なるデータ量削減を目的とした符号化の適用を想定し、H.264 などによる動画符号化や JPEG などによる静止画像符号化による消費エネルギーを比較し、ターゲットとするシステムに適した符号化方式を検討した。ただし、消費エネルギーの測定は Raspberry Pi を用いて行った。
- (4) 上記の取り組みの結果等に基づいた CGRA のアーキテクチャ検討に加え、テクノロジーマッピングや配置配線といった設計自動化に関連する検討を行った。

4. 研究成果

逆行列演算のハードウェア実装に関しては、計算精度を保障するための浮動小数点演算を基本として、ガウスジョルダン法やストラッセンのアルゴリズムを対象として、アルゴリズムの単純化やパイプライン実装を検討し、実装に必要となるハードウェア量や、スループットを比較した。その結果、浮動小数点演算器を用いた場合でも、ストラッセンのアルゴリズムを基本としたパイプライン実装により、面積効率良く高速化できることを明らかとなった。

補間フレーム生成に関しては、従来の手法では、当該時刻に隣接する、画素間引きをせずに送られたキーフレームを、当該時刻に合うようにホモグラフィ変換し、当該時刻の縮小フレームを拡大したものと差分をとることで前景と背景を分離し、背景部分には変形フレームの、前景部分には拡大フレームの画素を用いることで、補間フレームを生成していた。これに対し、キーフレームに挟まれた縮小フレームの全てを、当該時刻に向けて変形し重ね合わせることで、背景と前景の分離精度が高まり、生成される補間フレームの品質が向上することを示した。次にニューラルネットワークによる超解像やセマンティックセグメンテーションによる前景抽出を取り入れることを検討したが、単純に導入するだけではフレーム変形の失敗が顕著に現れることが明らかとなった。そこで、特徴点の補間などによる対策や変形フレーム同士の重ね合わせのモデルを新たに構築し、生成される補間フレームの品質を向上させることができた。また、背景領域とは別に、前景領域上の特徴点を利用したホモグラフィ変換を用いることで、補間フレーム中の前景領域を高品質化できることを示した。上記の手法により生成された補間フレームの品質は、PSNR の点では従来手法によるものに劣る一方で、主観的指標である NIQE では上回っていることが明らかとなった。

動画像および静止画像符号化における消費エネルギーに関しては、まず Raspberry Pi 上で H.264 などによる符号化と無線 LAN による伝送を行い、その際にデバイスが消費するエネルギーを測定した。その結果、フレーム間予測を用いずにフレーム毎に独立に符号化したほうがエネルギー効率が良く、中でも JPEG による単純な符号化が特に効率が良いことが分かった。次に H.265 や VP9, JPEG 2000 や JPEG XS といった、より新しいものを対象として同様の評価を行った。その結果、やはり静止画像向けの符号化方式の方がエネルギー効率が良く、特に JPEG XS に関しては、今後のソフトウェアの改善に伴って、より大きなエネルギー効率の改善が期待できることが明らかになった。また前述のフレーム補間に関連して、サイズが維持されるフレーム列（キーフレーム）と、空間的に画素が間引かれたフレーム列のそれぞれに対して個別に動画像符号化を行うことを検討した。Raspberry Pi を用いた電流の実測結果から、特に無線伝送の帯域幅が制限される場合は、符号化によって増加するエネルギー以上に無線伝送に要するエネルギーが削減され、よりエネルギー効率の良い伝送が可能となることが明らかとなった。

CGRA のアーキテクチャに関しては、前述の逆行列演算や、無線通信を始めとする様々な分野で用いられる高速フーリエ変換などの、CGRA に実装される多くの信号処理アプリケーションでは、乗算器の扱いが重要である。一方で乗算器を効率良く実装する手法を検討する粒度選択型再構成可能アーキテクチャの先行研究がある。そこで、このアーキテクチャをベースとして本課題で想定するシステムに適した演算資源の構成や、配線資源の構成を検討した。そして、そのアーキテクチャを対象として、動画像符号化や無線変調処理の中で特に計算量が多いフーリエ変換等の処理のマッピングと配置配線を行い、実装された回路の性能見積もりを行った。またアプリケーション回路を構成する要素の中でも、データフロー制御に関わるマルチプレクサの数が多く、このことが高いファンアウトの原因となり、配置配線を困難にする場合があることが明らかになった。そこで、データフロー制御に関連する要素をマッピングできる機能をもった演算ブロックの検討を行い、その有用性を検証した。

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計6件（うち招待講演 0件 / うち国際学会 2件）

1. 発表者名 Keita Ukihashi, Takashi Imagawa, Hiroshi Tsutsui, Yoshikazu Miyanaga, Hiroyuki Ochi
2. 発表標題 Improving Global Motion Compensation for Frame Interpolation with High-Resolution and High-Frame-Rate Video
3. 学会等名 The 22nd Workshop on Synthesis And System Integration of Mixed Information technologies (SASIMI) (国際学会)
4. 発表年 2019年

1. 発表者名 浮橋 慶太, 今川 隆司, 筒井 弘, 宮永 喜一, 越智 裕之
2. 発表標題 2種類の情報をもつ動画像を用いたフレーム補間におけるグローバルモーション補償の精度向上に向けた検討
3. 学会等名 電子情報通信学会 スマートインフォメディアシステム研究会
4. 発表年 2019年

1. 発表者名 福元 敦己, 今川 隆司, 筒井 弘, 宮永 喜一, 越智 裕之
2. 発表標題 Raspberry Pi向けの低消費エネルギーな動画像符号化方式の検討
3. 学会等名 電子情報通信学会 スマートインフォメディアシステム研究会
4. 発表年 2019年

1. 発表者名 今川 隆司, 池下 貴大, 筒井 弘, 宮永 喜一
2. 発表標題 MIMO-OFDM無線通信における信号分離のためのパイプライン型逆行列演算回路のアーキテクチャ検討
3. 学会等名 第220回 システム・アーキテクチャ研究発表会 (デザインガイア2017)
4. 発表年 2017年

1. 発表者名 井原 大文,今川 隆司,上坂 浩貴,鴻上 慎吾,筒井 弘,宮永 喜一,越智 裕之
2. 発表標題 2種類の情報をもつ動画像を用いたフレーム補間の前景除去と輪郭抽出による品質向上
3. 学会等名 VLSI 設計技術研究会
4. 発表年 2018年

1. 発表者名 Takashi Imagawa,Takahiro Ikeshita,Hiroshi Tsutsui,Yoshikazu Miyanaga
2. 発表標題 Hardware Design Exploration of Matrix Inversion for Signal Separation in MIMO-OFDM Wireless Communication
3. 学会等名 Workshop on Synthesis And System Integration of Mixed Information technologies (SASIMI) (国際学会)
4. 発表年 2018年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------