



「三次元立体構造 MOS トランジスタの創出」

平成 18～20 年度 特別推進研究

「超高速・超低消費電力バランスドフル CMOS システム LSI の研究」

所属（当時）・氏名：東北大学・未来科学技術共同研究センター・
教授・大見 忠弘
（現所属：東北大学・名誉教授）

1. 研究期間中の研究成果

・背景

現状のシリコン技術は、(100)シリコン表面上にしか集積回路(LSI)を製作することができない。したがって、現状のシリコン技術はシリコン結晶の有する全性能を駆使することは全くできず、そのごく一部を活用できるだけである。ゲート絶縁膜の薄膜化と素子寸法の微細化だけで進歩をし続けた現状のシリコン技術が完全に行き詰まっており、微細化に寄らない LSI の劇的な性能向上を図る技術を本研究において開発し、その効果を実証する。

・研究内容及び成果の概要

①原子オーダーで平坦なゲート絶縁膜/シリコン基板界面の形成、②ソース・ドレイン直列抵抗 2 桁低減に向けた n-MOSFET と p-MOSFET にそれぞれ最適な金属電極またはシリサイド電極の形成、③従来の Inversion-mode MOSFET に代わる Accumulation-mode MOSFET の導入、④(551)面の導入、⑤n-MOSFET と p-MOSFET の寸法を一致させたバランスド CMOS の実現、これら 5 つの研究課題を達成し、微細化に寄らず MOSFET の動作速度が劇的に向上することを実証した。

2. 研究期間終了後の効果・効用

・研究期間終了後の取組及び現状

本研究終了後は上記の要素技術をさらに発展させるとともに、トランジスタ作製工程において、汚染やダメージを一切与えないプロセスを確立することにより、さらなる MOSFET の動作速度向上、ばらつき・雑音の低減を目指している。また、近年実用化も進んでいる 3 次元立体構造 MOS トランジスタの表面および側壁面の原子オーダー平坦化について、平成 22～26 年度にかけて採択された特別推進研究にて研究を進行中である。

・波及効果

シリコン(100)基板上に、表面は(100)面、側面は(100)面の垂直方向から8度傾いた(551)面有する Fin 状に形成されたシリコンを用いて、(100)面と(551)面を組み合わせた高性能デバイスが実用化されている(C. H. Jan, et al., *IEDM Tech Dig.*, pp. 44-47 (2012))。さらに、本研究で開発したプラズマプロセス、表面制御技術、プロセス雰囲気制御技術を駆使して、近年研究開発が盛んな高誘電率薄膜の形成、GaN等の化合物半導体基板上への薄膜形成、原子層堆積法への適用など、新規材料を導入したデバイス開発の分野にも取り組んでいる。