

研究種目：特定領域研究

研究期間：2006～2009

課題番号：18063017

研究課題名（和文） シリコン系ナノ構造集積と機能メモリデバイス開発

研究課題名（英文） Integration of Si-based Nano-structures and Its Application to Functional Memory Devices

研究代表者

宮崎 誠一 (MIYAZAKI SEIICHI)

広島大学・大学院先端物質科学研究科・教授

研究者番号：70190759

研究分野：

科研費の分科・細目：

キーワード：シリコン量子ドット，シリサイドナノドット，ハイブリッド構造，フローティングゲート，メモリデバイス

1. 研究計画の概要

シリコン MOS デバイスのスケール限界を開き、少数電子・少数光子を使って高度な知能情報処理を室温かつ高エネルギー効率で実現するために、半導体量子ドットや金属ナノドットを活用して MOS デバイスの機能レベルでの進化を目指した研究を実施する。具体的には、電子系のエネルギー離散化に極めて有効な量子ドットとみなせるシリコン-ゲルマニウム(Si-Ge)系ナノ結晶(Geあるいはシリサイドをコアに持つ Si ナノ結晶を含む)と電子系に対する深い閉じ込めポテンシャル井戸が実現できる金属シリサイドドットに着目し、価電子制御した Si-Ge 系量子ドットや、熱的に安定でかつ仕事関数が Si ミッドギャップ付近にある Ni シリサイドのナノドットを極薄酸化層で隔てて高密度に立体集積した構造において、孤立量子ドットにない三次元結合ドット系固有の物性・機能を探る。これによって、既存のシリコン ULSI 技術と整合する新材料(特異な非線形誘電応答、多段階電荷輸送特性を示す材料)の創成を目指すと共に、この Si-Ge 系量子ドットの高密度アレーと金属シリサイドナノドットの高密度アレーを複合集積した構造を MOS デバイスの要となるゲート絶縁膜スタック内にフローティングゲート(FG)として組み込んで、室温・低電圧において光入力・多値動作する機能メモリ・デバイスの研究に取り組む。特に、Si-Ge 系半導体量子ドットと金属シリサイドナノドットをそれぞれ、多段階電荷注入・放出のための制御ノードと電荷蓄積ノードとに機能分担した複合 FG 構造に注力

し、高信頼・多値動作の実現を目指す。更に、内部光電効果によって誘起する複合 FG 構造中の電荷移動・再分布を利用して、光子信号で多値動作する光電融合デバイスの可能性を探る。

2. 研究の進捗状況

(1) リモート水素プラズマ支援による金属およびシリサイドナノドット形成

SiO₂ 上に形成した極薄金属膜をリモート水素プラズマ(RP)処理することで金属(Ni, Pt, Pd)ナノドットの高密度一括形成技術を確立した。また、予め形成した Si 量子ドットへ金属薄膜を堆積後、RP 処理を施すことで、電気的に絶縁分離された高密度のシリサイドナノドットの一括形成できることも明らかにした。さらに、これらの金属原子の拡散・凝集やシリサイド化反応は、RP 処理時に金属膜表面に照射された水素原子の再結合に伴い放出される反応熱により誘起されることを明らかにした。

(2) ハイブリッド FG-MOS キャパシタにおける電子注入特性

n-Si(100)基板に、膜厚 3.4nm のトンネル SiO₂ 膜を熱酸化により形成し、SiH₄ ガスの減圧 CVD により Si 量子ドットを自己組織化形成した。ドット表面を 850°C、2%O₂ 中で酸化した後、同様に 2 層目のドット形成を行った。2 層目の Si 量子ドットを上記(1)の手法によりシリサイド化した。その後、RP-CVD によりコントロール SiO₂ 膜(~22nm)を形成した。ハイブリッドドット FG-MOS キャパシタの高周波容量-電圧特性において、多数電子注入

(放出)による正(負)のフラットバンド電圧シフト(ΔV_{FB})が明瞭に観測できた。また、パルスゲートバイアス印加により電子注入あるいは放出した場合、ドット FG への電子注入および放出レートは段階的に減少する。これは、Si 量子ドットの離散化したエネルギー状態が、Si 量子ドットに比べて深い閉じ込めポテンシャルを持つ NiSi ドットへの電子注入に反映された結果であると解釈できる。

(3) 高密度 Si 量子ドット/SiO₂の核密度制御

Si 基板上に形成した熱 SiO₂膜を 0.1%HF 処理により OH 終端し、He 希釈 10%GeH₄に暴露(100Torr、10min)した後、Si₂H₆-LPCVD により Si 量子ドットを自己組織化形成すると、ドット面密度は未照射の SiO₂上に比べ約 40 倍に増加することを見出し、OH 終端 SiO₂表面への GeH₄分子の吸着反応により、Si 核形成サイトが大幅に増加することを明らかにした。さらに、GeH₄暴露量により、ドット密度を 10¹¹-10¹³cm⁻²で制御できることを示した。

3. 現在までの達成度

<区分>

②おおむね順調に進展している

初年度は、Si 量子ドット/金属ナノドットハイブリッド FG メモリ実現の要となる、Ni ナノドット形成および Si 量子ドットのシリサイド化プロセスを新規に提案し、基礎データ集積を行うとともに基盤技術を確認した。2 年目以降では、Ni 以外の金属を用いたナノドット形成と Si 量子ドットのシリサイド化にも展開し、プロセスと物性に関する基礎データを蓄積するとともに、Si 量子ドットと Ni シリサイドドットを高密度に複合集積したハイブリッドフローティングゲート(FG)構造に注力し研究を遂行し、多数電荷保持と多段階電位変化を両立するためのハイブリッド構造の設計・作製指針を得た。

4. 今後の研究の推進方策

最終年度は、FG 応用に適した金属材料を選定するとともに、これまでに確立した技術を終結し、MOSFET のゲート絶縁膜スタック内に FG として組み込む Si-Ge 系量子ドット内の離散化した電子状態で電荷注入・放出を制御し、金属シリサイドドット内の比較的深いポテンシャル井戸内に電荷を保持することで、多段階性と安定性が両立した帯電レベルを実現し、これをトランジスタ特性に反映させて高信頼・多値動作を実現する。さらに、ハイブリッド構造内での電荷移動にともなう非線形応答に着目し、Si-Ge 系量子ドットから金属シリサイドナノドットへのキャリア移動やパルス光照射による金属シリサイドナノドットから Si-Ge 系量子ドットへの電子励起によって生じる誘電分極やその緩和現象を定量評価する。

5. 代表的な研究成果

[雑誌論文] (計 16 件)

- [1] S. Miyazaki, K. Makihara and M. Ikeda, "Control of Electronic Charged States of Si-Based Quantum Dots for Floating Gate Application", Thin Solid Films, 査読有, Vol.517, No. 1, 2008, pp. 41-44.
- [2] K. Makihara, K. Shimanoe, Y. Kawaguchi, M. Ikeda, S. Higashi and S. Miyazaki, "Self-Assembling Formation of Ni nanodots on SiO₂ Induced by Remote H₂-plasma Treatment and Their Electrical Charging Characteristics", Jpn. J. of Appl. Phys., 査読有, Vol.47, No.4, pp. 3099-3102, 2008
- [3] R. Matsumoto, M. Ikeda, S. Higashi and S. Miyazaki, "Characterization of Multistep Electron Charging and Discharging of Silicon-Quantum-Dots Floating Gate by Applying Pulsed Gate Biases", Jpn. J. Appl. Phys., 査読有, Vol.47, No.4B, pp. 3103-3106, 2008.

[学会発表] (計 6 2 件)

- [1] S. Miyazaki, M. Ikeda, K. Makihara, K. Shimanoe and R. Matsumoto, "Plasma-enhanced Self-assembling Formation of Metallic Nanodots on Ultrathin SiO₂ for Floating Gate Application", (Invited: QI-8) IUMRS International Conference in Asia 2008, Dec. 9-13, 2008, Nagoya.
- [2] S. Miyazaki, M. Ikeda, K. Makihara, K. Shimanoe and R. Matsumoto, "Formation of metal and silicide nanodots on ultrathin gate oxide induced by H₂-plasma", (Invited: IO-11), 17th World Interfinish Congress & Exposition with 9th International Conference on Advanced Surface Engineering, June 16-18, 2008, Busan, Korea.

上記の他、国際会議招待講演 6 件、国内招待講演 3 件。全件の内、国際会議一般講演 27 件。

[図書] (計 2 件)

- [1] 宮崎誠一、池田弥央、シーエムシー出版、次世代半導体メモリーの最新技術、2009 第 6 章 分担執筆:「シリコン系ナノ構造集積と機能メモリデバイス開発」 pp. 265-277.

[産業財産権]

出願状況 (計 1 件)

- [1] 牧原克典、宮崎誠一、東清一郎、「半導体メモリ」特願 2007-009772、2007 年 3 月 11 日 (国内)。

取得状況 (計 2 件)

- [1] 牧原克典、宮崎誠一、東清一郎、村上秀樹、「半導体素子」特開 2008-288346、2008 年 11 月 27 日 (国内)。
- [2] 牧原克典、宮崎誠一、東清一郎、「半導体メモリ、それを用いた半導体メモリシステム、および半導体メモリに用いられる量子ドット製造方法」特開 2008-270705、2008 年 11 月 6 日 (国内)。