

令和 3 年 5 月 4 日現在

機関番号：12608

研究種目：基盤研究(B)（一般）

研究期間：2018～2020

課題番号：18H01492

研究課題名（和文）量子伝導によるスピントランジスタの性能限界の打破

研究課題名（英文）Breaking the performance limit of spin transistors by using quantum transport

研究代表者

PHAM NAM・HAI (Pham, Nam Hai)

東京工業大学・工学院・准教授

研究者番号：50571717

交付決定額（研究期間全体）：（直接経費） 13,400,000円

研究成果の概要（和文）：本研究では、ナノスケール半導体チャネルにおける量子伝導によるスピン輸送を用いることにより、強磁性金属/半導体界面における伝導率不整合の問題を根本的に解決することを目指した。Fe/(Mg)/MgO/Geのスピン注入・検出源および20 nmのナノスケールSiチャネルからなるスピンバルブ構造において、世界最高の-3.6%のスピンバルブ比および25 mVのスピン依存出力電圧を達成した。また、超高真空一貫でエピタキシャル結晶成長できるMnGa/GaAs/MnGaのナノチャネルIII-V族半導体スピンバルブ構造を作製し、世界最高の12%のスピンバルブ比および33 mVのスピン依存出力電圧を達成した。

研究成果の学術的意義や社会的意義

従来のスピントランジスタの研究では、半導体のチャネル長がマイクロメートル台と長いため、拡散伝導によるスピン輸送が行われた。そのため、磁性電極と半導体チャネルとの界面に伝導率不整合が発生し、スピン変換電圧がマイクロボルト台しか観測できず、デバイス応用に必要な電圧変化および磁気抵抗比が得られていない。本研究では、ナノスケール半導体チャネルにおける量子伝導によるスピン輸送を用いることにより、強磁性金属/半導体界面における伝導率不整合の問題を根本的に解決できることを実証し、高性能なスピントランジスタを実現できることを示し、超低消費電力コンピューティングの基盤技術を提供する。

研究成果の概要（英文）：In this work, we aimed to solve the conductivity mismatch problem at the interface of ferromagnetic metal / semiconductor by utilizing ballistic transport in nanoscale semiconductor channel. We fabricated nanoscale Si-based spin valve devices with Fe/(Mg)/MgO/Ge spin injector/detector and 20 nm-long Si channel, and achieved a large spin-valve ratio of -3.6% and large spin-dependent output voltage of 25 mV. We then fabricated fully epitaxial MnGa/GaAs/MnGa III-V semiconductor-based nanoscale spin valve devices, and achieved a world-record spin valve ratio of 12% and spin-dependent output voltage of 33 mV. Our results demonstrate that ballistic transport in nanoscale semiconductor is very promising for realization of high performance spin transistors.

研究分野：スピントロニクス

キーワード：スピントランジスタ スピンバルブ 量子伝導

様式 C-19、F-19-1、Z-19（共通）

1. 研究開始当初の背景

近年、ナノリソグラフィ技術の進歩によって、半導体集積回路はナノスケールまでの微細化が進んできた。20nm 以降のリソグラフィ技術で作製された電子回路では、待機電力がすでに電子回路の消費電力の約 50%まで上る。経済産業省のシミュレーションによると、無策のままでは 2050 年に日本の全電力の約 30%が電子機器の待機電力として無駄に消費されてしまうと予測されている。この状況を避けるためには、より低消費電力でより高効率に計算を実施できる新しい回路技術が要求されている。現在に、以下の技術が有望とされている。

(1) ノーマリオフ回路技術

ノーマリオフ論理回路は中央計算装置等で計算した結果を一時的に外部の不揮発メモリに保存し、計算装置の電源を遮断することによって、計算装置の待機電力を削減する技術である。計算装置を再起動際には、不揮発性メモリからデータを読み込んで、計算を再開する必要がある。この技術で性能を十分に発揮するには、論理回路と不揮発性メモリ間のアクセス時間(レイテンシ)を極力短くする必要がある。

(2) 非ノイマン型回路技術

非ノイマン型回路技術はニューロモーフィック・チップを代表とした脳型回路技術で、従来のノイマン型よりも非常に少ない計算量で画像認識、音声認識、テキスト認識、機械学習などを効率よく実施できる。また、ディープラーニングや人工知能などの次世代コンピューティングに大変有望な技術である。この技術でも回路と不揮発性メモリ間の超高速データアクセスが求められる。

以上の回路技術の仕様を満たすべきデバイスとして、磁性体の超高速不揮発性メモリを内蔵する高性能なスピントランジスタが有望視されている。スピントランジスタはトランジスタと不揮発性メモリの間のレイテンシを実質的にゼロにすることができる。スピントランジスタはノーマリオフ論理回路やニューロチップなどの非ノイマン回路に応用でき、ディープラーニングや人工知能などの次世代コンピューティングの基盤技術を提供する。

しかし、従来のスピントランジスタの研究では、半導体のチャネル長が μm 台と長いと、拡散伝導によるスピン輸送が行われた。そのため、磁性電極と半導体チャネルとの界面に伝導率不整合が発生し、スピン変換電圧が数 μV ~ 100 μV 程度しか観測できず、デバイス応用に必要な ~ 100 mV 程度の大きな電圧変化および磁気抵抗比 10%以上が得られていない。拡散伝導によるスピン輸送を用いる限り、スピントランジスタの限界が打破できない。

2. 研究の目的

本研究では、量子伝導によるスピン輸送を用いたスピン電界効果トランジスタの実現を目指して、伝導率不整合の問題を根本的に解決し、デバイス応用に必要な 100 mV の変換電圧および 10%以上の磁気抵抗比の実現を目指す。従来の研究では、半導体チャネルが μm 台と長いと、拡散伝導が起り、伝導率不整合が生じるため、スピンの変換電圧の増大に限界があった。本研究では、量子伝導が支配的なナノスケールの半導体チャネルを作製することによって、伝導率不整合を回避できる。半導体チャネル中のバリスティック伝導は量子伝導であるため、トンネル磁気抵抗効果(TMR)と同様な原理で、10%以上の磁気抵抗比が期待できる。

3. 研究の方法

(1) IV 族系量子伝導電界効果トランジスタの実現に向けて

研究代表者が所有している IV 族半導体分子線エピタキシャル結晶成長装置(MBE)を用いて、Silicon-on-insulator(SOI)基板上に高品質の強磁性金属/MgO/Si(Ge)の積層構造を作製し、さらに極微細加工技術を用いてチャネル長 ~ 10 nm の IV 族系量子伝導スピンバルブ構造を作製する。チャネル長が極めて短いため、量子伝導により電子散乱を最小限に抑え、磁気抵抗比を 10%以上、スピン変間電圧 100 mV 以上の達成を目指す。

(2) III-V 族系量子伝導スピン電界効果トランジスタの実現に向けて

研究代表者が客員准教授を務めている東京大学スピントロニクス学術連携研究教育センターの III-V 族半導体分子線エピタキシャル結晶成長装置群および極微細加工技術を用いて、量子井戸の半導体チャネルを有するスピンバルブ構造を作製する。この構造は、チャネル長が短い上に、変調ドーピング効果による高い電子移動度を持つため、量子伝導を容易に実現できる。また、強磁性半導体電極を用いることによっては半導体チャネルとの伝導率ミスマッチを回避できる。この QWT において磁気抵抗比を 10%以上、スピン変間電圧 100 mV 以上の達成を目指す。

4. 研究成果

(1) IV 族系ナノスケールスピバルブ構造

図 1 に IV 族系量子伝導電界効果トランジスタの例を示す。この構造はバックゲートを除けば、強磁性体/MgO/Ge のソース/ナノスケール Si 半導体チャネル/Ge/MgO/強磁性体のドレインからなるナノスケールスピバルブ構造ほかならない。量子伝導によるスピバルブ比の向上を検証するために、図 2 (a)に示すナノスケールスピバルブ構造を作製した。まず、Si 基板の上に分子線エピタキシャル結晶成長法 (MBE) を用いて、高品質な Fe/MgO/Ge を製膜した。ここで、MgO はスピフィルター効果によって、強磁性電極からのスピ注入効率の向上に貢献する。Ge 1nm 層は MgO の結晶性を向上させる効果がある。次に、電子線リソグラフィおよびイオンミリング法を用いて、チャネル長 ~ 20 nm と極めて短いチャネルを作製した。図 2 (b)に本研究で作製した Fe/MgO/Ge/Si 20 nm/Ge/MgO/Fe の構造を持つ横型スピバルブデバイスの走査電子顕微鏡像を示す。強磁性電極の間に約 20 nm の Si チャネルの作製に成功した。MBE による製膜を行うことによって、基板温度、成膜レートを精密にコントロールでき、さらに、高エネルギー電子線回折 (RHEED) によるその場観察によって、Fe, MgO, Ge の高品質の製膜ができる。図 2 (c) (d)に電子線蒸着および MBE で製膜した Fe, MgO, Ge の X 線回折スペクトラムを比較する。MBE で製膜した方が高い品質の Fe, MgO, Ge が得られることが分かった。

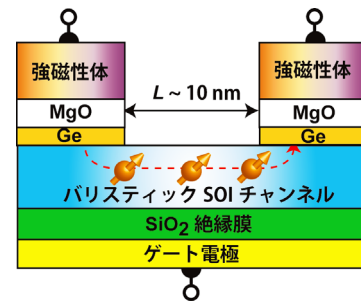


図 1. IV 族系量子伝導スピバルブ電界効果トランジスタの例。

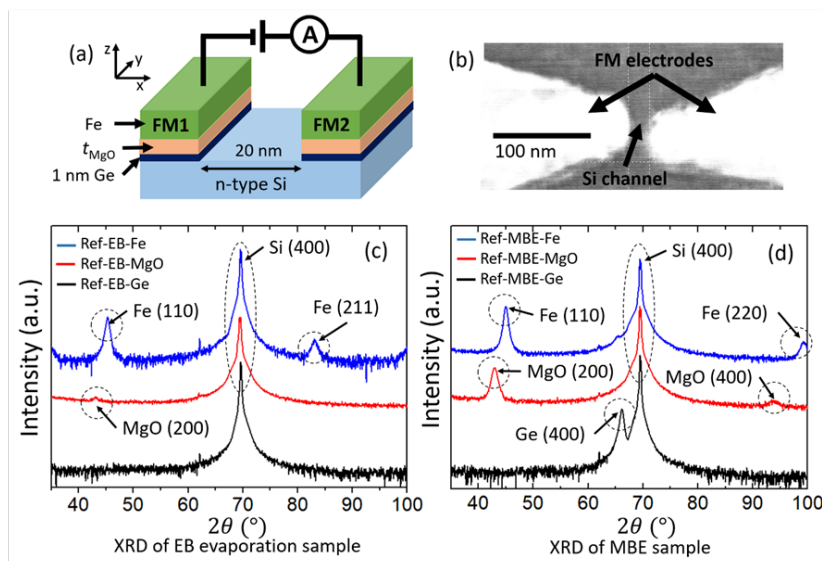


図 2. (a) Si 系ナノスケールスピバルブ構造。(b) 電子線リソグラフィで作製した Si 系ナノスケールスピバルブ構造の走査型電子顕微鏡像。(c) 電子線蒸着で製膜した Fe, MgO, Ge の X 線回折パターン。(d) 分子線エピタキシャル結晶成長法 (MBE) により製膜した Fe, MgO, Ge の X 線回折パターン。

MBE 製膜と電子線リソグラフィで作製したナノスケールスピバルブ構造において、スピ依存伝導特性の評価を行った。図 3 (a) に Fe 10 nm/MgO 1.5 nm/Ge 1nm のソース・ドレインを有するスピバルブ構造における磁気抵抗効果を示す。通常と異なり、負 (-2.5%) の大きな磁気抵抗が得られた。図 3 (b) に素子抵抗 R と磁気抵抗の変化量 ΔR のバイアス依存性を示す。バイアスの増大に連れて、 R と ΔR が急激に低下し、MgO 障壁を介したトンネル伝導が抵抗と磁気抵抗を支配することが分かった。また、 R と ΔR の間に明確な相関があった。従って、観測した磁気抵抗効果は Fe の寄生抵抗によるものではなく、スピバルブ効果によることが分かった。図 3 (c) に MgO 障壁の厚さを 1.5 nm - 3.5 nm と変化させた時のスピバルブ比のバイアス依存性を示す。低バイアス領域では、スピバルブ比が低いが、バイアス電圧を増やして行くにつれて、スピバルブが一旦増大し後に減少したことが分かった。但し、MgO 1.5 nm のサンプルでは、高バイアス側に、スピバルブ比がほぼ変化しない。また、最大で -3% のスピバルブ比を達成した。図 3 (d) にスピ依存出力電圧のバイアス依存性を示す。最大に 25 mV のスピ依存出力電圧を達成した。これらの値はいずれも世界最高値である。

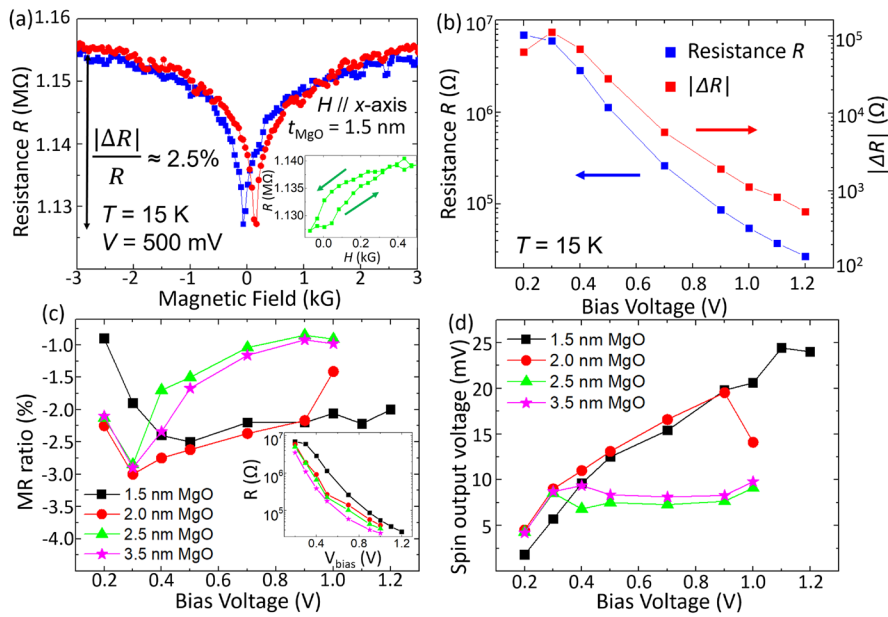


図3. (a) Fe 10 nm/MgO 1.5 nm/Ge 1nm のソース・ドレインを有するスピバルブ構造における磁気抵抗効果。挿入図はマイナーープ。(b) 素子抵抗 R と磁気抵抗の変化量 ΔR のバイアス依存性。(c) MgO トンネル障壁厚さ 1.5 nm - 3.5 nm と変化させたときのスピバルブ比のバイアス依存性。挿入図は素子抵抗。(d) スピン依存出力電圧のバイアス依存性。

次に、より高いスピバルブ比とスピン依存出力電圧を得るために、Fe と MgO の界面に薄い 1 nm Mg 層を挿入した (図 4(a))。この Mg 層は Fe の酸化を防止し、スピン注入効率を向上させる効果がある。図 4(b) に Fe 10 nm / Mg 1 nm / MgO 3.5 nm のスピン注入・検出源を有するスピバルブ構造の磁気抵抗効果を示す。このデバイスでは今まで最も高い-3.6%のスピバルブ比を達成した。

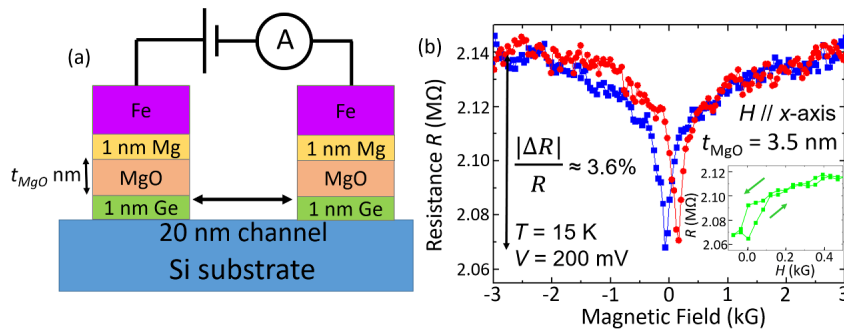


図 4. (a) Mg 1 nm を挿入したスピバルブ構造。(b) MgO 3.5 nm サンプルのスピバルブ効果。

さらなる高いスピバルブ比を達成するためには、トンネル障壁の最適化が必要である。そこで、トンネル障壁としての MgO (スパッタリングおよび MBE 製膜)、 $MgAl_2O_4$ (スパッタリング製膜) および Al_2O_3 (ALD 製膜) を評価し、MgO (スパッタリング製膜) が最適なトンネル障壁であることを見出した。スパッタリング製膜 MgO トンネル障壁をナノスケールスピバルブ構造に応用すれば、より高いスピバルブ比が期待できる。

(2) III-V 族系ナノスケールスピバルブ構造

III-V 族半導体は Si よりも移動度が高いため、量子伝導を実現しやすい。特に、変調ドーピングを用いた量子井戸型 III-V 族半導体チャネルは Si チャネルよりも数桁高い移動度を実現できる。また、MBE 法を用いて、半導体チャネルと磁性体の完全エピタキシャル結晶成長もできる。本研究では、このコンセプトを実証するために、超高真空一貫でエピタキシャル結晶成長できる MnGa/GaAs/MnGa のナノチャネル III-V 族半導体スピバルブ構造を作製し、世界最高の 12% のスピバルブ比および 33 mV のスピン依存出力電圧を達成した。

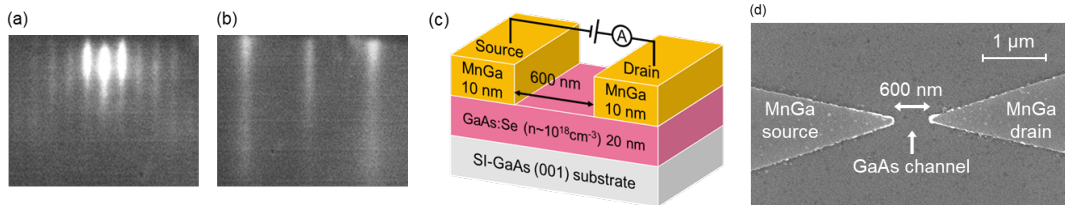


図 5. MBE 成長中の(a)GaAs と(b)MnGa の RHEED パターン。(c)MnGa 垂直磁化膜と 600 nm GaAs 半導体チャンネルからなるスピバルブ構造。(d) 走査型電子顕微鏡像。

図 5(a)–5(b)に GaAs 半絶縁基板の上に 20 nm n-GaAs:Se の半導体チャンネルおよび MnGa 垂直磁化膜を成長した時の反射型高エネルギー電子線回折 (RHEED) パターンを示す。ストリキーな RHEED パターンから、GaAs/MnGa 接合のエピタキシャル製膜を確認できた。次に、電子線リソグラフィを使って、図 5(c)に示す 600 nm の GaAs チャンネルのスピバルブデバイスを作製した。図 5(d)にこのデバイスの走査型電子顕微鏡像を示す。GaAs 半絶縁基板/GaAs:Se 界面の空乏層および GaAs:Se/MnGa ショート障壁の空乏層を考えると、GaAs:Se は量子井戸型チャンネルになっていると考えられる。図 7 にこのデバイスの電流–電圧特性の温度依存性を示す。図 6 の挿入図にゼロ電圧付近の素子抵抗を示す。100 K 以上の温度領域では、オーミックな電流–電圧特性が見られた。一方、100 K 未満の低温領域では、非線形な電流–電圧特性が観測され、ショート障壁を介したトンネル伝導が支配的となることが分かった。

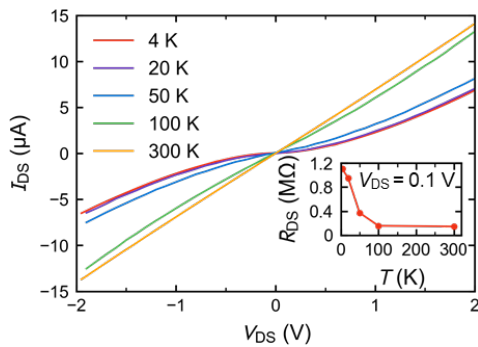


図 6. MnGa/GaAs/MnGa スピバルブ構造の電流–電圧特性の温度依存性。挿入図はゼロバイアス付近の素子抵抗。

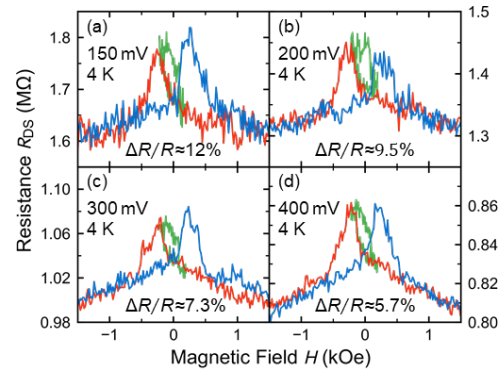


図 7. MnGa/GaAs/MnGa スピバルブ構造のスピバルブ効果。世界最高の 12% のスピバルブ比を達成した。

図 7(a)–7(d)に 4 K において、バイアス電圧 150 mV–400 mV を印加した時のスピバルブ効果を示す。低いバイアス電圧領域では、世界最高の 12% のスピバルブ比を達成した。図 8(a)–8(c)に磁気抵抗の変化量 ΔR_{DS} 、スピバルブ比およびスピ依存出力電圧 ΔV のバイアス電圧依存性を示す。バイアス電圧の増大に連れて、磁気抵抗の変化量 ΔR_{DS} とスピバルブ比が減少するが、スピ依存出力電圧 ΔV が単調増大して、世界最大値の 33 mV に達した。この研究により、移動度が高い III–V 族半導体量子井戸チャンネルは高性能のスピトランジスタの実現に極めて有望であることを示した。

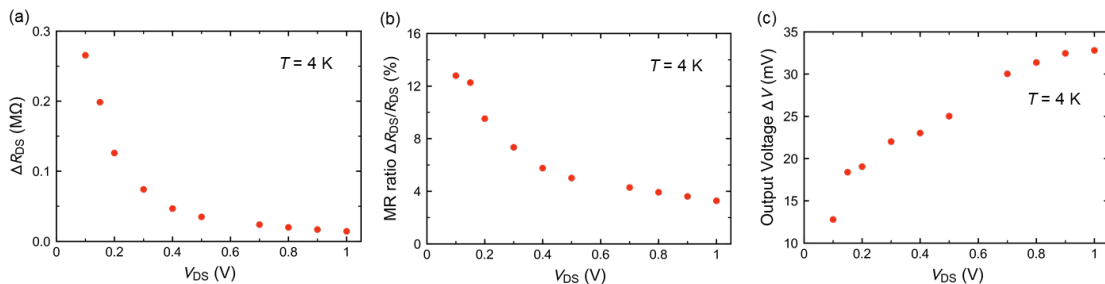


図 8. (a) 磁気抵抗の変化量 ΔR_{DS} 、(b) スピバルブ比、(c) スピ依存出力電圧のバイアス電圧依存性。

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件／うち国際共著 1件／うちオープンアクセス 1件）

1. 著者名 Koki Chonan, Nguyen Huynh Duy Khang, Masaaki Tanaka, Pham Nam Hai	4. 巻 59
2. 論文標題 Large magnetoresistance and spin-dependent output voltage in a lateral MnGa/GaAs/MnGa spinvalve device	5. 発行年 2020年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SGG108
掲載論文のDOI（デジタルオブジェクト識別子） 10.7567/1347-4065/ab5b31	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Duong Dinh Hiep, Masaaki Tanaka, Pham Nam Hai	4. 巻 10
2. 論文標題 Lateral Silicon spin-valve devices with large spin-dependent magnetoresistance and output voltage	5. 発行年 2019年
3. 雑誌名 Advances in Natural Sciences: Nanoscience and Nanotechnology	6. 最初と最後の頁 25001
掲載論文のDOI（デジタルオブジェクト識別子） 10.1088/2043-6254/ab11df	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Duong Dinh Hiep, Masaaki Tanaka, Pham Nam Hai	4. 巻 28
2. 論文標題 Spin-valve Effect in Nanoscale Si-based Devices	5. 発行年 2018年
3. 雑誌名 AAPPS Bulletin	6. 最初と最後の頁 7~25
掲載論文のDOI（デジタルオブジェクト識別子） 10.22661/AAPPSBL.2018.28.3.07	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

〔学会発表〕 計6件（うち招待講演 0件／うち国際学会 2件）

1. 発表者名 Koki Chonan, Nguyen Huynh Duy Khang, Masaaki Tanaka, Pham Nam Hai
2. 発表標題 Large magnetoresistance and spin-dependent output voltage in a lateral MnGa/GaAs/MnGa spin-valve device
3. 学会等名 2019 International Conference on Solid State Devices and Materials (SSDM2019) (国際学会)
4. 発表年 2019年

1. 発表者名 Duong Dinh Hiep, Masaaki Tanaka, Pham Nam Hai
2. 発表標題 Large spin-valve effect in Si nano spin-valve devices
3. 学会等名 Intermag 2018 (国際学会)
4. 発表年 2018年

1. 発表者名 Duong Dinh Hiep, Masaaki Tanaka, Pham Nam Hai
2. 発表標題 Large spin-dependent magnetoresistance and output voltage in the nanoscale Si spin-valve devices
3. 学会等名 第66回応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 Keita Yamane, Kenichiro Yao, Masaaki Tanaka, Pham Nam Hai
2. 発表標題 Fabrication and evaluation of lateral spin-valve devices using MnAs spin injector
3. 学会等名 第66回応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 Koki Chonan, Nguyen Huynh Duy Khang, Masaaki Tanaka, Pham Nam Hai
2. 発表標題 Large spin-valve effect in a lateral spin-valve device with MnGa electrodes
3. 学会等名 第66回応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 Jialiang Yu, Dinh Hiep Duong, Nam Hai Pham
2. 発表標題 Investigation of Tunneling Barriers for Si Spin-Valve Devices
3. 学会等名 第68回応用物理学会春季学術講演会
4. 発表年 2021年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

Si系ナノサイズのスピバルブの世界記録更新 http://magn.pe.titech.ac.jp/lab/?p=1297
--

6. 研究組織		
氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------