

令和 3 年 6 月 8 日現在

機関番号：12701

研究種目：基盤研究(B)（一般）

研究期間：2018～2020

課題番号：18H01493

研究課題名（和文）磁性ジョセフソン接合を用いたプログラマブル断熱的超伝導回路の研究

研究課題名（英文）Study on programmable adiabatic superconductor circuits using magnetic Josephson junctions

研究代表者

竹内 尚輝（Takeuchi, Naoki）

横浜国立大学・先端科学高等研究院・特任教員（准教授）

研究者番号：00746472

交付決定額（研究期間全体）：（直接経費） 13,500,000円

研究成果の概要（和文）：本研究は、磁性ジョセフソン接合である接合を、低電力超伝導ロジックである断熱磁束量子パラメトロン（AQFP）に導入することで、プログラマブル超伝導回路の実現を目指した。接合のAQFP回路上への作製技術の確立、接合を導入したAQFP回路のシミュレーション方法の確立、接合ベースのメモリを用いたプログラマブルAQFP回路の開発、同回路の低温下での動作実証を通じて、プログラマブル超伝導回路の基盤技術確立に成功した。

研究成果の学術的意義や社会的意義

本研究により、プログラマブル超伝導回路の基盤技術が確立された。同回路は、低電力超伝導ロジックAQFPで構成されるため、極めて小さな消費電力で動作可能であり、将来的に超低電力FPGAに応用できると考えられる。また、このような超低電力FPGAは、スーパーコンピュータ、データセンター、最適化問題ソルバ等の様々なシステムの消費エネルギーの低減に貢献し、未来の情報社会を支える集積回路技術になると期待できる。

研究成果の概要（英文）：This study aims to achieve programmable superconductor circuits by introducing junctions to adiabatic quantum-flux-parametron (AQFP); a junction is a magnetic Josephson junction, and AQFP is low-power superconductor logic. We have established fabrication technology for introducing junctions to AQFP circuits, established a simulation method for AQFP circuits with junctions, developed programmable AQFP circuits that utilize junction-based memories, and demonstrated the programmable AQFP circuits at low temperature. Consequently, we have succeeded in achieving programmable superconductor circuit technology.

研究分野：超伝導集積回路

キーワード：断熱磁束量子パラメトロン 接合 超伝導エレクトロニクス 磁性ジョセフソン接合 プログラマブル 低電力

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1. 研究開始当初の背景

エクサスケールの次世代スーパーコンピュータ実現のためには、半導体に比べて革新的に消費電力の低い集積回路技術が必要となる。このため、磁束の量子化による無散逸な情報保持、ジョセフソン接合による低電力な論理演算、及び超伝導配線による充放電フリーな情報伝播により低電力動作が可能な超伝導集積回路が注目されている。また、このような背景から、日米を中心に低電力スーパーコンピュータの実現に向けた超伝導マイクロプロセッサの研究開発が進められてきた [1]。

プロセッサの研究開発が精力的に行われてきた一方、Field-programmable gate array (FPGA) のような、論理機能を再構成可能なプログラマブル超伝導回路の開発例は著しく少ない。FPGA はその高い汎用性から、スーパーコンピュータ、データセンター、最適化問題専用マシン等の様々な技術分野に応用されており、マイクロプロセッサと同様に超伝導回路による低電力化が望まれる。なお、FPGA のようなプログラマブル超伝導回路を実現するためには、超伝導回路中に組み込むことができる小型かつ動作安定性の高い超伝導メモリの開発が緊要である。これは、FPGA の構成要素であるロジックブロックやスイッチボックスでは、回路中に高密度に組み込まれたメモリの状態に応じて論理機能を切り替えるためである。

近年、磁性体を用いた超伝導メモリが多く提案されており、中でも、超伝導体/磁性体/超伝導体という構造を持つ π 接合を利用したメモリ（以下、 π 接合メモリと呼ぶ）は、小型であり高い動作安定性を有する。このため、超伝導 FPGA の実現に向けて、 π 接合メモリを導入したプログラマブル超伝導回路の開発が期待される。しかしながら、デバイス作製技術が未成熟であったことや、これまで広く研究されてきた超伝導単一磁束量子 (SFQ) 回路と論理表現が異なるという問題から、 π 接合メモリを用いたプログラマブル超伝導回路は実証されていない。

2. 研究の目的

以上の背景から、本研究では、 π 接合メモリを低電力超伝導ロジック「断熱磁束量子パラメトロン (AQFP)」に導入することで、論理機能を再構成可能なプログラマブル超伝導回路の実現を目指す。SFQ 回路と異なり、AQFP 回路は π 接合メモリと同じ論理表現（超伝導ループ中の周回電流の向きにより論理を表現）を用いるため、本質的に π 接合メモリと相性が良く、 π 接合メモリの情報を直接読み出すことができる。このため、AQFP 回路中に π 接合メモリを高密度に組み込むことが可能になり、将来的に超伝導 FPGA に応用できると考えられる。

3. 研究の方法

π 接合作製技術の確立

AQFP 回路へ導入するための π 接合の作製技術を確立する。研究提案時点である程度確立していた π 接合単体の作製技術をブラッシュアップして確固たるものとした上で、回路を構成する通常のジョセフソン接合（超伝導体/絶縁体/超伝導体接合）との同一基板上への共存を可能とする技術を立ち上げる。 π 接合の超伝導電極材料としては、提案時に計画していた窒化ニオブ (NbN) に加え、超伝導大規模論理回路として豊富な実績のある Nb 集積回路との相性に優れた Nb も検討する。

π 接合の AQFP 回路への導入と評価

小規模な π -AQFP 回路（ π 接合を導入した AQFP 回路）を作製し、動作実証を行う。具体的には、 π 接合メモリと AQFP バッファを組み合わせた AND/OR 機能切替えゲート（AND/OR ゲート）を作製する。同ゲートでは、 π 接合メモリの状態に応じて、実行する演算を論理積または論理和に切り替えることが可能である。液体ヘリウム中で本回路の動作実証を行い、 π 接合メモリの状態を AQFP 回路が直接読み出せること、並びに π 接合メモリを用いて AQFP 回路の論理演算を切り替えられることを実証する。

プログラマブル超伝導回路の作製と実証

FPGA のような汎用性の高い再構成可能デバイスを実現するためには、任意の論理演算を実行できるルックアップテーブルが必要である。そこで、2 入力ルックアップテーブル (2-LUT) を、4 つの π 接合メモリと AQFP マルチプレクサを用いて実現する。4 つの π 接合メモリの状態は書込み電流により制御され、AQFP 回路で構成されるマルチプレクサにより読み出される。その結果、4 つの π 接合メモリの状態の組み合わせにより、任意の 2 入力論理演算を実行することが可能である。本ルックアップテーブルの作製と動作実証を行い、プログラマブル超伝導回路の基盤

技術を確立する。

4. 研究成果

(1) π 接合プロセスの確立

π 接合作製における最重要ポイントの1つが、超伝導電極に挟まれた磁性層膜厚のナノメートルレベル制御である。研究提案時点では、超伝導体/磁性体/超伝導体接合における臨界電流値の磁性層膜厚依存性における特異な振る舞いから、0 接合と π 接合の転移を観測していた。本研究では回路導入に先んじ、より直接的な π 接合動作を確認するため、 π 接合が期待される磁性層膜厚を有する超伝導体/磁性体/超伝導体接合を含む直流超伝導量子干渉計 (dc-SQUID) を作製し、臨界電流値の磁束依存性を測定した。その結果、 π 接合の証左となる明瞭な半磁束量子シフトを観測し (図 1)、 π 接合プロセスの確立に成功した [2]。NbN 及び Nb ベースの π 接合のどちらも、これまでの多数回にわたる素子作製・評価から、安定して π 接合を作製可能であることが示されている。

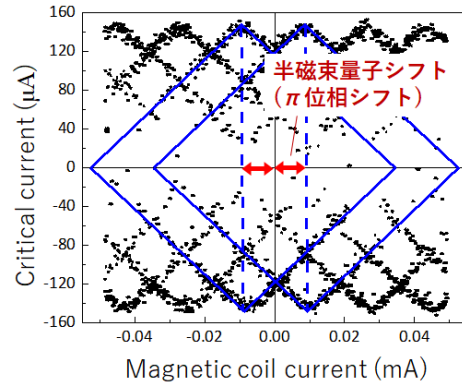


図 1. 作製した超伝導体/磁性体/超伝導体接合における π 接合動作実証 [2]. 縦軸が接合の臨界電流値, 横軸が印加磁束を表す.

(2) π 接合とジョセフソン接合の集積化の検討

まず NbN ベースの π 接合に関して、フルエピタキシャルなジョセフソン接合である NbN/AlN/NbN 接合との集積化技術を立ち上げた。2 種類の接合を同一基板上に作製するための新規プロセスを検討・考案し素子作製を行った結果、(1) で述べたように π 接合動作を実証した。また、複数回のスパッタリングや平坦化等、多くのプロセス工程を経たにも関わらず、重要な回路パラメータであるジョセフソン接合の臨界電流値やサブギャップ抵抗等の接合特性も劣化しないことが示され、集積回路の基盤技術構築に成功した [2]。また Nb ベースの π 接合に関しては、回路作製実績が豊富な産業技術総合研究所の Nb 集積回路を採用し、その上部に π 接合を作製する集積方式を検討した。多層構造上に π 接合を実現する困難さに加え、Nb 集積回路へ追加の成膜やエッチングが必要のため、チップ発熱等による回路へのダメージを極力抑制することが必須であったが、工程を検討して試作を繰り返した結果、 π -AQFP 回路の作製に成功した。

(3) π -AQFP 回路のシミュレーション方法の確立

π -AQFP 回路の設計を行うため、同回路のシミュレーション方法を検討した。通常の超伝導回路用シミュレータでは π 接合を扱うことができない。そこで、ジョセフソン接合と磁束バイアスを用いて、 π 接合を等価的に表現する方法を考案した。この方法を用いて回路シミュレーションを行い、 π -AQFP 回路が正常に論理動作することを示した。また、 π -AQFP 回路の消費エネルギーを解析し、通常の AQFP 回路と同様に低電力断熱動作が可能であることを示した。さらに、通常のジョセフソン接合を用いずに、 π 接合のみで AQFP 回路を設計する方法を確立した。この結果、デバイス作製プロセスの特徴に合わせて (例えば、ジョセフソン接合と π 接合の両方を集積できる場合もあれば、 π 接合のみしか集積できない場合も考えられる)、様々なバリエーションの π -AQFP 回路を設計することが可能となった。この点は、AQFP 回路に特有のデバイス作製上のメリットである。以上の研究成果は、Journal of Applied Physics よりパブリッシュされ、Editor's Pick に選出された [3]。

(4) AND/OR ゲートの作製と実証

(2) と (3) で検討した集積化技術及びシミュレーション方法を用いて、AND/OR ゲート並びに 2-LUT の設計と作製を行った。作製方法としては、産業技術総合研究所の Nb 集積回路ファウンドリ CAVITY を用いて、 π 接合以外の部分の AQFP 回路チップ (通常のジョセフソン接合で構成) を最初に作製し、その後で同チップ上に Nb をベースとした π 接合を形成した。図 2 に、作製した π -AQFP 回路のチップ写真を示す。左側の回路が 2-LUT であり、右側の回路が AND/OR ゲートである。回路全体は 2 つの交流励起電流 (I_{k1} , I_{k2}) により駆動される。また、2-LUT 及び AND/OR ゲートの論理機能は、外部から供給される書込み

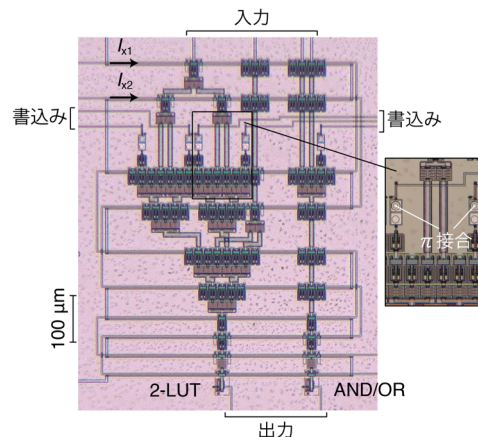


図 2. 作製した π -AQFP 回路チップ.

電流によって制御される。図中のインセットは、 π 接合を含む回路の一部を拡大したものである。

上記チップを液体ヘリウムに浸し、測定を行った。まず、同じチップ上に作製された π 接合を含む dc-SQUID の評価を行った。その結果、dc-SQUID の臨界電流値の磁束依存性が π 接合により半磁束量子分だけシフトしていることが分かり、 π 接合が意図した通りに Nb 集積回路上に形成されていることが示された。

次に、AND/OR ゲートの評価を行った。図 3 に、同ゲートの測定波形を示す。ここで、 I_{inA} 及び I_{inB} は入力電流、 I_{wr} は π 接合メモリの状態を変更するための書き込み電流、 V_{out} は出力電圧である。この図は、負の I_{wr} により π 接合メモリに 0 が書き込まれた際は回路が AND ゲートとして機能し、正の I_{wr} により 1 が書き込まれた際は OR ゲートとして機能することを表している。すなわち、 π 接合メモリの状態を AQFP 回路が直接読み出せること、並びに AQFP 回路中に組み込まれた π 接合メモリの状態によって論理機能が切り替えられることが示された。

(5) ルックアップテーブルの実証

図 2 に示したチップ上の 2-LUT の評価を液体ヘリウム中で行った。図 4 に、2-LUT の測定波形を示す。 $I_{wr1} \sim I_{wr4}$ は、回路中の 4 つの π 接合メモリの状態を変更するための書き込み電流である。4 つの π 接合メモリの状態の組み合わせにより、任意の 2 入力論理演算を実行することができる。図中の XOR と記載してある部分では、 $I_{wr1} \sim I_{wr4}$ によって 4 つの π 接合メモリに (0, 1, 1, 0) が書き込まれ、2-LUT が XOR ゲートとして機能することが示されている。また、NOR、NAND と記載してある部分では、それぞれ NOR ゲート、NAND ゲートとして機能することが示されている。さらに本実験では、 $2^4 = 16$ 通りの全ての 2 入力論理演算が正しく行われることを実証した。

(4) 及び (5) の実験結果より、 π 接合メモリと AQFP 回路を組み合わせたプログラマブル超伝導回路の実現に成功し、本研究の目的は達成された。同回路は、AQFP で構成されるため極めて小さな消費電力で動作可能であり、将来的に超低電力 FPGA に応用できると考えられる。なお、 π 接合を導入した AQFP 回路の作製及び動作実証は本研究が世界初であり、超伝導エレクトロニクス並びに集積回路の分野でのインパクトは非常に高いと考えられる。以上の成果について、現在論文投稿の準備を行っている。

(6) 量子計算機への応用の検討

探索的課題として、 π -AQFP 回路の量子計算機への応用を検討した。まず、(3) 及び論文 [3] より得られた重要な結果に着目する。通常のジョセフソン接合を用いた AQFP 回路では、励起電流を印加した際に回路が駆動され、信号電流を生成する。一方、 π 接合のみを用いて設計された AQFP 回路では、励起電流がオフのときに回路が駆動され、信号電流を生成する。この特徴を活かし、駆動電流の小さい量子ビット制御用磁束バイアス回路の検討を行った。また、本検討結果を含む特許 [4] を、日本電気及び産業技術総合研究所と共同出願した。

引用文献

- [1] M. A. Manheimer, "Cryogenic Computing Complexity Program: Phase 1 Introduction," *IEEE Trans. Appl. Supercond.*, vol. 25, no. 3, p. 1301704, Jun. 2015.
- [2] T. Yamashita, S. Kim, H. Kato, W. Qiu, K. Semba, A. Fujimaki, H. Terai, " π phase shifter based on NbN-based ferromagnetic Josephson junction on a silicon substrate," *Sci. Rep.*, vol. 10, no. 1, p. 13687, Dec. 2020.
- [3] K. Arai, N. Takeuchi, T. Yamashita, and N. Yoshikawa, "Adiabatic quantum-flux-parametron with π Josephson junctions," *J. Appl. Phys.*, vol. 125, no. 9, p. 093901, Mar. 2019. **Editor's Pick に選出**

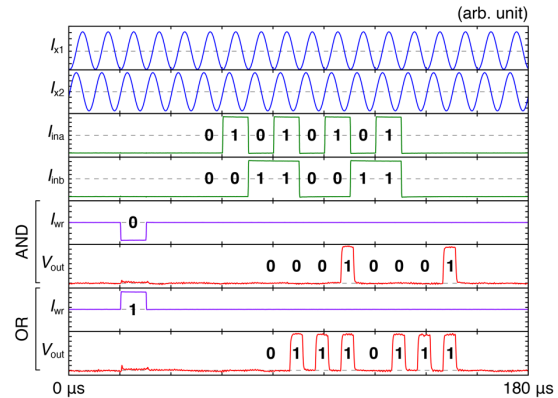


図 3. AND/OR ゲートの測定波形。

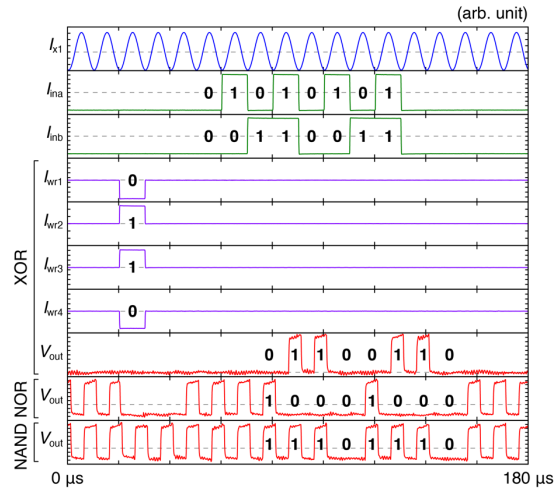


図 4. 2-LUT の測定波形。

[4] 特願 2021-068575, 発明者: 竹内 尚輝, 吉川 信行, 橋本 義仁, 山本 剛, 平山 文紀, 発明の名称: 磁束バイアス回路, 出願人: 国立大学法人横浜国立大学, 日本電気株式会社, 国立研究開発法人産業技術総合研究所, 出願日: 2021 年 4 月 14 日.

5. 主な発表論文等

〔雑誌論文〕 計12件（うち査読付論文 12件 / うち国際共著 1件 / うちオープンアクセス 3件）

1. 著者名 Yamae Taiki, Takeuchi Naoki, Yoshikawa Nobuyuki	4. 巻 126
2. 論文標題 Systematic method to evaluate energy dissipation in adiabatic quantum-flux-parametron logic	5. 発行年 2019年
3. 雑誌名 Journal of Applied Physics	6. 最初と最後の頁 173903
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/1.5119306	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Takeuchi Naoki, Nozoe Mai, He Yuxing, Yoshikawa Nobuyuki	4. 巻 115
2. 論文標題 Low-latency adiabatic superconductor logic using delay-line clocking	5. 発行年 2019年
3. 雑誌名 Applied Physics Letters	6. 最初と最後の頁 72601
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/1.5111599	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 Arai Kota, Takeuchi Naoki, Yamashita Taro, Yoshikawa Nobuyuki	4. 巻 125
2. 論文標題 Adiabatic quantum-flux-parametron with Josephson junctions	5. 発行年 2019年
3. 雑誌名 Journal of Applied Physics	6. 最初と最後の頁 93901
掲載論文のDOI (デジタルオブジェクト識別子) 10.1063/1.5080467	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -
1. 著者名 YAMASHITA Taro	4. 巻 E101.C
2. 論文標題 Phase Shift and Control in Superconducting Hybrid Structures	5. 発行年 2018年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 378 ~ 384
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.E101.C.378	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takeuchi Naoki, Suzuki Hideo, Fourie Coenrad J., Yoshikawa Nobuyuki	4. 巻 31
2. 論文標題 Impedance Design of Excitation Lines in Adiabatic Quantum-Flux-Parametron Logic Using InductEx	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1300605
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3058080	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Ishida Ryohei, Takeuchi Naoki, Yamae Taiki, Yoshikawa Nobuyuki	4. 巻 31
2. 論文標題 Design and Demonstration of Directly Coupled Quantum-Flux-Parametron Circuits With Optimized Parameters	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1100505
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3059723	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takeuchi Naoki, Arai Kota, Yoshikawa Nobuyuki	4. 巻 33
2. 論文標題 Directly coupled adiabatic superconductor logic	5. 発行年 2020年
3. 雑誌名 Superconductor Science and Technology	6. 最初と最後の頁 65002
掲載論文のDOI (デジタルオブジェクト識別子) 10.1088/1361-6668/ab87ad	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Yamashita Taro	4. 巻 -
2. 論文標題 Magnetic Josephson junctions: new phenomena and physics with diluted alloy, conventional ferromagnet, and multilayer barriers	5. 発行年 2021年
3. 雑誌名 IEICE Transactions on Electronics	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) 10.1587/transele.2020SUI0004	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Yamashita Taro, Kim Sunmi, Kato Haruki, Qiu Wei, Semba Kouichi, Fujimaki Akira, Terai Hirotaka	4. 巻 10
2. 論文標題 phase shifter based on NbN-based ferromagnetic Josephson junction on a silicon substrate	5. 発行年 2020年
3. 雑誌名 Scientific Reports	6. 最初と最後の頁 13687
掲載論文のDOI (デジタルオブジェクト識別子) 10.1038/s41598-020-70766-9	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Yamazaki Yuichi, Takeuchi Naoki, Yoshikawa Nobuyuki	4. 巻 31
2. 論文標題 A compact interface between adiabatic quantum-flux-parametron and rapid single-flux-quantum circuits	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1302705
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3072002	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Luo Wenhui, Takeuchi Naoki, Chen Olivia, Yoshikawa Nobuyuki	4. 巻 31
2. 論文標題 Low-Autocorrelation Random Number Generator Based on Adiabatic Quantum-Flux-Parametron Logic	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1302305
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2021.3070460	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Yamae Taiki, Takeuchi Naoki, Yoshikawa Nobuyuki	4. 巻 31
2. 論文標題 Binary Counters Using Adiabatic Quantum-Flux-Parametron Logic	5. 発行年 2021年
3. 雑誌名 IEEE Transactions on Applied Superconductivity	6. 最初と最後の頁 1300305
掲載論文のDOI (デジタルオブジェクト識別子) 10.1109/TASC.2020.3044677	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

[学会発表] 計24件(うち招待講演 4件/うち国際学会 17件)

1. 発表者名 Daiki Hasegawa, Yuto Takeshita, Feng Li, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki
2. 発表標題 Fabrication of Magnetic Josephson Junctions on Nb 4-layer Structure for Large Scale Half Flux Quantum Circuits
3. 学会等名 13th Superconducting SFQ VLSI Workshop (SSV 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Daiki Hasegawa, Yuto Takeshita, Kyosuke Sano, Masamitsu Tanaka, Taro Yamashita, and Akira Fujimaki
2. 発表標題 Magnetic Josephson junctions on Nb four-layer structure for half flux quantum circuits
3. 学会等名 17th International Superconductive Electronics Conference (ISEC 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 N. Takeuchi, C. L. Ayala, O. Chen, Y. He, and N. Yoshikawa
2. 発表標題 Adiabatic Quantum-Flux-Parametron: Recent Progress and Applications
3. 学会等名 13th Superconducting SFQ VLSI Workshop (SSV2020) (招待講演) (国際学会)
4. 発表年 2020年

1. 発表者名 N. Takeuchi, C. L. Ayala, O. Chen, Y. He, and N. Yoshikawa
2. 発表標題 Adiabatic quantum-flux-parametron: recent progress and possibility for quantum applications
3. 学会等名 1st workshop on Quantum and Classical Cryogenic Devices, Circuits, and Systems (QCCC 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 N. Takeuchi, M. Nozoe, Y. He, and N. Yoshikawa
2. 発表標題 Low-latency adiabatic quantum-flux-parametron using delay-line clocking
3. 学会等名 17th International Superconductive Electronics Conference (ISEC 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 R. Ishida, N. Takeuchi, and N. Yoshikawa
2. 発表標題 Parameter optimization of directly coupled quantum flux parametron circuits
3. 学会等名 13th Superconducting SFQ VLSI Workshop (SSV2020) (国際学会)
4. 発表年 2020年

1. 発表者名 K. Arai, N. Takeuchi, Y. Yamanashi, and N. Yoshikawa
2. 発表標題 Inverting quantum flux parametron as adiabatic superconductor logic without transformers
3. 学会等名 Applied Superconductivity Conference 2018 (ASC 2018) (国際学会)
4. 発表年 2018年

1. 発表者名 荒井 孝太, 竹内 尚輝, 山梨 裕希, 吉川 信行
2. 発表標題 反転型量子磁束パラメトロンを用いたマイノリティゲートの動作実証
3. 学会等名 2018年電子情報通信学会ソサイエティ大会
4. 発表年 2018年

1. 発表者名 荒井 孝太, 竹内 尚輝, 山梨 裕希, 吉川 信行
2. 発表標題 反転型磁束量子パラメトロンを用いた論理回路の動作実証
3. 学会等名 電子情報通信学会超伝導エレクトロニクス研究会SCE2018
4. 発表年 2018年

1. 発表者名 T. Yamashita
2. 発表標題 Development of pi-shift superconducting flux qubits
3. 学会等名 13th International Workshop on Low Temperature Electronics (WOLTE 13) (招待講演) (国際学会)
4. 発表年 2018年

1. 発表者名 T. Yamashita, A. Kawakami, H. Terai, and A. Fujimaki
2. 発表標題 NbN-based ferromagnetic Josephson junctions for π -shift superconducting flux qubits
3. 学会等名 Applied Superconductivity Conference 2018 (ASC 2018) (国際学会)
4. 発表年 2018年

1. 発表者名 山下太郎
2. 発表標題 強磁性ジョセフソン接合と量子回路応用
3. 学会等名 日本物理学会第74回年次大会 (2019年)
4. 発表年 2019年

1. 発表者名 竹内 尚輝
2. 発表標題 断熱磁束量子パラメトロンによる超低電力コンピューティング
3. 学会等名 2021年電子情報通信学会総合大会（招待講演）
4. 発表年 2021年

1. 発表者名 竹内 尚輝
2. 発表標題 断熱磁束量子パラメトロン 様々な情報システムへの応用と今後の展望
3. 学会等名 日本学術振興会超伝導エレクトロニクス第146委員会・合同分科会（招待講演）
4. 発表年 2020年

1. 発表者名 N. Takeuchi, H. Suzuki, C. J. Fourie, and N. Yoshikawa
2. 発表標題 Impedance design of excitation lines in adiabatic quantum-flux-parametron logic using InductEx
3. 学会等名 Applied Superconductivity Conference 2020 (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 R. Ishida, N. Takeuchi, and N. Yoshikawa
2. 発表標題 Design and demonstration of directly-coupled quantum-flux-parametron circuits with optimized circuit parameters
3. 学会等名 Applied Superconductivity Conference 2020 (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 石田 椋平, 竹内 尚輝, 山栄 大樹, 吉川 信行
2. 発表標題 直結式量子磁束パラメトロン回路における配線長の改善
3. 学会等名 第81回応用物理学会秋季学術講演会
4. 発表年 2020年

1. 発表者名 石田 椋平, 竹内 尚輝, 山栄 大樹, 吉川 信行
2. 発表標題 最適回路パラメータを用いた直結式量子磁束パラメトロン回路の動作実証
3. 学会等名 2020年度春季低温工学・超電導学会
4. 発表年 2020年

1. 発表者名 Duong Pham, Riku Sugimoto, Hayate Nakamura, Masamitsu Tanaka, Taro Yamashita, Akira Fujimaki
2. 発表標題 NbN-based Josephson junction with PdNi-ferromagnetic barrier
3. 学会等名 American Physical Society (APS) March Meeting (国際学会)
4. 発表年 2021年

1. 発表者名 W. Luo, N. Takeuchi, O. Chen, and N. Yoshikawa
2. 発表標題 Low-autocorrelation random number generator using adiabatic quantum-flux-parametron logic
3. 学会等名 Applied Superconductivity Conference 2020 (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Y. Yamazaki, N. Takeuchi, and N. Yoshikawa
2. 発表標題 Design and demonstration of compact interfaces between adiabatic quantum-flux-parametron logic and rapid single-flux-quantum logic
3. 学会等名 Applied Superconductivity Conference 2020 (ASC 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 W. Luo, N. Takeuchi, O. Chen, and N. Yoshikawa
2. 発表標題 Design and Evaluation of a 1-bit Random Number Generator using Adiabatic Quantum-flux-parametron Logic
3. 学会等名 13th Superconducting SFQ VLSI Workshop (SSV 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Y. Yamazaki, N. Takeuchi, and N. Yoshikawa
2. 発表標題 Design and Evaluation of Interfaces between Adiabatic Quantum Flux Parametron Circuits and Rapid Single Flux Quantum Circuits
3. 学会等名 13th Superconducting SFQ VLSI Workshop (SSV 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 T. Yamae, N. Takeuchi, and N. Yoshikawa
2. 発表標題 Investigation on the Method to Evaluate the Energy Dissipation of General Adiabatic Quantum-Flux-Parametron Logic Gates
3. 学会等名 32nd International Symposium on Superconductivity (ISS 2019) (国際学会)
4. 発表年 2019年

〔図書〕 計0件

〔出願〕 計1件

産業財産権の名称 磁束バイパス回路	発明者 竹内 尚輝, 吉川 信 行, 橋本 義仁, 山本 剛, 平山 文紀	権利者 横浜国立大学, 日本電気, 産業 技術総合研究所
産業財産権の種類、番号 特許、特願2021-068575	出願年 2021年	国内・外国の別 国内

〔取得〕 計0件

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分担者	山下 太郎 (Yamashita Taro) (60567254)	名古屋大学・工学研究科・准教授 (13901)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------