

令和 3 年 6 月 14 日現在

機関番号：24506

研究種目：基盤研究(C) (一般)

研究期間：2018～2020

課題番号：18K03498

研究課題名(和文) シリコンナノワイヤ表面を用いたシリコン系太陽電池の高効率化に関する研究

研究課題名(英文) Development of high conversion efficiency silicon solar cells with silicon nanowire surface

研究代表者

吉田 晴彦 (Yoshida, Haruhiko)

兵庫県立大学・工学研究科・准教授

研究者番号：90264837

交付決定額(研究期間全体)：(直接経費) 3,400,000円

研究成果の概要(和文)：本課題では、受光面での光の反射がなく短波長側の太陽光の有効利用が期待できるシリコンナノワイヤ表面を有したシリコン太陽電池の開発を目指した。ナノワイヤの形成とともに変換効率が低下することが懸念されるため、シリコンナノワイヤのサイズと光の反射率及びキャリアライフタイム(電気のもととなる電子の消失寿命)の関係について検討し太陽電池用として有効なシリコンナノワイヤ長の条件を明らかにした。また、新しい太陽電池用のパッシベーション(保護)膜としてガリウム酸化膜に注目しその有効性を実証した。

研究成果の学術的意義や社会的意義

結晶系シリコン太陽電池の更なる変換効率向上のためには、キャリア再結合(電気のもととなる電子の消失)及び入射光の反射の抑制が重要となる。さらに、次世代太陽電池としては結晶系シリコン太陽電池の変換効率の限界を超える新しい太陽電池の構造の開発が望まれている。

本課題で得られた光の反射率及びキャリア再結合のシリコンナノワイヤ長依存性や新しい太陽電池用のパッシベーション(保護)膜に関する知見は次世代太陽電池の開発に貢献できるものであると考えられる。

研究成果の概要(英文)：Si nanowires fabricated on Si substrates were applied as a method to suppress the optical reflection at the Si surface. Moreover, it has been expected that the solar cell with Si nanowire surface is able to utilize light of the shorter wavelength. However, a further study on the optical and electrical properties of the Si nanowires is necessary for the practical use.

In this study, the reflectance and the minority carrier lifetime of the Si nanowires with various lengths on Si substrates were characterized and optimized. Also, it has been proved that a gallium oxide is effective as a novel passivation film for Si solar cells.

研究分野：半導体光学

キーワード：シリコン系太陽電池 シリコンナノワイヤ 表面反射率 キャリアライフタイム パッシベーション
界面特性

1. 研究開始当初の背景

当初、市販されていた結晶系シリコン太陽電池の変換効率は 18~20%であり、変換効率の最大値は約 30%と見積もられている。変換効率低下の原因として、シリコン基板とパッシベーション膜との界面でのキャリアの再結合及び太陽電池表面での入射光の反射が挙げられる。更なる変換効率向上のためには、キャリア再結合及び入射光の反射の抑制が重要となる。さらに、次世代太陽電池としては結晶系シリコン太陽電池の変換効率の限界を超える新しい太陽電池の構造の開発が望まれている。

入射光の反射率低減を目的に、従来、太陽電池の受光面にはテクスチャ構造が形成されている。シリコンナノワイヤをシリコン基板上に形成した構造は、入射光の反射率低減効果だけでなくシリコンナノワイヤのバンドギャップ変調による短波長側での光の吸収も期待できるなど非常に魅力のある構造であり、国内外で研究されているが実用化には至っていない。

2. 研究の目的

本課題では、受光面での光の反射がなく短波長側の太陽光の有効利用が期待できるシリコンナノワイヤ表面を有した「ブラックシリコン太陽電池」の開発を目指した。本課題で提案している太陽電池の高効率化のためには、パッシベーション膜/シリコン界面でのキャリアの再結合の抑制が重要であるが、パッシベーション膜/シリコンナノワイヤの界面特性の詳細な知見は得られていない。

本研究を遂行するにあたっては、シリコンナノワイヤのサイズ効果、シリコンナノワイヤ上へのパッシベーション膜の被覆性、パッシベーション膜/シリコンナノワイヤの界面特性などを検討する必要があり、これらの検討課題を明らかにして変換効率の高いシリコンナノワイヤ表面を有したシリコン系太陽電池の実現に向けた知見を得ることを目的とした。

3. 研究の方法

(1) 表面反射率及びキャリアライフタイムに対するシリコンナノワイヤ長依存性

本研究では銀触媒法を用いてシリコンナノワイヤを Si 基板上に形成した。まず、洗浄した Si 基板を 4.8M HF/0.001M AgNO₃ 水溶液に 15 分浸漬させ、基板表面に銀粒子を析出させた。その後、HF/H₂O₂ 水溶液に浸漬し、銀触媒によるエッチング効果によりナノワイヤを Si 基板上に形成した。作製した試料のナノワイヤ長は SEM を用いた断面観察により評価し、表面反射率は分光光度計を用いて評価した。また、キャリアライフタイムは、試料表面に AlO_x 膜(膜厚 30nm)を堆積した後、疑似定常状態光伝導度(QSSPC)法を用いて評価した。

(2) パッシベーション膜/シリコンナノワイヤ界面の電気特性評価の検討

キャリアライフタイムは界面トラップや固定電荷密度に影響されることが知られており、これらを実験する方法として C-V 法がある。しかし、表面に凹凸がある試料に関しては測定が困難であるという問題がある。本研究では比較的短いナノワイヤ長の資料を用いて C-V 測定評価の可能性について検討した。C-V 測定を行うために 0.17 μm のナノワイヤを形成した Si 表面に SiO_x 膜を 10nm 成膜した後、ゲート電極、裏面電極共に Al を蒸着法により形成し MOS を作製した。

(3) SiN_x 膜に対する新規ファイヤースルー処理方法の提案

ファイヤースルー処理とはパッシベーション膜の成膜後にスクリーン印刷法により Ag などの電極ペーストを印刷し、焼成することにより電極ペーストがパッシベーション膜を貫通して電極を形成する方法である。この処理では試料を 800 程度まで加熱し、数秒保持した後、すぐに室温まで冷却する熱処理が行われるが、この熱処理によりパッシベーション性能が低下する恐れがある。本研究では図 1 に示すように高温熱処理後にすぐに冷却せず比較的低温でアニール処理を施す二段階熱処理を提案した。SiN_x/Si 構造の電気特性評価には C-V 法を用い、提案した熱処理方法の有効性を検討した。

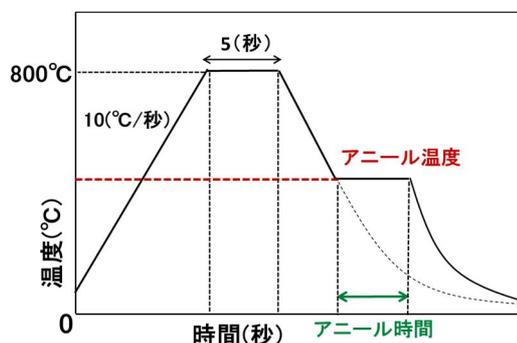


図 1 熱処理パターン

(4) ミスト CVD 法により成膜した GaO_x 膜の電気特性に対するアニール効果の検討

本研究では一般に用いられている p 型 Si 基板用パッシベーション膜材料の AlO_x 膜と比較してバンドギャップが広い GaO_x 膜に注目し、非真空プロセスで成膜可能なミスト CVD 法で成膜した GaO_x/Si 構造の電気特性およびそのアニール効果を C-V 法により評価し、その有効性について検討した。

4. 研究成果

(1) 表面反射率及びキャリアライフタイムに対するシリコンナノワイヤ長依存性

この検討では、4.8M HF/0.15M H₂O₂ 水溶液、2.4M HF/0.075M H₂O₂ 水溶液、及び 1.2M HF/0.0375M H₂O₂ 水溶液を用いて、エッチング時間 1~10 分の条件で Si ナノワイヤを Si 基板上に形成した。ナノワイヤ長とエッチング条件の関係を図 2 に示す。本研究では、ナノワイヤ長が 1 μm 近傍の制御が可能である 2.4M HF/0.075M H₂O₂ 水溶液を用いて作製した Si ナノワイヤについて光学特性及び電気特性の評価を行った。

図 3 に各試料の反射率を示す。シリコンナノワイヤを形成していない試料(Flat)と比べて反射率は低減されているが、ナノワイヤ長を短くしたことにより長波長側で反射率が増加した。これは、波長 1100nm 以上で Si の透過率が増加することが原因と考えられる。次に、反射率測定から実効反射率を算出した結果を図 4 に示す。実効反射率はナノワイヤ長の増加に伴い低減し、ナノワイヤ長 0.63 μm から約 3% で収束していることがわかった。キャリアライフタイムに関しては、シリコンナノワイヤを形成していない試料と比較して 0.63 μm のナノワイヤ長の試料では約 28% 減少し、1.44 μm のナノワイヤ長の試料では約 49% 減少した。これはナノワイヤ形成による表面積の増加に起因して、キャリアの再結合が増加したためであると考えられる。

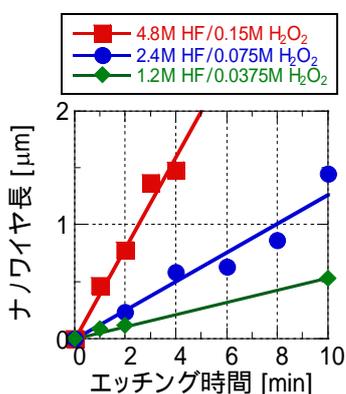


図 2 各試料のナノワイヤ長

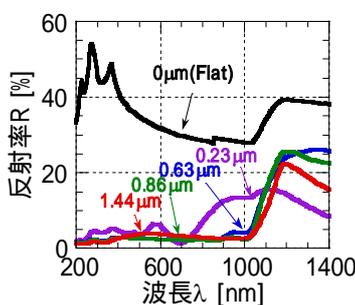


図 3 各試料の反射率

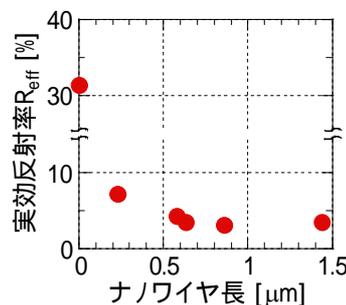


図 4 各試料の実効反射率

(2) パッシベーション膜/シリコンナノワイヤ界面の電気特性評価の検討

図 5 に ナノワイヤを形成していないナノワイヤ長 0 μm の試料 (Flat) 及びナノワイヤ長 0.17 μm の試料 C-V 特性を示す。ナノワイヤ形成後の試料については 2 つの電極について C-V 特性を評価した結果を示している。図 4(b) より、リーク電流の影響で MOS の C-V 特性が得られていない電極と容量の飽和が確認でき MOS の C-V 特性が得られている電極があった。この電極の C-V 曲線にはヒステリシスが見られた。これは膜中の負の可動電荷が原因と考えられる。-3V 0V の場合、膜中の負の可動電荷は界面側に移動するため、-3V 0V の C-V 曲線は正電圧側にシフトすると考えられる。この結果より比較的短いナノワイヤ長での C-V 特性評価の可能性を示唆した結果が得られた。

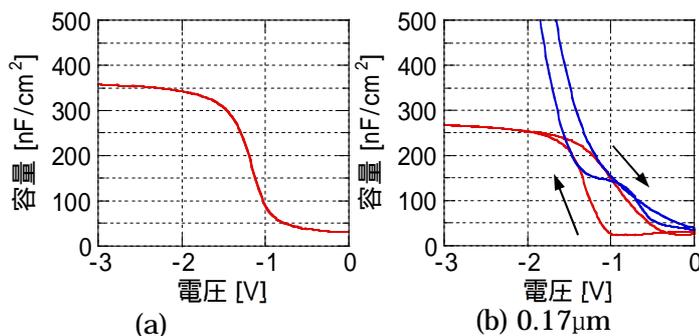


図 5 C-V 特性

(3) SiN_x 膜に対する新規ファイヤースルー処理方法の提案

通常ファイヤースルー処理の影響を確認するために、冷却過程でのアニール処理を行わずにファイヤースルー処理を行い C-V 法により SiN_x/Si 構造の電気特性を評価した。図 6 に実効固定電荷及び界面トラップ密度の最高温度依存性を示す。図中の as は as-deposited の略称で熱処理前の試料を示す。図 6(a) に示すように、すべての試料に正の固定電荷が存在しており、ファイヤースルー処理後、実効固定電荷密度は SiN_x 膜の屈折率が 2.0 及び 2.2 の試料どちらにおいても増加した。図 6(b) に示すように、ファイヤースルー処理後、屈折率 2.0 及び 2.2 の試料どちらにおいても界面トラップ密度は減少し、焼成最高温度 600~700 °C で最小となりそれ以上の温度では増加した。一般に 800 °C 程度の熱処理が必要であることから、高温熱処理後に電気特性を改善する必要がある。一般には 400 °C 程度のアニール処理により界面トラップ密度が低減することが知

られているが、本研究ではファイヤースルー処理の熱処理パターンの中にこの熱処理組み込んだ二段階処理を提案し、その有効性を検討した。

図 1 に示す熱処理パターンのアニール時間を 5 分にしてアニール温度をパラメータとして二段階熱処理を施した。各試料の実効固定電荷及び界面トラップ密度のアニール温度依存性を図 7 に示す。図中の Ref. は、アニール処理を行わず高温熱処理後すぐに室温まで冷却した試料を示している。また、破線は通常のファイヤースルー後に 400 30 min の条件でアニール処理した試料の結果を示している。図 7(a) に示すように、実効固定電荷密度はアニール温度 300 で最大値を示し、それ以上の温度では減少することがわかった。XPS により SiN_x 膜中の N1s スペクトルの化学結合状態について調べた結果、実効固定電荷密度が増加した試料では $\text{Si}_2\text{-N-H}$ 結合が増加していることから K+欠陥の割合が増加し、実効固定電荷密度が増加したと考えられる。一方、界面トラップ密度は図 7(b) に示すようにアニール温度 300 で減少し、それ以上の温度では増加することがわかった。XPS により SiN_x/Si 界面付近の $\text{Si}2\text{p}$ スペクトルの化学結合状態について評価した結果、結合状態はあまり変化していなかった。したがって、アニール温度 300 の試料は水素終端効果により界面トラップ密度が減少したと考えられる。以上の結果より、二段階熱処理のアニール時間を 5 分にした場合、アニール温度 300 条件のとき最も電気特性が改善することがわかった。

次に、最も効果が高かったアニール温度 300 の条件でアニール時間をパラメータとして二段階熱処理を施した。図 8 に実効固定電荷及び界面トラップ密度のアニール時間依存性を示す。図 8(a) に示すように、実効固定電荷密度はアニール時間の増加に伴い増加し、アニール時間 1min 以上ではほぼ一定になることがわかった。また、図 8(b) に示すように界面トラップ密度はアニール時間 1min で最小となることがわかった。XPS により検討の結果、アニール時間 1min の試料では、 $(\text{SiN}_4+\text{Si-SiN}_3) / \text{Si}_0$ のピーク強度比が減少し、組成比が急峻に変化した。したがって、Si 基板への N 拡散が抑制され、界面付近では Si-N 結合に比べて Si-Si 結合が支配的になったことにより界面トラップ密度が減少したと考えられる。以上の結果より、二段階熱処理の有効性が確認でき、300、1min の条件が最も効果的であることがわかった。

次に、最も効果が高かったアニール温度 300 の条件でアニール時間をパラメータとして二段階熱処理を施した。図 8 に実効固定電荷及び界面トラップ密度のアニール時間依存性を示す。図 8(a) に示すように、実効固定電荷密度はアニール時間の増加に伴い増加し、アニール時間 1min 以上ではほぼ一定になることがわかった。また、図 8(b) に示すように界面トラップ密度はアニール時間 1min で最小となることがわかった。XPS により検討の結果、アニール時間 1min の試料では、 $(\text{SiN}_4+\text{Si-SiN}_3) / \text{Si}_0$ のピーク強度比が減少し、組成比が急峻に変化した。したがって、Si 基板への N 拡散が抑制され、界面付近では Si-N 結合に比べて Si-Si 結合が支配的になったことにより界面トラップ密度が減少したと考えられる。以上の結果より、二段階熱処理の有効性が確認でき、300、1min の条件が最も効果的であることがわかった。

(4) ミスト CVD 法により成膜した GaO_x 膜の電気特性に対するアニール効果の検討

本研究では、p 型 Si 基板の上に膜厚 30nm の GaO_x 膜を成膜温度 300 でミスト CVD 法により成膜した。その後、アニール処理を水素、窒素及び酸素雰囲気において 350 から 425 の範囲で 10 分間行った。アニール処理後、ゲート電極、裏面電極共に Al を蒸着法により形成し MOS 構造を作

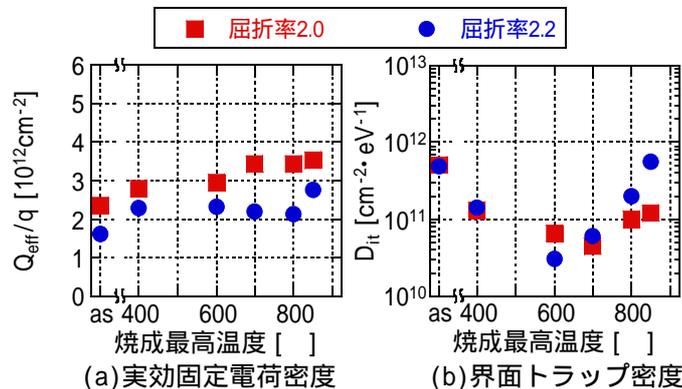


図 6 電気特性の焼成最高温度依存性

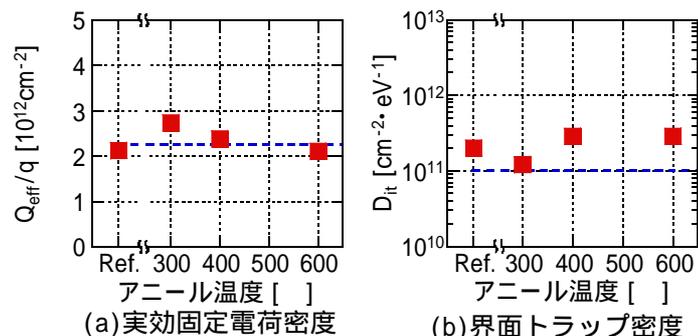


図 7 電気特性のアニール温度依存性

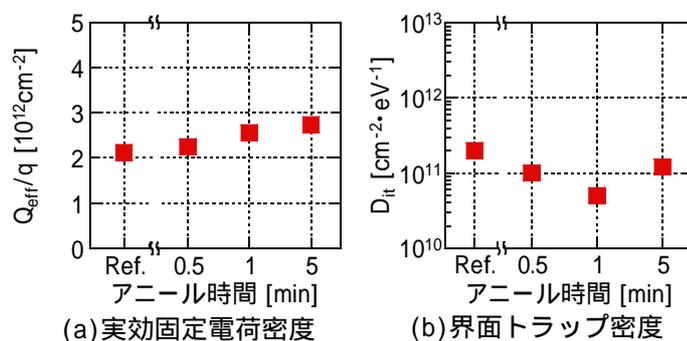


図 8 電気特性のアニール時間依存性

製し、C-V 法により GaO_x/Si 構造の電気特性を評価した。図 9 に各アニール雰囲気における実効固定電荷密度及び界面トラップ密度のアニール温度依存性を示す。図 9(a)に示すように、アニール処理前と比べて、水素及び窒素アニール処理後は大きな違いがないが、酸素アニール処理後は負の実効固定電荷密度が増加し、アニール処理温度上昇に伴いさらに増加した。

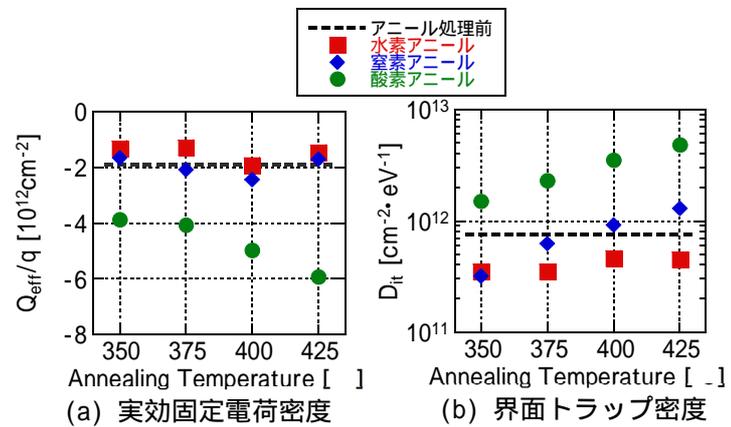


図 9 電気特性のアニール処理温度依存性

XPS により GaO_x 膜中の化学結

合状態を評価し検討した結果、 AlO_x 膜で提案されている膜中固定電荷の起源と同様、いずれのアニール雰囲気の試料においても格子間酸素(O_i)が起源となる負の固定電荷が存在していると考えられる。酸素アニール処理後の試料は膜組成比において酸素の比が増えていることから、 O_i の増加もしくは酸素空孔(V_o)の減少が考えられる。また酸素アニール処理後の試料は、Ga-O 結合のみになっていることから、酸素補償により V_o が減少していると考えられ、このことが負の実効固定電荷密度増加の要因であると考えられる。水素及び窒素アニールを施した試料については、上述したように V_o が正の電荷成分として働くため、負の電荷成分を打ち消して結果的に酸素アニール処理後の試料と比較して負の実効固定電荷密度が減少したと考えられる。

一方、界面トラップ密度は図 9(b)に示すようにアニール処理前と比べて、水素アニール処理後はどの温度においても界面トラップ密度は低減された。また、アニール処理前と比べて窒素アニール処理後は、350 及び 375 では低減され、400 及び 425 では増加した。それに対して酸素アニール処理後は、アニール処理前と比べてどの温度でも増加し、温度上昇に伴い増加した。

XPS により GaO_x/Si 界面付近の Ga2p スペクトルの化学結合状態について評価した結果、酸素アニール処理後の試料は他の試料に比べてガリウムシリケートが少なく、界面付近まで Ga-O 結合が支配的になっていることがわかった。一般に、金属酸化物/Si 界面付近においてシリケートや SiO_2 のような層間膜が存在する場合、界面トラップ密度は低減されることがあり、酸素アニール処理後の試料では GaO_x/Si 界面に層間膜が存在しないためにダングリングボンドが他の試料に比べて増加したものであると考えられる。また、水素アニール処理と窒素アニール処理後の試料に関しては、結合状態に大きな差がなかったためシリケートや SiO_2 の形成の違いによる界面トラップ密度の差ではないと考えられる。この界面トラップの差については、水素による Si 表面のダングリングボンドの終端効果によるものであると考えられる。以上の結果より、検討の余地は残っているものの、パッシベーション膜としての GaO_x 膜の有効性を示唆する結果が得られたと考えられる。

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計4件（うち招待講演 0件 / うち国際学会 1件）

1. 発表者名 Masaya Kuriyama, Hidenobu Mori, and Haruhiko Yoshida
2. 発表標題 Optical and Electrical Properties of Si Nanowire for Si Solar Cells
3. 学会等名 The 2019 IMFEDK, IEEE (国際学会)
4. 発表年 2019年

1. 発表者名 松田 紘明、森 英喜、新船 幸二、吉田 晴彦
2. 発表標題 ミストCVD法により成膜したGaOx膜のアニール効果 ()
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 松田 紘明、森 英喜、新船 幸二、佐藤 真一、吉田 晴彦
2. 発表標題 ミストCVD法により成膜したGaOx膜のアニール効果
3. 学会等名 第66回 応用物理学会 春季学術講演会
4. 発表年 2019年

1. 発表者名 SiNx/Si構造の電気特性におけるファイヤースルー処理の影響 ()
2. 発表標題 高見建也、堀川 裕貴、森 英喜、吉田 晴彦
3. 学会等名 第66回 応用物理学会 春季学術講演会
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分担 者	森 英喜 (Mori Hidenobu) (50364039)	兵庫県立大学・工学研究科・助教 (24506)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------