

令和 3 年 6 月 24 日現在

機関番号：13501

研究種目：基盤研究(C) (一般)

研究期間：2018～2020

課題番号：18K04229

研究課題名(和文) イオン注入法による歪みSi/SiGe/Si(110)構造の欠陥と表面形状の制御

研究課題名(英文) Control of defects and surface morphology on strained Si/SiGe/Si(110) structure using the ion implantation method

研究代表者

有元 圭介 (ARIMOTO, Keisuke)

山梨大学・大学院総合研究部・准教授

研究者番号：30345699

交付決定額(研究期間全体)：(直接経費) 3,400,000円

研究成果の概要(和文)：コンピュータ・通信端末から電気自動車に至るまで、現代社会の基盤技術は半導体集積回路により支えられている。近年の需要の急拡大からも、様々な分野においてシリコン(Si)系半導体への依存度の高さが分かる。半導体素材の大幅な特性向上は多くの分野にインパクトを与え得る。我々は歪みSi/SiGe/Si(110)構造を用いてキャリア移動度の向上を目指している。この構造で実際に正孔移動度の大幅な向上が確認されている。本研究では更なる高移動度化を実現するため、イオン注入法や成膜方法が結晶欠陥の形成過程や表面平坦性に及ぼす影響等を調べ、更なる高移動度化につながる知見を得ることが出来た。

研究成果の学術的意義や社会的意義

半導体集積回路の性能向上を支える材料技術としてキャリア移動度の向上を目指した研究が精力的に行われている。我々は高移動度半導体構造の一つとして歪みSi/SiGe/Si(110)構造に注目している。これはGeに迫る高正孔移動度を低い材料費・製造コストで実現できる優れた薄膜構造である。本研究では薄膜の形成プロセスが結晶欠陥形成や表面形状の発達過程に及ぼす影響及び結晶欠陥の形態が電気伝導特性に及ぼす影響について基礎的な知見を得ることができた。これらの研究結果は結晶欠陥の制御と表面平坦性の向上を可能とするものであり、更なる高移動度化の実現につながる成果である。

研究成果の概要(英文)：From computers and communication terminals to electric vehicles, the fundamental technologies of modern society are supported by semiconductor integrated circuits. The technologies in wide range of applications are highly dependent on Si-based semiconductor materials, which can be seen from the rapid rise of their demand in recent years. Therefore, performance improvement of the semiconductor materials has a significant impact on many application areas. We are investigating physical properties of strained Si/SiGe/Si(110) structure with an aim to improve the carrier mobility. In fact, significant improvement of the hole mobility has been confirmed in this structure. In this study, impact of the ion implantation method and growth conditions on generation process of crystalline defects and surface morphology, which are fundamental for improvement of the carrier mobility, were investigated.

研究分野：半導体物理学

キーワード：半導体結晶 電子デバイス 結晶欠陥

様式 C - 19、F - 19 - 1、Z - 19 (共通)

1. 研究開始当初の背景

半導体集積回路の更なる高性能化・低消費電力化を実現するためにはキャリア移動度を向上させることが重要課題である。特に正孔移動度は電子移動度より大幅に低いため、正孔移動度の向上が研究開発の課題であり、高移動度半導体材料に関する研究が精力的に行われている。例えばゲルマニウムを用いた MOSFET では $500 \sim 600 \text{ cm}^2/\text{Vs}$ の正孔移動度が報告されている。一方申請者はこれまでに、Si(110)基板上に形成された歪み Si/SiGe ヘテロ構造でゲルマニウムに迫る高い正孔移動度を得られることを理論・実験により示している。しかしながら、Si(110)基板上に形成されたヘテロ構造中には多くの結晶欠陥が含まれ、表面平坦性も低いという問題点を抱えている。この問題が解決されれば更なる高移動度・低消費電力半導体薄膜の実現につながる。しかしながら高品質な歪み Si/SiGe ヘテロ構造の作製法に関する基礎的知見は不足しており、系統的な実験が必要であった。結晶欠陥形成を制御する方法としてイオン注入歪み緩和法がある。この方法は(001)基板上への歪みヘテロ構造の作製では膜質や表面平坦性の向上もたすことが多くの研究から示されている。また、イオン注入歪み緩和法が(110)基板上への歪みヘテロ構造に関しても表面平坦性をもたすことが本研究に先立つ共同研究で示されている。本研究では、この結果を発展させ、更に高品質な歪み Si/SiGe ヘテロ構造の実現を目指した。

2. 研究の目的

本研究は高移動度半導体ヘテロ構造として応用が期待される「歪み Si/SiGe/Si(110)ヘテロ構造」の高品質化を目指している。この構造では、SiGe 層中に格子欠陥を導入することで格子定数の変化が起き、表面側の Si 層に応力が印加され、その結果正孔有効質量が低減し移動度が上昇する。このため、SiGe 層への格子欠陥の導入は必要であるが、一方で結晶欠陥はキャリアの散乱源となるためトランジスタの特性を劣化させる要因でもある。従って、格子定数を変化させるため充分な量の結晶欠陥を導入することと結晶欠陥の様態を制御することが必要である。また、結晶欠陥を SiGe/Si(110)基板界面に局在化させることが出来れば、トランジスタのチャネル層となる上部の Si 層への悪影響を避けることが出来る。Si(110)基板上に SiGe を結晶成長させる場合、面欠陥の形成が優勢となり、上部 Si 層への結晶欠陥の影響を避けることができない。この観点からイオン注入歪み緩和法の有効性が考えられる。イオン注入歪み緩和法では結晶成長前の基板にイオン注入を施すことで結晶欠陥の形成過程を制御する方法で、Si(001)基板上への SiGe の結晶成長においては結晶欠陥を成長層/基板界面付近に導入し、高品質な薄膜を形成できることが知られているが Si(110)基板上への結晶成長については報告例が少なく、結晶欠陥の様態に関する知見が得られていない。また、SiGe 層中の Ge 組成分布や膜厚等が結晶欠陥の形成過程に及ぼす影響についても系統的な実験は行われていない。これらを明らかにすることで歪み Si/SiGe/Si(110)構造の更なる高品質化を目指すことが本研究の目的である。また、結晶欠陥の形態とキャリア移動度の関係の解明にも取り組んだ。

3. 研究の方法

1) イオン注入歪み緩和法の検討

Si(110)基板上に Ar^+ イオンの注入を行い、その上に Si/SiGe 層を分子線エピタキシー法により形成した。結晶成長前の熱処理、結晶成長時の温度等が膜中に形成される結晶欠陥の様態にどのような影響を及ぼすかを調べた。膜質は X 線回折測定と電子顕微鏡により調べた。

2) 膜構造が結晶欠陥形成過程に及ぼす影響の検討

様々な組成・膜厚の SiGe 層単層を Si(110)基板上に分子線エピタキシー法で形成し、成長の進行に伴って結晶欠陥や表面形状がどのように変化するかを X 線回折測定と原子間力顕微鏡を用いて調べた。

3) 歪み Si/SiGe/Si(110)構造の電気伝導特性に関する研究

Si(110)基板上に形成した歪み Si/SiGe 中に発生する典型的な結晶欠陥は高い異方性をもつ応力誘起双晶である。双晶界面が正孔移動度に及ぼす影響等を解明するため、双晶界面と並行な $[-110]$ 方向をチャネル方向とするトランジスタと $[001]$ 方向をチャネル方向とするトランジスタを作製し、IV・CV 測定及びゲート印加ホール測定により移動度の評価を行い、結晶欠陥や格子歪みが電気伝導特性に及ぼす影響を調べた。

4. 研究成果

1) イオン注入歪み緩和法の検討

Si(110)基板に Ar^+ イオンを加速電圧 25 kV で $1 \times 10^{15} \text{ cm}^{-2}$ 注入した基板上に分子線エピタキシー法を用いて SiGe 層を形成した。結晶成長前の熱処理温度や結晶成長時の基板温度を様々な変化させて試料の作製を行い、膜質の改善を試みたが、良好な膜質を得ることはできなかった。図 1 に成長前の熱処理と結晶成長を共に 600°C で行った試料の電子顕微鏡像を示す。基板表面のイオン注入領域は、はじめは非晶質となっており熱処理により結晶化するが、その際に基板とは異なる結晶方位をもつ微結晶が形成されることが分かる。この微結晶の結晶方位は SiGe 層中の

双晶部分のそれと一致している。本研究を通じて実施した実験の範囲では、いずれの試料でも SiGe 層中に双晶が多く含まれていることが X 線極点図測定からも確認された。本研究の結果から、Si(110)基板の場合には結晶成長前の熱処理による非晶質からの固相結晶化の際に基板と双晶の関係にある微結晶が形成され易いことが明らかとなった。このような結晶欠陥はキャリアの散乱源となるため電気伝導特性の面では望ましくない。比較的高温の熱処理では不均一核形成が促進され図 1 に見られるような双晶型の微結晶が形成される。一方より低温の熱処理では基板表面にアモルファス領域が残り SiGe の結晶性はより悪化した。双晶型微結晶の形成は Si(110)基板特有の問題であり、同様のイオン注入条件・熱処理条件において Si(100)基板の場合にはこのような現象は報告されていない。



図 1 イオン注入基板上に形成した SiGe の透過型電子顕微鏡像の例
左：明視野像、右：暗視野像

2) 膜構造が結晶欠陥形成過程に及ぼす影響の検討

イオン注入歪み緩和法を用いない通常の SiGe 層の結晶成長において、結晶欠陥や表面形状の発達過程、およびその Ge 組成依存性を調べた (S. Saito *et al.*, *Materials Science in Semiconductor Processing* 113, 105042 (2020))。図 2 に Ge 組成が約 10% の試料の AFM 像を示す。成長が進み膜厚 (t_{SiGe}) が増すに従って表面形状が様々に変化する様子が明らかとなった。膜厚が 50 nm 以上の試料では [-110] 方向の筋状の出っ張りが見られる。筋の位置は応力誘起双晶のエッジに相当しており、SiGe 層の歪み緩和が始まったことを示している。また、これとは異なる細かい文様も見られる。この文様は膜厚が 50 nm 未満で歪み緩和する前の時点で既に形成され始めている。膜厚が大きい試料も含め、様々な試料の断面 TEM 像や X 線回折測定ではこれに該当する構造が認められないことから、表面の細かい構造物の結晶方位は基板のそれと一致しており、結晶内部には痕跡が残らず表面だけに文様が形成されていると考えられる。膜厚が 200 nm の試料では、[-110] 方向の筋状構造の一部に肥大化が見られる。断面 TEM 観察により、この肥大化した部位は (110) 結晶と双晶の関係になっており、その形状から応力誘起双晶ではなく成長双晶であることが分かった。成長双晶の存在は X 線極点図測定からも確認できる。

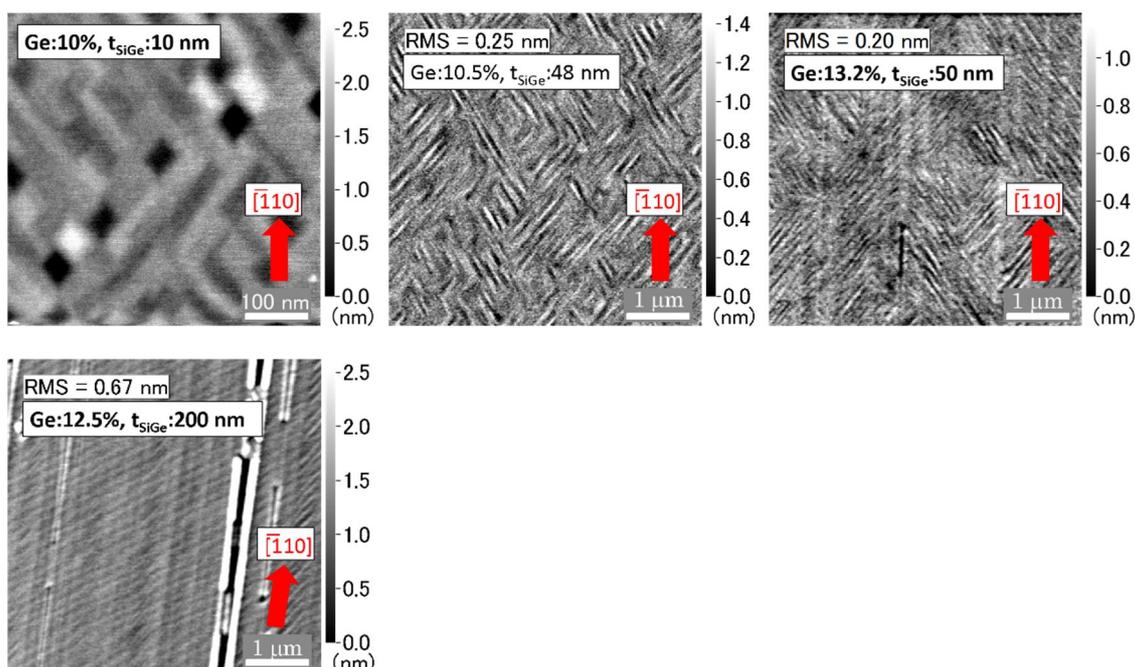


図 2 Ge 組成=約 10% の試料の表面形状形成過程

図 3 は様々な Ge 組成や膜厚をもつ試料の X 線極点図において、双晶からの信号を基板と同方位をもつ領域からの信号で割った値をグラフにしたものである。200 nm 付近から双晶からの回

折 X 線強度が増加しており、これは成長双晶の形成が始まる膜厚と一致している。SiGe 層の歪みを緩和させるために十分な厚みが必要である一方、成長双晶は電気伝導特性の劣化要因と考えられるため、SiGe 層の厚みの最適化が重要であることが分かった。また、Ge 組成を徐々に増加させる組成傾斜法を用いた場合には成長双晶の発生が大幅に抑制されることが分かった。組成傾斜法においては Ge 組成の変化率や最終 Ge 組成、膜厚が Si 層の格子歪みや表面平坦性に影響することを示すデータが得られており（堀内他、第 68 回応用物理学会春季学術講演会）研究を継続しているところである。

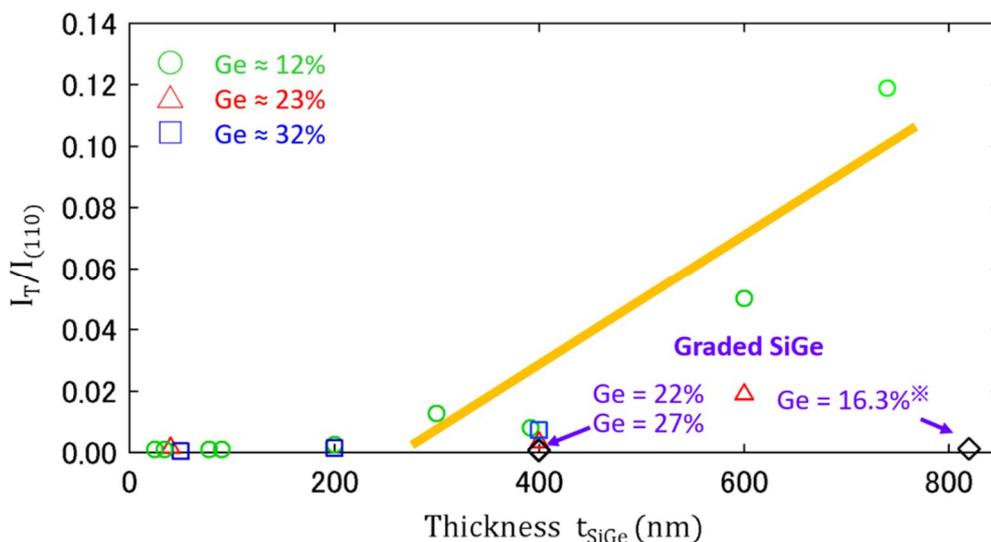


図3 X線極点図測定における成長双晶からの回折の相対強度

3) 歪み Si/SiGe/Si(110)構造の電気伝導特性に関する研究

SiGe 層上に膜厚が異なる歪みシリコン層を形成し、それぞれの試料を pMOSFET に加工して移動度等の評価を行った。チャンネル方向は[-110]方向と[001]方向とした。この構造では移動度に顕著な異方性が見られる。この異方性に注目することで、理論計算の妥当性・有効性や結晶欠陥構造と電気伝導特性の関係について考察できると考えた。まず、図4に各試料のドレイン電流 (I_D) - ゲート電圧 (V_G) 特性を示す。この図から、歪み Si 層を成膜している試料と成膜していない試料 (SiGe(110)と表す) の $V_G > 0$ V での電流値が大きく異なり、歪み Si 層が存在すると ON/OFF 比が大きくなっていることが分かる。どの試料にも SiGe 層は存在しているから、これは歪み Si 層が存在している試料では SiGe 層ではなく歪み Si 層がトランジスタのチャンネル層として機能していることを示唆している。

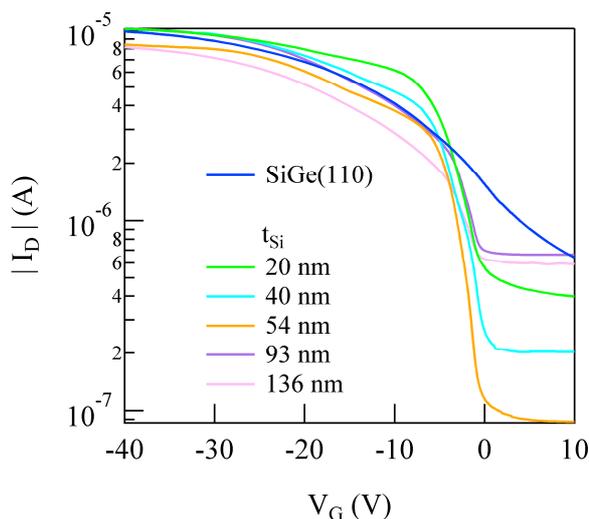


図4 I_D - V_G 特性

図5には、正孔移動度のチャンネル方位依存性を示す。ここで、歪み Si 膜厚 (t_{Si}) が大きくなるにつれ歪み Si 層の格子歪みが緩和することをラマン分光法で確認している。歪み Si 層が 20 nm の[-110]チャンネルの試料で正孔移動度は最も高くなっており、**500 cm^2/Vs を超える極めて高い正孔移動度を得ることができた**。また、得られた実験結果は、歪み Si 層の格子歪みと t_{Si} との関

係を考慮すれば正孔有効質量の理論計算結果と定性的に一致する。更に、この構造中の主要な結晶欠陥が[-110]方向に平行な面欠陥であることも、図5のチャンネル方向依存性の原因と考えられる。つまり、**有効質量の異方性・結晶欠陥の構造の異方性の両方が[-110]方向の正孔移動度**に有利となっていることが分かった。ゲート印加ホール測定でも上記と同様の傾向が確認された (K. Arimoto *et al.*, The 8th Asian Conference on Crystal Growth and Crystal Technology (2021))。

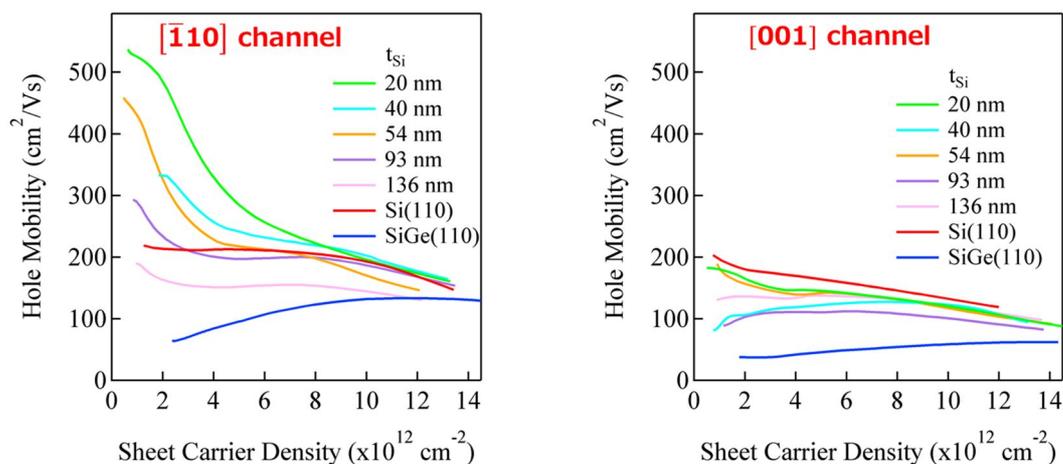


図5 正孔移動度のチャンネル方位依存性
 左：[-110]チャンネル、右：[001]チャンネル

5. 主な発表論文等

〔雑誌論文〕 計6件（うち査読付論文 6件/うち国際共著 6件/うちオープンアクセス 0件）

1. 著者名 Keisuke Arimoto, Atsushi Onogawa, Shingo Saito, Yuichi Sano, Daisuke Izumi, Junji Yamanaka, Kosuke O. Hara, Kiyokazu Nakagawa	4. 巻 93
2. 論文標題 Relaxation of strain in Si layers formed on (110)-oriented SiGe/Si heterostructures	5. 発行年 2019年
3. 雑誌名 ECS Transactions	6. 最初と最後の頁 79-80
掲載論文のDOI (デジタルオブジェクト識別子) 10.1149/09301.0079ecst	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Junji Yamanaka, Chiaya Yamamoto, Mai Shirakura, Kosuke O. Hara, Keisuke Arimoto, Kiyokazu Nakagawa, Akimitsu Ishizuka, and Kazuo Ishizuka	4. 巻 25
2. 論文標題 Evaluation of Crystal Lattice Rotation around a Stress-Induced Twin in a Step-Graded SiGe / Si(110) Using STEM Moiré; Observation and its Image Analysis	5. 発行年 2019年
3. 雑誌名 Microscopy and Microanalysis	6. 最初と最後の頁 242-243
掲載論文のDOI (デジタルオブジェクト識別子) 10.1017/S1431927619001946	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Keisuke Arimoto, Naoto Utsuyama, Shohei Mitsui, Kei Satoh, Takane Yamada, Junji Yamanaka, Kosuke O. Hara, Kentarou Sawano, Kiyokazu Nakagawa	4. 巻 59
2. 論文標題 Hole mobility enhancement observed in (110)-oriented strained Si	5. 発行年 2020年
3. 雑誌名 Jpn. J. Appl. Phys.	6. 最初と最後の頁 SGGK06
掲載論文のDOI (デジタルオブジェクト識別子) 10.7567/1347-4065/ab6591	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する
1. 著者名 Shingo Saito, Yuichi Sano, Takane Yamada, Kosuke O. Hara, Junji Yamanaka, Kiyokazu Nakagawa, Keisuke Arimoto	4. 巻 113
2. 論文標題 Strain relaxation process and evolution of crystalline morphologies during the growths of SiGe on Si(110) by solid-source molecular beam epitaxy	5. 発行年 2020年
3. 雑誌名 Materials Science in Semiconductor Processing	6. 最初と最後の頁 105042
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.mssp.2020.105042	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Daichi Namiuchi, Atsushi Onogawa, Taisuke Fujisawa, Yuichi Sano, Daisuke Izumi, Junji Yamanaka, Kosuke O. Hara, Kentarou Sawano, Kiyokazu Nakagawa, Keisuke Arimoto	4. 巻 113
2. 論文標題 Hole mobility in Strained Si/Relaxed SiGe/Si(110) hetero structures studied by gated Hall measurements	5. 発行年 2020年
3. 雑誌名 Materials Science in Semiconductor Processing	6. 最初と最後の頁 105052
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.mssp.2020.105052	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

1. 著者名 Arimoto Keisuke, Onogawa Atsushi, Saito Shingo, Yamada Takane, Sato Kei, Utsuyama Naoto, Sano Yuichi, Izumi Daisuke, Yamanaka Junji, Hara Kosuke O, Sawano Kentarou, Nakagawa Kiyokazu	4. 巻 33
2. 論文標題 Stability of strain in Si layers formed on SiGe/Si(110) heterostructures	5. 発行年 2018年
3. 雑誌名 Semiconductor Science and Technology	6. 最初と最後の頁 124016 ~ 124016
掲載論文のDOI (デジタルオブジェクト識別子) 10.1088/1361-6641/aaeb10	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 該当する

〔学会発表〕 計17件（うち招待講演 0件 / うち国際学会 8件）

1. 発表者名 齋藤 慎吾、佐野 雄一、有元 圭介、山中 淳二、原 康祐、中川 清和
2. 発表標題 Si(110)基板上のSiGeの臨界膜厚に関する研究
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 藤澤 泰輔、各川 敦史、浪内 大地、齋藤 慎吾、佐野 雄一、泉 大輔、山中 淳二、原 康祐、澤野 憲太郎、中川 清和、有元 圭介
2. 発表標題 歪みSi/緩和SiGe/Si(110)ヘテロ構造p-MOSFETにおける電界効果移動度の歪みSi膜厚依存性
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 浪内 大地、澤野 憲太郎、各川 敦史、佐野 雄一、泉 大輔、有元 圭介、山中 淳二、原 康祐、中川 清和
2. 発表標題 歪みSi/緩和SiGe/Si(110)ヘテロ構造の反転キャリアのHall移動度評価
3. 学会等名 第80回応用物理学会秋季学術講演会
4. 発表年 2019年

1. 発表者名 Keisuke Arimoto, Atsushi Onogawa, Shingo Saito, Yuichi Sano, Daisuke Izumi, Junji Yamanaka, Kosuke O. Hara, Kiyokazu Nakagawa
2. 発表標題 Relaxation of strain in Si layers formed on (110)-oriented SiGe/Si heterostructures
3. 学会等名 2nd Joint ISTDM / ICSI 2019 Conference (国際学会)
4. 発表年 2019年

1. 発表者名 Junji Yamanaka, Chiaya Yamamoto, Mai Shirakura, Kosuke O. Hara, Keisuke Arimoto, Kiyokazu Nakagawa, Akimitsu Ishizuka, and Kazuo Ishizuka
2. 発表標題 Evaluation of Crystal Lattice Rotation around a Stress-Induced Twin in a Step-Graded SiGe / Si(110) Using STEM Moiré Observation and its Image Analysis
3. 学会等名 Microscopy & Microanalysis 2019 Meeting (国際学会)
4. 発表年 2019年

1. 発表者名 Keisuke Arimoto, Naoto Utsuyama, Shohei Mitsui, Kei Satoh, Takane Yamada, Junji Yamanaka, Kosuke O. Hara, Kentarou Sawano, Kiyokazu Nakagawa
2. 発表標題 Hole Mobility Enhancement Observed in (110)-Oriented Strained Si
3. 学会等名 2019 International Conference on Solid State Devices and Materials (国際学会)
4. 発表年 2019年

1. 発表者名 Daichi Namiuchi, Atsushi Onogawa, Keisuke Arimoto, Yuichi Sano, Daisuke Izumi, Junji Yamanaka, Kosuke O Hara, Kentarou Sawano, Kiyokazu Nakagawa
2. 発表標題 Hole Mobility in Strained Si/Relaxed SiGe/Si(110) Hetero Structures Studied by Gated Hall Measurements
3. 学会等名 8th International Symposium on Control of Semiconductor Interfaces (ISCSI-8) (国際学会)
4. 発表年 2019年

1. 発表者名 Shingo Saito, Yuichi Sano, Kosuke. O. Hara, Junji Yamanaka, Keisuke Arimoto, Kiyokazu Nakagawa
2. 発表標題 Critical Thickness of SiGe on Si(110) Substrate
3. 学会等名 8th International Symposium on Control of Semiconductor Interfaces (ISCSI-8) (国際学会)
4. 発表年 2019年

1. 発表者名 山中淳二、山本千綾、白倉麻依、佐藤圭、山田崇峰、原康祐、有元圭介、中川清和、石塚顕在、石塚和夫
2. 発表標題 階段状組成傾斜SiGe/Si(110)のSTEM モアレ観察と面間隔評価
3. 学会等名 日本顕微鏡学会第74回学術講演会
4. 発表年 2018年

1. 発表者名 Keisuke Arimoto, Takane Yamada, Kei Sato, Naoto Utsuyama, Atsushi Onogawa, Junji Yamanaka, Kosuke O. Hara, Kiyokazu Nakagawa
2. 発表標題 Stability of strain in Si layers formed on SiGe/Si(110) heterostructures
3. 学会等名 Joint ISTDM/ICSI 2018 (国際学会)
4. 発表年 2018年

1. 発表者名 Junji Yamanaka, Chiaya Yamamoto, Mai Shirakura, Kei Sato, Takane Yamada, Kosuke O. Hara, Keisuke Arimoto, Kiyokazu Nakagawa, Akimitsu Ishizuka, and Kazuo Ishizuka
2. 発表標題 STEM Moiré; Observation of the Compositionally Step-Graded SiGe Thin Film and its Image Analysis
3. 学会等名 19th International Microscopy Congress (IMC19) (国際学会)
4. 発表年 2018年

1. 発表者名 Junji Yamanaka, Mai Shirakura, Chiaya Yamamoto, Kei Sato, Takane Yamada, Kosuke O. Hara, Keisuke Arimoto, Kiyokazu Nakagawa, Akimitsu Ishizuka, Kazuo Ishizuka
2. 発表標題 Feasibility Study to Evaluate Lattice-Space Changing of a Step-Graded SiGe / Si (110) Using STEM Moiré;
3. 学会等名 The 3rd Int'l Conference on Metal Materials and Engineering (MME 2018) (国際学会)
4. 発表年 2018年

1. 発表者名 大島 佑介、山田 崇峰、有元 圭介、山中 淳二、原 康祐、中川 清和
2. 発表標題 Si (110)上に形成されたSiGeの格子歪みの熱的安定性
3. 学会等名 第79回応用物理学会秋季学術講演会
4. 発表年 2018年

1. 発表者名 斎藤 慎吾、佐野 雄一、山田 崇峰、原 康祐、山中 淳二、有元 圭介、中川 清和
2. 発表標題 SiGe/Si(110)構造の表面形状形成過程に関する研究
3. 学会等名 第79回応用物理学会秋季学術講演会
4. 発表年 2018年

1. 発表者名 浪内 大地、佐藤 圭、澤野 憲太郎、有元 圭介、山中 淳二、原 康祐、中川 清和
2. 発表標題 伸張歪みSi/緩和SiGe/Si(110)ヘテロ構造のゲート電圧印加Hall測定による移動度評価
3. 学会等名 第79回応用物理学会秋季学術講演会
4. 発表年 2018年

1. 発表者名 有元 圭介、各川 敦史、斎藤 慎吾、原 康祐、山中 淳二、中川 清和
2. 発表標題 (110)面歪みSi薄膜のラマン分光法による歪み評価
3. 学会等名 第66回応用物理学会春季学術講演会
4. 発表年 2019年

1. 発表者名 佐野雄一、有元圭介、斎藤慎吾、各川敦史、原康祐、中川清和、山中淳二
2. 発表標題 Si(110)基板上に成長したSiGe混晶半導体の高分解能TEM観察
3. 学会等名 日本顕微鏡学会第43回関東支部講演会
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

有元・原研究室ホームページ
<https://www.inorg.yamanashi.ac.jp/research/12>

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	山中 淳二 (Yamanaka Junji) (20293441)	山梨大学・大学院総合研究部・准教授 (13501)	
研究分担者	澤野 憲太郎 (Sawano Kentarou) (90409376)	東京都市大学・理工学部・教授 (32678)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関