

令和 2 年 6 月 22 日現在

機関番号：11301

研究種目：若手研究

研究期間：2018～2019

課題番号：18K13552

研究課題名（和文）ラムダ陽子散乱による反対称LS力の起源解明に向けたFPGA波形デジタイザの開発

研究課題名（英文）Development of the waveform digitizer for the Lambda-p scattering experiment aiming investigate the origin of anti-symmetric LS force

研究代表者

本多 良太郎（Honda, Ryotaro）

東北大学・理学研究科・助教

研究者番号：30748877

交付決定額（研究期間全体）：（直接経費） 2,300,000円

研究成果の概要（和文）：原子核の基本的な性質であるLS力の起源を探るために、ラムダ陽子散乱実験を通じて反対称LS力の測定を行う実験を計画している。本研究ではJ-PARC高運動量ビームラインにおいて実験を遂行するために必要な、FPGAの差動入力ピンを用いた波形デジタイザと、およびトリガーレスで連続的にデータを読み出す手法を開発した。FPGAデジタイザでは250 MHzオーバーサンプル時に8層クロックを用いて40 MSPS程度の性能が得られることが分かった。また、連続データ読み出し手法をの性能評価を行い、データリンク9.5割程度までのスループットが得られることが分かった。

研究成果の学術的意義や社会的意義

本研究により新しいデータ収集手法である連続読み出しデータ収集系をJ-PARCハドロン実験へ導入するめどが立った。これまでデータ収集を行う際に必要であった、ハード的な基準信号を排除し、ソフトウェア上で必要な反応を選別する連続読み出しデータ収集系が実現できれば、複雑で高度なイベント選別の手法を導入することができるようになる。そのようなシステムを用いることで、これまで利用できなかったビーム強度で実験を行うことが可能となり、その結果として大統計の実験を実現可能となる。

研究成果の概要（英文）：We plan to perform an experiment for the Lambda-p scattering at J-PARC high-momentum beamline to investigate the origin of the spin-orbit force. In order to carry out this experiment, a new digitizing technique using a differential input of FPGA and the data transfer method met with the trigger-less data acquisition system is necessary. In this work, it was found that the FPGA digitizer achieves the effective sampling rate of 40 MSPS using 8-phase clocks when the over sampling clocks speed is 250 MHz.

研究分野：ストレンジネス核物理

キーワード：データ収集システム

1. 研究開始当初の背景

原子核におけるスピン・軌道 ($L \cdot S$)力は電磁相互作用のそれに比べて非常に大きく、原子核のレベル構造には特徴的な魔法数が存在する。我々の宇宙の元素組成はこの魔法数によって支配されている。現代物理学における問題は、 $L \cdot S$ 力はこの宇宙の組成を決定するような基本的性質でありながら、その起源がわかっていない事である。

現在、原子核 (通常核) と ハイペロンを含むハイパー核の知見から、核子のスピンに由来する $L \cdot S$ 力は大きく、逆に Λ のスピンに由来する $L \cdot S$ 力は小さいことが現象的に分かっている。しかし、原子核のレベル構造からはその起源は分からず、二体の相互作用に立ち戻らなくてはならない。由来の $L \cdot S$ が小さい理由は、二粒子の交換に対して反対称な **Anti-symmetric $L \cdot S$ 力 (ALS, 核子間では禁止)** が **Symmetric $L \cdot S$ 力 (SLS, 核子間にも存在)** を打ち消すためであるとされるが、実際に **ALS**を測った実験は存在しない。本研究ではラムダ-陽子 (Λp) 散乱を通して、この強い **ALS**力の起源を明らかにする事を目的とする。

閾値付近では N と N が強く混ざり合うため、 $N-N(I=1/2)$ の結合チャンネルの遷移確率、すなわち断面積が大きくなる。この時、 P 波におけるスピン反転を伴った遷移、 $1P1-3P1$ 混合は **ALS**によって発生し、その大きさの違いにより図 1 (a) に示すように Λp 散乱の全断面積が変化する。また、図 1 (b) に示すように閾値近傍における散乱の偏極度から **ALS**の起源がクォーク由来なのか、メソン交換に基づくのかを明らかにすることが出来ると考えられる。 Λp 散乱の全断面積および微分断面積を精度よく測定することで、このような違いを明らかにすることが本実験の最終的な目標である。

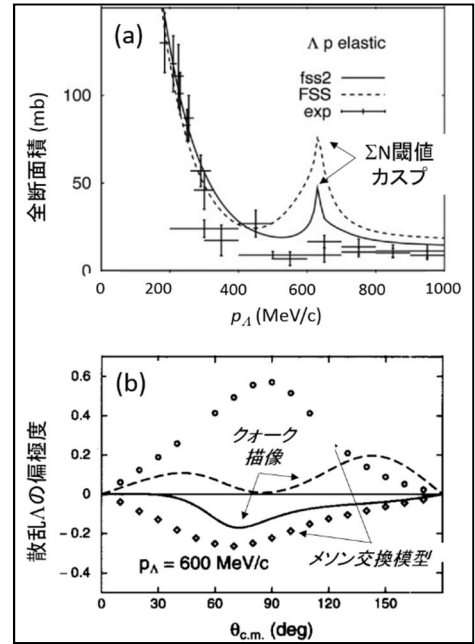


図 1: (a). Λp 散乱の全断面積の運動量依存性。 (b). 散乱 Λ の偏極度のモデル依存性。 [1]

[1]. Y. Fujiwara et al., Prog. in Particle and Nuclear Physics 58 (2007) 439

2. 研究の目的

実験は **J-PARC** 高運動量ビームラインにおいて荷電パイオンビームと液体水素標的を用いて行われる予定である。図 2 に想定されるセットアップを示す。本実験では Λ の生成と Λp 散乱を同時に 1つの標的内で発生させる。 Λ の生成は高運動量ビームラインに建設予定の前方時期スペクトロメータで行う。一方散乱事象は液体水素標的を囲う検出器によって行われる。本研究ではこの標的周辺検出器のデータ収集システムの基礎技術開発が目的となる。現在、素粒子原子核実験ではトリガーの複雑化という共通した問題が存在する。加速技術の向上により年々実験に利用できるビームの強度は上がっている。ビーム強度が上がれば物理事象は高頻度で発生するため、その中から目的の事象を探し出してデータ取得のタイミングを生成するトリガー回路は複雑化する一方である。そこで、近年ハードウェア的なタイミング信号を生成するのではなく、全検出器信号をデジタルデータへ変換しコンピュータ上へ集約してから、ソフトウェア的に事象の選別を行う連続読み出しデータ収集系が盛んに研究されている。

連続読み出しを行う際に重要となるのが、検出器信号の波形をデジタル化する部分の低コスト化である。波形デジタル化には **A/D** 変換用の専用の素子を用いることが一般的であるが、そのコストは無視できない。そのため、**FPGA**の差動入力ピンを用いた **ADC** 素子の必要ない波形デジタル化の開発を行う。また、連続的にデータ読み出しを行う手法も重要な開発要素である。**J-PARC** 遅い取り出しでは 2秒間にわたってビームがランダムにやってくる。基準タイミングなしに 2秒間データを取得し続け、コンピュータ上でどの時刻にやってきたかを復元しなければならない。一般的にナノ秒精度で 2秒間時刻を測り続けると 10^9 という高いダイナミク

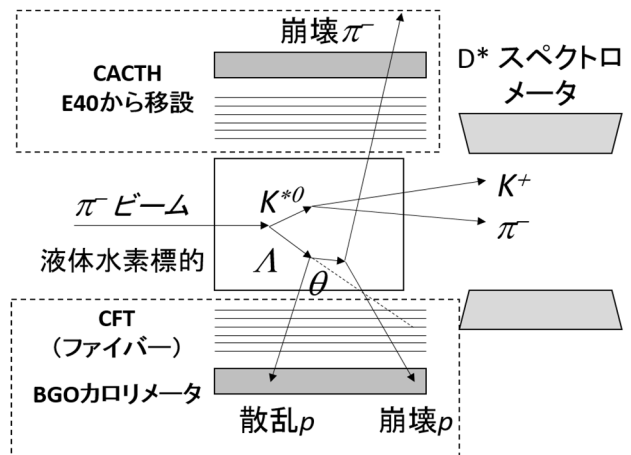


図 2: 想定されるセットアップ

クレンジが要求される。それではデータ量が大きくなりすぎるため、データ量を抑えつつ 2 秒間をナノ秒精度で時刻同期するシステムを開発する必要がある。本研究の申請時にはデータ圧縮を行う予定であったが、グループの方針変更により無圧縮で安定してデータ転送する方針に切り替わった。

3. 研究の方法

本研究では図 3 に示す方法でデルタ変調型 ADC を FPGA へ実装し、どの程度までサンプリングレートが達成可能か検証する。入力信号は FPGA の差動入力ピンにおいて 1/0 の信号へ変換される。この 1/0 信号を flip-flop で非常に高速にサンプリングする (over sampling)。Flip-flop の出力は FPGA のピンから出力され、RC 積分器を通り入力ピンのマイナス側へとフィードバックされる。つまり、変調は入力がフィードバックに対して高いか (+)、低い (-) の判定を繰り返す事を意味する。Flip-flop 出力のもう片方は \pm の情報に直され、FPGA 内部の積分器へ入力される。 \pm を積分すると荒い精度の波形が得られる。この段階の波形は over sampling した際の量子化ノイズを高周波領域に含んでいる。そのため、ローパスフィルタで高周波をカットする事により量子化ノイズを取り除き最終結果を得る。

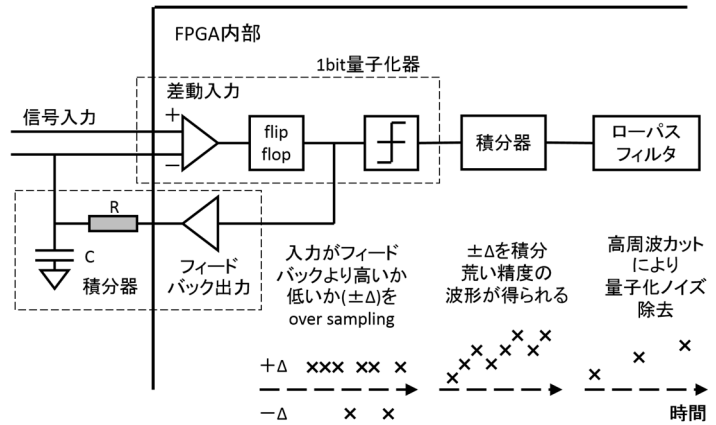


図 3： 変調 ADC の実装原理

このような ADC を汎用基板 Hadron universal logic (HUL) module [2] 上へ実装し、性能試験を行う。また、試験を行うためには特殊な入力経路を用意する必要があるため、そのような基板開発も行う。同時に HUL モジュール上に連続読み出しシステムで用いる時刻同期用のシステムも実装し性能試験を行う。

[2]. Hadron universal logic module, <https://openit.kek.jp/project/HUL>

4. 研究成果

本試験では上記 HUL に小型のメザニンカードを取り付けることで試験を行う。図 3 に示すような入力経路は通常のデジタル基板には存在しないため、入力用のメザニンカードを開発して HUL 本体へ取り付けた。試験ではフィードバック用の抵抗を 2K、およびキャパシタを 47 pF とした。図 4 は実装したデジタイザで取得した正弦波の例である。図 4 上が RC フィルタを通す前、下が通した後である。測定条件はサンプリングクロックが 10 MHz であり、正弦波の周波数は 100 kHz である。よく正弦波を復元できていることが分かる。試験を

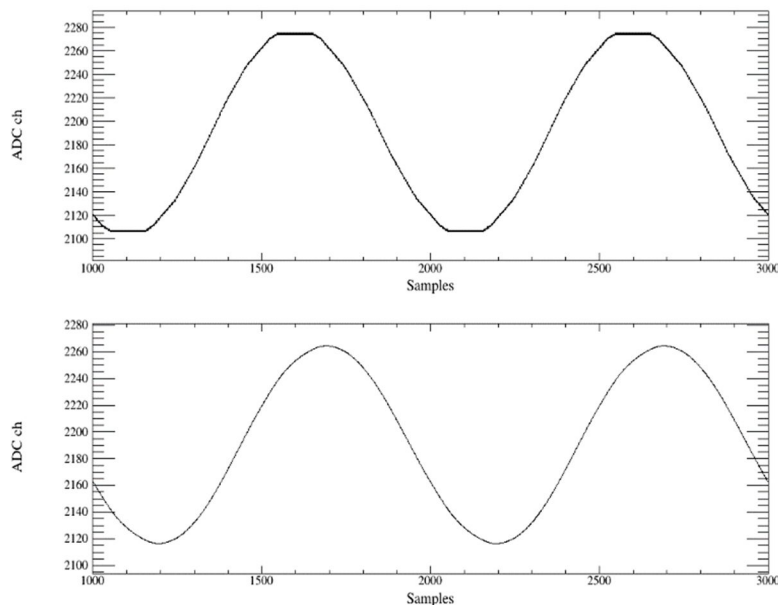


図 4： 波形取得の例

通じてこの構成であると 250 MHz サンプリングで 5 MHz 程度までを再構成可能であることが分かった。8 層のクロックを用いることで 40 MSPS 程度までの ADC を実装できることが分かった。一方で有効ビット数を高めるにはこの構成では難しいことが分かった。図 4 は 300 mVpp の信号であるが、ほとんど ADC 値が変化していない事が分かる。フィルタをかけることで元の波形の情報を得ることは出来るため、任意の波形ではなくテンプレート波形などを用いた解析手法であれば波形の再構成を行う手法が考えられる。

また連続読み出しにおける時刻復元のために図 5 に示すような手法を開発した。この手法ではデータが通る経路を 2 つ (left lung および right lung) 用意し、16 ビットのカウンタが一周するごとにデータ経路の切り替えを行う。切り替えるタイミングでハートビートユニットはハートビートデータという特殊なデータをデータ列に挿入する。ハートビートデータの数数を数えることで、ビーム取り出し開始からの時刻を再構成することが出来る。これにより、長いカウンタを用意せずとも高いダイナミックレンジを達成することが出来る。ハートビートユニットが経路を切り替えるためには、使用中のデータ経路内にデータが残っていない事の確認が必要であり、また、切り替えを待つ間逆側の経路ではデータバッファが必要である。そのような制御を行うシーケンスを実装し、データが取りこぼしなく、また、正しい位置にハートビートデータが挿入されることを確認した。このシステムが高負荷状態でも正しく動作するかを確認するために、2018 年度にビーム試験を行った。その結果、データリンクが持つ帯域上限の 95%をこのシステムは利用することが出来ることが分かった(5%はハートビート法のオーバーヘッド)。これらの結果から、p 散乱実験において連続読み出しデータ収集系を導入する算段を付けることができた。

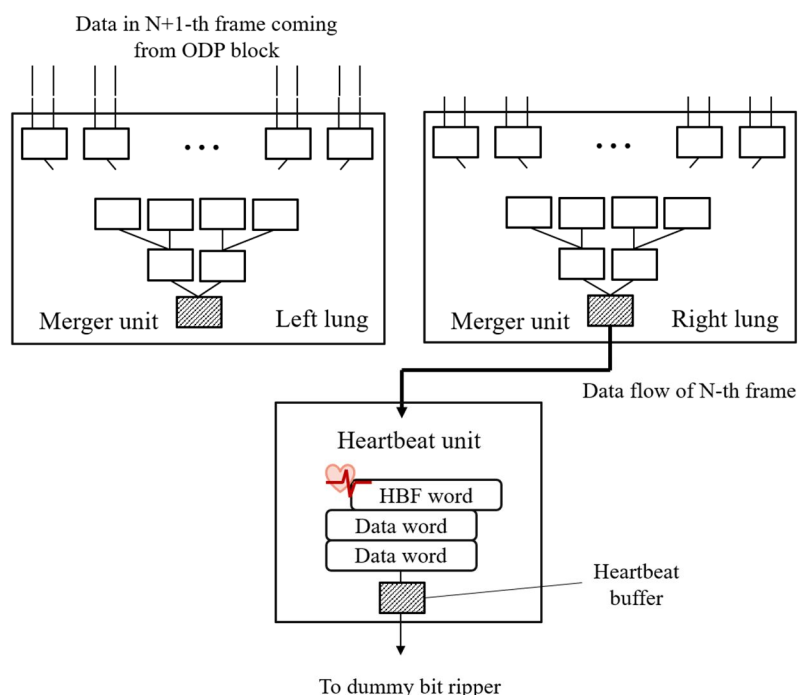


図 5: ハートビートシステムのブロック図

5. 主な発表論文等

〔雑誌論文〕 計0件

〔学会発表〕 計4件（うち招待講演 0件 / うち国際学会 2件）

1. 発表者名 本多良太郎
2. 発表標題 Streaming DAQ実現へ向けて（エレキ設計の観点から）
3. 学会等名 若手研究会2018
4. 発表年 2018年

1. 発表者名 本多良太郎
2. 発表標題 高運動量ビームラインでの p 散乱実験の計画
3. 学会等名 第2回「物質階層を横断する会」
4. 発表年 2018年

1. 発表者名 R. Honda
2. 発表標題 Lambda-p scattering experiment via the π -p \rightarrow Lambda-K reaction
3. 学会等名 Physics with General Purpose Spectrometer in the High-momentum Beam Line (国際学会)
4. 発表年 2018年

1. 発表者名 R. Honda, T. Aramaki, and S. Kajikawa
2. 発表標題 Idea of the Lambda-p scattering experiment at J-PARC high-p beam line
3. 学会等名 The 3rd J-PARC Symposium (J-PARC2019) (国際学会)
4. 発表年 2019年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----