

令和 3 年 5 月 24 日現在

機関番号：14401

研究種目：若手研究

研究期間：2018～2020

課題番号：18K13744

研究課題名（和文）SiCパワーデバイスの素子特性変化が電磁雑音特性に与える影響評価に関する研究

研究課題名（英文）Characterization and modeling as an EMI noise source focusing on the operating characteristics of SiC power device

研究代表者

井淵 貴章（Ibuchi, Takaaki）

大阪大学・工学研究科・助教

研究者番号：90755646

交付決定額（研究期間全体）：（直接経費） 3,200,000円

研究成果の概要（和文）：本研究では、回路配線やデバイスパッケージが有する寄生インダクタンスの同定やSiCパワー半導体デバイスの動作温度に起因する特性変化が回路の伝導性電磁雑音に与える影響に着目して評価・検討を実施した。これにより、スイッチング動作に伴う電圧・電流の過渡応答に重畳するサージや高周波数振動の発生要因およびその減衰特性に寄与する素子パラメータを評価し、低電磁雑音源特性を有するSiCパワーデバイスの特徴づけが行えた。

研究成果の学術的意義や社会的意義

本研究では、電力変換機器における高レベルの省エネ特性と低電磁雑音特性を両立させる回路設計の実現を目的とし、SiCパワーデバイスが持つ固有のデバイス特性に起因する電磁雑音の発生メカニズムを明らかにした。本研究の取り組みは、損失や電磁雑音を低減した回路設計・実装手法の基礎構築に有用であるとともに、本研究成果に基づきSiCパワーデバイス適用電力変換回路の社会実装をさらに進めることはCO2排出削減等の低環境負荷社会の実現に貢献可能であるという点で、学術的かつ社会的意義を有する。

研究成果の概要（英文）：Fast switching operation of Silicon carbide (SiC) power devices could be a severe electromagnetic interference (EMI) noise source of high-voltage power converter. This research evaluates the dynamic characteristics of SiC MOSFET and characterized it as an EMI noise source with focusing on the intrinsic characteristics of the power device. The results clarify the device parameters of SiC power devices with low EMI noise source characteristics that contribute to the circuit design that achieves both high efficiency and low-EMI noise.

研究分野：電気電子工学・電力変換・電磁環境

キーワード：電磁環境両立性（EMC） パワーエレクトロニクス SiCパワーデバイス 電磁雑音

1. 研究開始当初の背景

省エネルギー・環境負荷低減に対する要求の高まりから、パワーデバイスのスイッチング動作を用いた高効率電力変換技術であるパワーエレクトロニクスに注目や期待が集まっている。特に、従来のシリコン(Si)と比較してさらなる高速スイッチングおよび高温環境下での動作が可能とされるシリコンカーバイド(SiC)パワーデバイスは、電力変換器のより一層の小型低損失・高機能化、及びその適用範囲拡大を実現するための重要なファクタとされ、デバイス開発から回路実装・応用技術に至るまで、国内外で盛んに研究開発が行われている。しかし、高電圧・大電流を従来よりも高速にスイッチング動作させることで、機器から生じる電磁雑音のさらなる高レベル・広帯域化が懸念されている。また、SiC-MOSFET 自身のしきい値電圧変動や pn 接合劣化、特性のばらつき等の課題も依然として残されている。SiC パワーデバイスを用いた電力変換機器のさらなる高効率・高電力密度化を図るうえで、パワーデバイスの電気的特性や電磁雑音の課題を個別に検討するのではなく、デバイス原理・構造に起因する固有の特性差異やその変化が回路の電磁雑音特性に与える影響について検証を行うことで、デバイス劣化や電磁雑音の発生メカニズムの解明を図り、各々のさらなる特性改善へと展開させることが重要と考えた。

2. 研究の目的

次世代電力変換回路設計では、単に回路トポロジーや制御方式、パワーデバイスの電気的特性だけでなく電磁気学や熱解析などを総合した研究開発が要求される。特に電磁雑音課題の対処については、単に規格要件を満足させるための対処療法ではなく、設計初期段階で損失・電磁雑音の両方を考慮した回路設計・実装手法を確立していくことが重要となる。よって本研究は、電力変換機器における高レベルの省エネ特性と低電磁雑音特性とを両立させる回路設計の実現に向け、電気回路・半導体物性・電磁気学等を総合し、SiC パワーデバイス固有の電気的特性およびスイッチング特性と回路から生じる電磁雑音特性との対応関係に着目した評価・検討を通じて電磁雑音発生メカニズムを明らかにすることを目的として設定した。

3. 研究の方法

上述の背景・目的を踏まえ、本研究では以下に示す方法により検討を行った。

- (1) Si/SiC パワーデバイスの静特性・動特性に基づく電磁雑音源基礎特性の特徴づけ
- (2) SiC パワーデバイスが示す電磁雑音源特性のモデル化
- (3) 同期近傍磁界強度分布評価に基づく回路内電磁雑音分布の可視化
- (4) SiC パワーデバイス適用回路における低電磁雑音設計の検討

4. 研究成果

- (1) Si/SiC パワーデバイスの静特性・動特性に基づく電磁雑音源基礎特性の特徴づけ

同等定格を有する SiC パワーデバイス (ショットキーバリアダイオード(SBD)・MOSFET) と Si パワーデバイス (PiN ダイオード・IGBT) を対象とし、ディスクリットデバイス単体の電圧-電流特性やデバイス容量の DC バイアス電圧依存性について評価した。また、対象とするパワーデバイス以外の実装条件や回路レイアウトが共通となる回路基板を作成し、ダブルパルス試験により Si および SiC パワーデバイスの各々が示す特性の差異を評価した (図 1)。Si/SiC パワーデバイスの特性差異は、半導体材料物性およびデバイス構造の違いによるものである。Si パワーデバイスを高耐圧化するためには、遮断時の耐圧を維持するドリフト層の不純物濃度を下げ必要がある。これにより抵抗は高くなるが、PiN ダイオードや IGBT 等のバイポーラ構造のデバイスでは、少数キャリア注入による伝導度変調によって導通時の低抵抗化を実現している。しかし、導通時に注入した少数キャリアを処理するのに時間を要するため、特にターンオフ動作の高速化やスイッチング損失低減には限界がある。一方 SiC は Si と比較して絶縁破壊電界強度が大きく、高耐圧で低導通抵抗となる MOSFET やショットキーバリアダイオード (SBD) 等のユニポーラ構造をとることができるため、高電圧・大電流用途においてスイッチング損失の低減に効果的であることが分かる。ただし、ドリフト層の不純物濃度が高い場合、デバイス自身のもつ抵抗成分が小さいため、電圧・電流の過渡応答において素子や回路内に存在する寄生成分の影響によって生じるリングング (高周波数振動) の減衰に時間を要する。「SiC パワーデバイスの動作温度に起因する特性変化が回路の伝導性電磁雑音に与える影響」について、Si/SiC ダイオードのターンオフ特性 (逆回復現象の有無) およびその温度依存性の差異が電磁雑音特性に与える影響は大きい。一方、Si/SiC トランジスタの動作温度に起因する特性変化、具体的にはターンオフ

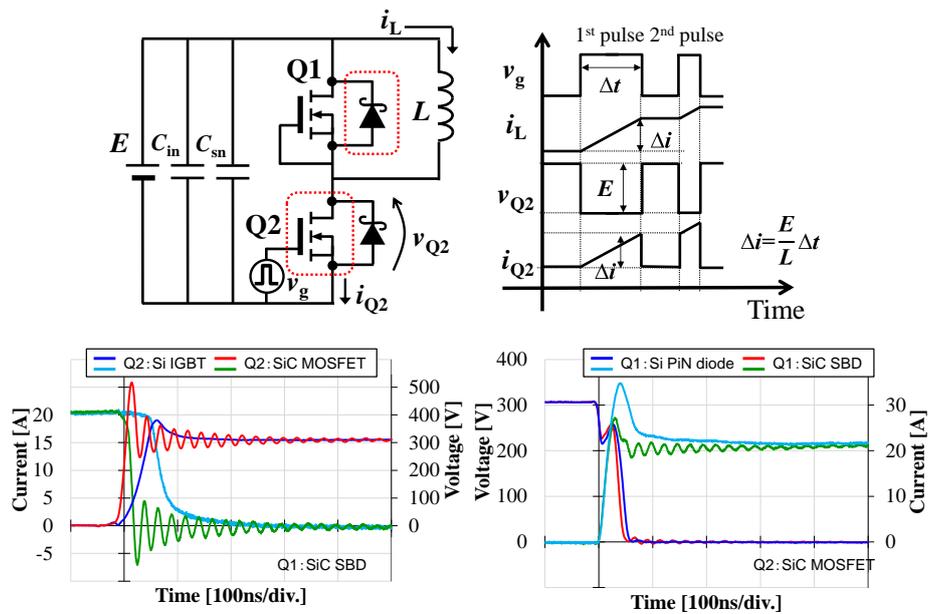


Fig. 1. Dynamic voltage/current characteristics of Si and SiC power devices.

特性（テール電流の有無）の差異については、電磁雑音特性への影響が比較的小さいことを本研究において明らかにした。よって、電圧・電流応答に表れるリングング初期振幅に影響するサージの発生を抑制し、かつリングングの減衰を早めることが、SiCパワーデバイスを適用した回路において低電磁雑音設計を考えるうえで重要なファクタといえる。

(2) SiCパワーデバイスが示す電磁雑音源特性のモデル化

(1) で示した実験結果・考察に基づいて SiC パワーデバイスが示す電磁雑音源特性の定量的な評価・モデル化について検討した (図 2)。具体的には、回路配線やデバイスパッケージが有する寄生インダクタンスやパワーデバイスの端子間容量、およびパワーデバイス自身が持つ等価抵抗成分について等価回路モデル化し、各モデルパラメータ同定を行った。実測で得られた電流応答波形に対する Prony 解析の適用によってリングングの減衰時定数・振動周波数を求め、図 2 に示すモデル表現によりそれらが計算可能であることを確認できた。すなわち、電磁雑音源となる SiC パワーデバイスのスイッチング特性モデルとしての妥当性が検証できた。このモデル表現に基づき、端子間容量や等価抵抗の異なる SiC パワーデバイスを比較評価し、それらの差異がスイッチング特性および伝導性電磁雑音特性にも影響を及ぼすことを示した (図 2)。これら

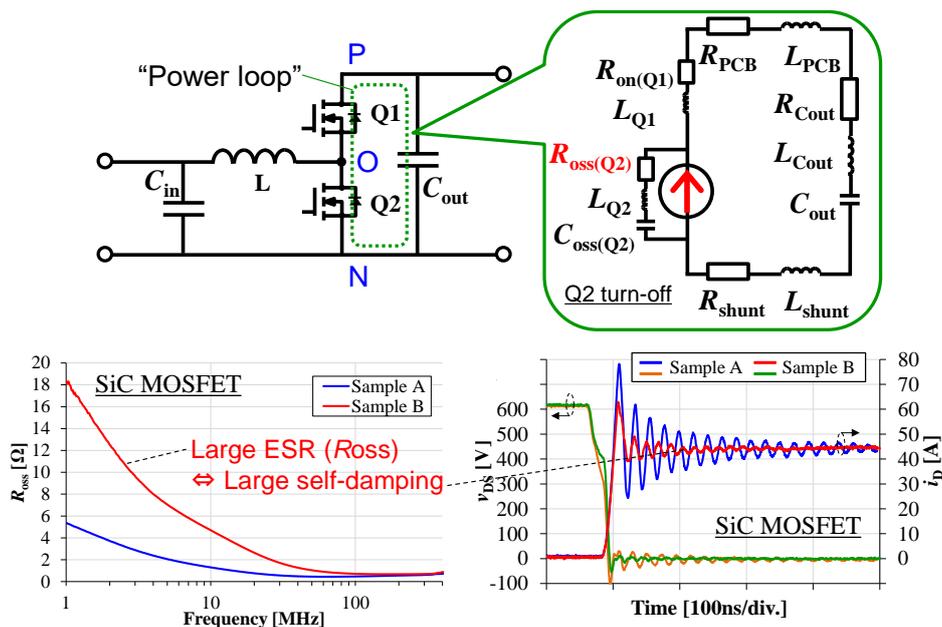


Fig. 2. Modeling on self-damping characteristics of device voltage/current fluctuation with evaluating its intrinsic resistance of SiC power transistor.

の研究成果は、デバイス設計者に対する低電磁雑音 SiC パワーデバイスの設計指標、また回路設計者に対する低電磁雑音 SiC パワーデバイスの選定指標とすることができ、電力変換回路の電磁雑音発生メカニズムの解明および電磁環境両立設計の基礎として有用と考えられる。

(3) 同期近傍磁界強度分布評価に基づく回路内電磁雑音分布の可視化

(1) (2) で示した SiC パワーデバイス固有の特性に起因する電磁雑音源特性の評価結果から、従来用いられる周波数スペクトルレベルの評価だけでなく、時間・周波数の両方を考慮した電磁雑音評価が重要になる。本研究では、パワーデバイスのスイッチング動作と同期をとった形で近傍磁界強度測定が可能なシステムを開発・構築し、時々刻々変化する回路内の動的な雑音電流分布の可視化に関して検討した (図 3)。構築した同期近傍磁界強度測定システムを用いて回路動作状態別の動的雑音電流分布を可視化することにより、電磁雑音源における動特性の差異や回路内の電磁雑音伝搬経路評価が行えることを実証するとともに、低電磁雑音回路設計に向けた SiC パワーモジュールの配線・レイアウト設計や三次元電磁界解析の妥当性検証等においてもその有用性を確認できた。

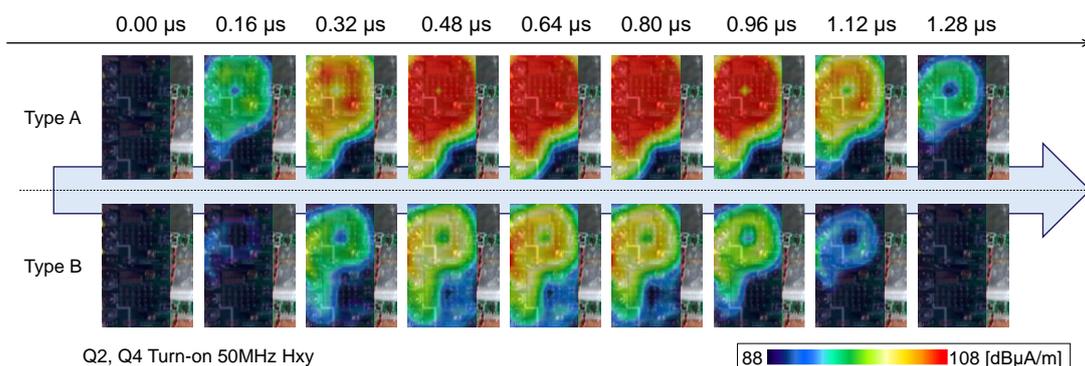


Fig. 3. Time variation of noise-current intensity distribution in switching operation based on the developed evaluation system.

(4) SiC パワーデバイス適用回路における低電磁雑音設計の検討

ある同一の回路実装条件において、SiC パワーデバイスの過渡応答に発生するリングングの初期振幅を小さくかつその減衰を早めるために、図 2 で示した経路で形成されるループ内の寄生インダクタンス低減設計や DC ライン間へのキャパシタ実装に関する報告例は多く、本研究にお

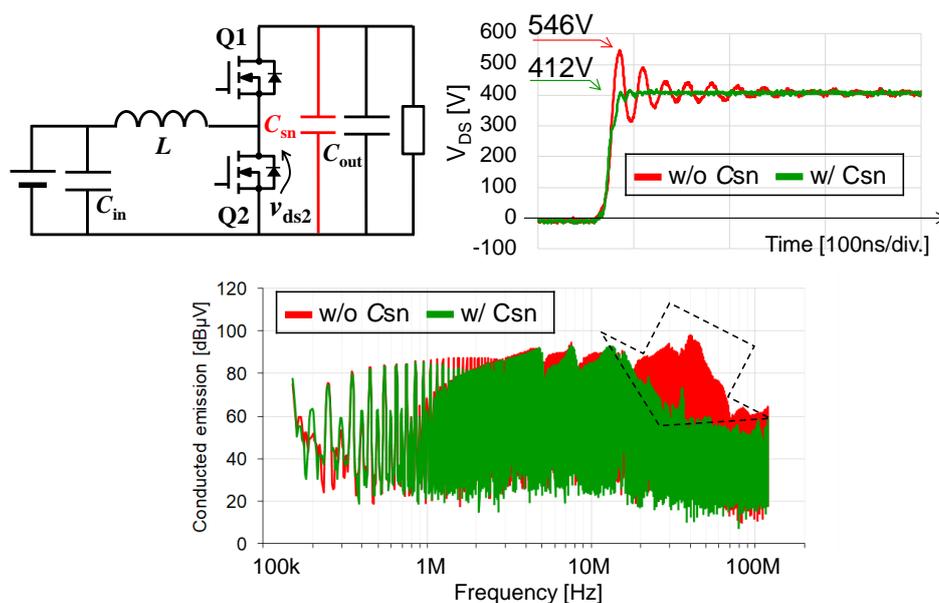


Fig. 4(a). Differential-mode noise reduction in the SiC-based power converter based on reduction of power-loop parasitic inductance with DC-link capacitor.

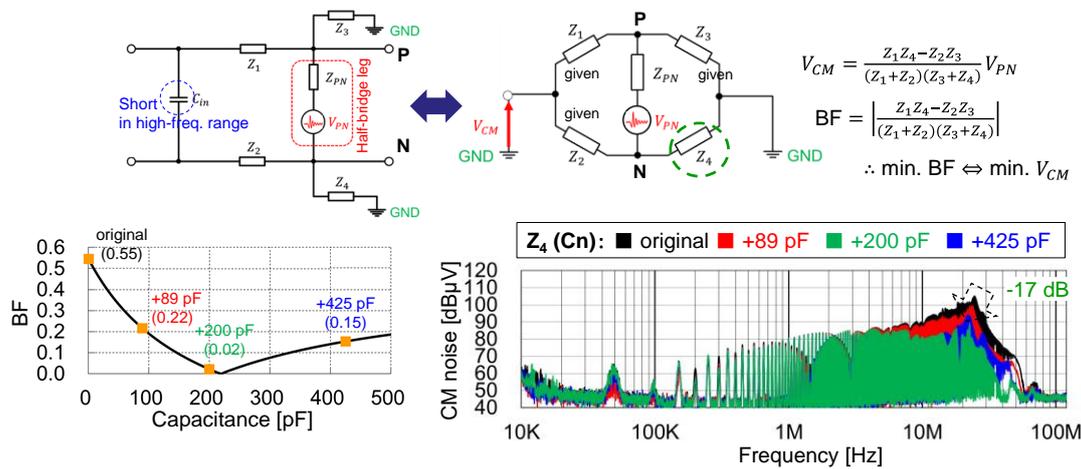


Fig. 4(b). Common-mode noise reduction in the SiC-based power converter based on impedance balance method.

いても、回路の低電磁雑音設計に向けてそれらの有効性を確認した (図 4(a)). 電力変換回路では回路配線とヒートシンク・機器筐体 (グラウンド) 間に生じる容量性結合に起因してグラウンドに雑音電流が流れる経路が形成され、自他の動作に影響を及ぼしうるコモンモードノイズが問題となる。本研究では、SiC パワーデバイスを適用した同期整流型 DC-DC 降圧コンバータを例に、回路インピーダンスの平衡化によるコモンモードノイズ低減について検討した (図 4(b)). 回路基板の構造や配線レイアウトで決まるインピーダンスを定量モデル化し、インピーダンス平衡条件が成立するように対地間容量を設計対象とすることで、MHz 帯におけるコモンモードノイズの最大レベル低減が可能となることを実証した。

研究期間全体を通じて、回路配線やデバイスパッケージが有する寄生インダクタンスの同定や Si/SiC パワーデバイス固有の特性が回路の伝導性電磁雑音に与える影響に着目して評価・検討を実施した。これにより、スイッチング動作に伴う電圧・電流の過渡応答に重畳するサージや高周波数振動の発生要因およびその減衰特性に寄与する素子パラメータを評価し、低電磁雑音源特性を有する SiC パワーデバイスの特徴づけが行えた。また電磁雑音源特性の評価に供する動的近傍磁界強度測定システムの検討・構築や、コンバータ回路内の寄生成分モデルに基づくインピーダンス平衡化設計など、デバイス単体の特性評価だけでなく電磁雑音評価法や周辺回路を含めた低電磁雑音回路設計法の構築に関する検討へと展開できた。

今後の展望について、近年のワイドバンドギャップ半導体パワーデバイスの特性向上や世界的な環境問題への関心の高まりも相まって、自動車や産業用機器だけでなく航空機や宇宙機等の飛行移動体の電動化に代表されるように、電力変換機器の小型高効率・高信頼性に対する期待や要求もより一層高まると考えられる。幅広いアプリケーションに対し、電力変換技術の適用によるエネルギー利用率のさらなる向上を本格検討するためには、本研究の成果をさらに発展させ、あらゆる回路動作条件や使用環境においても望ましい電磁環境両立性を有する電力変換回路設計論を確立できるよう継続的に取り組むことが重要と考えている。

5. 主な発表論文等

〔雑誌論文〕 計2件（うち査読付論文 2件 / うち国際共著 0件 / うちオープンアクセス 0件）

1. 著者名 Ibuchi Takaaki, Funaki Tsuyoshi	4. 巻 140
2. 論文標題 EMI Noise Source Characterization for SiC and GaN Power Transistors in Synchronous Rectification DC-DC Converter	5. 発行年 2020年
3. 雑誌名 IEEJ Transactions on Fundamentals and Materials	6. 最初と最後の頁 565 ~ 572
掲載論文のDOI (デジタルオブジェクト識別子) 10.1541/ieejfms.140.565	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 齊藤 裕也, 井淵 貴章, 舟木 剛, 川井 一馬, 津田 剛宏	4. 巻 -
2. 論文標題 CMOS構成DC-DC降圧コンバータにおけるEMIノイズ源の等価回路モデル化	5. 発行年 2021年
3. 雑誌名 電子情報通信学会論文誌B	6. 最初と最後の頁 -
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計10件（うち招待講演 1件 / うち国際学会 6件）

1. 発表者名 Takaaki Ibuchi, Tsuyoshi Funaki
2. 発表標題 Visualization of dynamic noise current distribution from Si and SiC power devices based on time-synchronized near magnetic field scanning
3. 学会等名 International Symposium and Exhibition on Electromagnetic Compatibility (EMC Europe 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 Takaaki Ibuchi, Tsuyoshi Funaki
2. 発表標題 EMI characterization for power conversion circuit with SiC power devices
3. 学会等名 The 29th IEEE Asian Test Symposium (IEEE ATS '20) (国際学会)
4. 発表年 2020年

1. 発表者名 Y. Saito, T. Ibuchi, T. Funaki, K. Kawai, T. Tsuda
2. 発表標題 A study on EMI noise source modeling with voltage source in synchronous DC-DC buck converter
3. 学会等名 IEEE 11th Int. Symp. Power Electronics for Distributed Generation systems (PEDG 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 C. Kyotani, T. Ibuchi, T. Funaki, T. Miyazaki, Y. Okawauchi, K. Nakahara
2. 発表標題 A Study on Equivalent Circuit Modeling of Wiring Inductance in SiC Power Module for Predicting Conducted EMI of Power Converter
3. 学会等名 IEEE 11th Int. Symp. Power Electronics for Distributed Generation systems (PEDG 2020) (国際学会)
4. 発表年 2020年

1. 発表者名 齋藤 裕也, 井淵 貴章, 舟木 剛, 川井 一馬, 津田 剛宏
2. 発表標題 同期整流型DC-DC降圧コンバータにおける電源ラインの寄生成分が伝導ノイズ特性に与える影響評価に関する一検討
3. 学会等名 電気学会・電磁環境・半導体電力変換合同研究会
4. 発表年 2020年

1. 発表者名 京谷 千春, 井淵 貴章, 舟木 剛, 宮崎 達也, 大河内 裕太, 坂井 優斗, 中原 健
2. 発表標題 同期整流型DC-DC降圧コンバータにおけるMHz帯のコモンモード伝導ノイズ低減に関する一検討
3. 学会等名 電気学会・電磁環境・半導体電力変換合同研究会
4. 発表年 2020年

1. 発表者名 Takaaki Ibuchi, Tsuyoshi Funaki
2. 発表標題 Influence of gate drive circuit for power device on EMI noise characteristics in a phase-leg topology
3. 学会等名 International Symposium and Exhibition on Electromagnetic Compatibility (EMC Europe 2019) (国際学会)
4. 発表年 2019年

1. 発表者名 井瀨 貴章, 舟木 剛
2. 発表標題 同期近傍磁界強度測定に基づくパワーモジュール内部の動的な雑音電流分布の可視化に関する一検討
3. 学会等名 電子情報通信学会・環境電磁工学研究会
4. 発表年 2018年

1. 発表者名 Takaaki Ibuchi, Tsuyoshi Funaki
2. 発表標題 Experimental evaluation on noise characteristics in SiC-based synchronous boost converter
3. 学会等名 International Symposium and Exhibition on Electromagnetic Compatibility (EMC Europe 2018) (国際学会)
4. 発表年 2018年

1. 発表者名 井瀨 貴章
2. 発表標題 パワーエレクトロニクス回路のEMC設計に向けた新たな課題 ~ SiC/GaNパワーデバイスのノイズ特性評価 ~
3. 学会等名 IEEE EMC Society Sendai Chapter Colloquium (招待講演)
4. 発表年 2018年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------