

研究種目：基盤研究(A)
研究期間：2007～2009
課題番号：19206032
研究課題名（和文） CVD原子層積層による高キャリア濃度・高移動度IV族半導体人工結晶の創成
研究課題名（英文） Creation of High-Carrier-Concentration and High-Mobility Artificial Crystal of Group IV Semiconductors by Atomically Controlled CVD Processing
研究代表者 室田 淳一（MUROTA JUNICHI） 東北大学・電気通信研究所・教授 研究者番号：70182144

研究成果の概要（和文）：熱窒化 SiGe 上への SiGe 堆積による SiGe 中への N 原子層ドーピング、並びに、歪 SiGe 表面に形成した P 原子層上への Si 堆積の低温化・高速化による P 原子層ドーピングの超高濃度化を実現した。また、Si 上への B 原子層形成とその上への Si 堆積の低温化による B 原子層ドーピング Si における超高キャリア濃度化を実現した。さらに、歪 SiGe/Si へテロ界面への C 原子層ドーピングによる相互拡散と歪緩和の抑制、並びに、SiGe や B ドープ Si エピタキシャル薄膜の熱 CVD において、歪が表面反応・偏析・固溶限界・不純物電氣的活性化に大きな影響を与えることも明らかにした。

研究成果の概要（英文）：N atomic-layer doping in SiGe by SiGe deposition on a thermally nitrated SiGe surface and highly concentrated P atomic-layer doping by lowering temperature of Si deposition on a P atomic layer already formed strained SiGe surface were achieved. Moreover, by lowering temperature of B and subsequent Si depositions on a Si surface, B atomic-layer doped Si with higher carrier concentration was achieved. Additionally, it was clarified that suppression of intermixing and strain relaxation by C atomic-layer doping at a strained SiGe/Si heterointerface and that, in thermal CVD of SiGe and B doped Si epitaxial films, strain significantly influences upon surface reaction, segregation, solid solubility limit and electrical activity of impurity.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2007年度	12,400,000	3,720,000	16,120,000
2008年度	11,800,000	3,540,000	15,340,000
2009年度	12,400,000	3,720,000	16,120,000
総計	36,600,000	10,980,000	47,580,000

研究分野：半導体工学

科研費の分科・細目：（電気電子工学）・（電子・電気材料工学）

キーワード：①化学気相成長(CVD)②IV族半導体③原子層積層④原子層ドーピング⑤人工結晶

#### 1. 研究開始当初の背景

大容量情報の超高速処理・通信をどの場所からも行えるユビキタス情報社会の実現に

は、大規模集積化を念頭においた半導体デバイスの超高速・超低消費電力・高機能化が強く求められている。このため、素子のスケー

リング則に従うチャンネル長の縮小化・高誘電率ゲート絶縁膜導入や Si ベース半導体の高移動度化のための SiGe 混晶を利用した歪 Si、歪 SiGe や歪 Ge 形成の研究開発はめざましく、ゲート寸法もナノ領域に突入しようとしている。しかしながら、ナノ領域においては、デバイス性能には半導体バルクの性質よりも異種材料（ヘテロ）界面での歪や欠陥の効果がより顕著に現れることは明らかであり、混晶結晶や不純物ドーピング結晶でのランダムな異種原子配列に起因する局所的な構造・物性のばらつきの抑制という本質的な課題に直面することになる。さらに、IV族元素をベースとした異種原子配列制御が可能になり、キャリアの高移動度化が達成されたとしても、キャリアの高濃度化を可能にしない限り、金属とのコンタクト抵抗などの寄生抵抗が顕在化し、本来の目標であるデバイスの高駆動力化が図れなくなるという問題がある。とりわけ、高移動度材料として有望視されている高 Ge 比率 SiGe 混晶や Ge では、n 型不純物が固溶しにくく、高キャリア濃度化が達成できていない。

これらのデバイスのナノ化に伴う問題を解決するためには、Si や Ge 等の IV 族元素をベースとした異種原子配列制御と同時に、ドーパント原子が凝集しない非平衡原子層ドーピングを高度化し、高キャリア濃度・高キャリア移動度を有する新たな IV 族半導体人工結晶の創成が必要不可欠である。これは、まさに半導体材料研究者の長年の夢の実現である。

その中で、本研究代表者らは、反応雰囲気の高清浄化と試料搬送大気圧雰囲気の高湿度化により、ULSI 製作に用いられている多結晶 Si 膜形成用の減圧化学気相成長 (CVD) 装置でも、同様の圧力条件 (約 30 Pa) で、Si 上に 450°C での高品質 Si 及び SiGe 混晶エピタキシャル成長や 300°C での高品質 Ge エピタキシャル成長が可能であることを明らかにし、IV 族半導体ヘテロ CVD 技術を確立した。さらに、この方法により、Si や Ge 上での SiH<sub>4</sub>、GeH<sub>4</sub>、SiH<sub>3</sub>CH<sub>3</sub>、CH<sub>4</sub>、NH<sub>3</sub>、PH<sub>3</sub> 等の水素化物ガス分子の吸着・反応過程がラングミュア型で系統的に記述できることを明らかにし、原子層オーダーの薄膜形成を実現すると同時にその上への 500°C 以下の低温での Si エピタキシャル成長に成功し、Si 中のキャリアの高濃度化・高移動度化が達成できることを世界で初めて見いだした。具体的には、P 原子層ドーピング Si 結晶の P の電気的活性化率は、通常の P ドーピング Si 結晶と比較して 1.5 倍も高いことや、窒素原子層ドーピング Si 結晶は、通常の n 型 Si 結晶と比較してイオン化不純物散乱が極めて少ないことを見いだした。また、この原子層ドーピング Si のキャリア濃度・移動度の熱処理による変化から、

低温での原子層ドーピングでは、不純物が非平衡状態で Si 中に取り込まれることを明らかにした。

## 2. 研究の目的

本研究代表者らがこれまで培ってきた CVD によるラングミュア型吸着・反応制御を駆使した原子層積層技術の成果を基盤にして、原子層積層を Si のみならず Ge、C に拡大し、異種原子層配列制御と同時にドーパント原子が凝集しない非平衡原子層ドーピングを極限まで高度化して、高キャリア濃度・高移動度 IV 族半導体人工結晶を創成し、Si-Ge 系混晶、不純物ドーピング Si や Ge 結晶等でのランダムな異種原子配列に起因する局所的な構造・物性のばらつきを抑制する技術を確立しようとするものである。具体的には、低温での非平衡原子層ドーピングによる超高キャリア濃度化、Si、Ge や C の原子層配列制御とそれに起因する歪制御によるキャリアの超高移動度化とバンド構造制御、絶縁膜/IV 族半導体人工結晶界面の界面準位の低減や金属膜/IV 族半導体人工結晶界面のコンタクト抵抗の低減を図ると同時に、本研究で得られた高キャリア濃度・高移動度 IV 族半導体原子層積層人工結晶膜を MOS デバイスに搭載し、Si、SiGe 混晶や Ge 材料の物性的限界を超えるデバイスの性能と機能を見いだす。

## 3. 研究の方法

IV 族半導体成長中での異種原子層の表面偏析を抑えるために、原子層積層の低温化と同時に原料ガス種の最適選択を図り、対象元素種 Si、Ge、C、N、P、B についての系統的な最適処理条件を定め、第 2 層目の原子層積層では、原料ガス分子の飽和物理吸着層を形成し、それを一括反応させて、表面偏析を抑える。この一括反応では、通常の低温熱処理を主体とするが、フラッシュ光照射も計画に含める。続いて、第 3 層目以降も同様の方法で積層し、高キャリア濃度・高移動度 IV 族半導体人工結晶を創成する。

## 4. 研究成果

平成 19 年度は、原子層オーダーで界面が制御された超高移動度 IV 族半導体異種原子層積層人工結晶膜の実現を目標とし、高 Ge 組成の高度歪 IV 族半導体ヘテロエピタキシャル積層について研究を進めた結果、Si<sub>1-x</sub>Ge<sub>x</sub> 層表面の低温 SiH<sub>4</sub> 処理の適用により、高 Ge 比率 (48%) の表面ラフネスを効果的に抑制できることを見いだすと同時に、Ge 比率変調構造共鳴トンネルダイオード製作プロセ

スへの適用により、230K 付近まで負性抵抗特性を観測することに成功した。また、不純物ドーピングIV族半導体の超高キャリア濃度化を目標として、高圧減圧 CVD 法による原子レベルで平坦な高濃度 B 原子層ドーピング Si 薄膜形成について研究を進めた結果、180°Cでの低温 B<sub>2</sub>H<sub>6</sub> 処理とその後の 180-300°Cでの低温 SiH<sub>4</sub> 処理が B クラスタ化の抑制と超高キャリア濃度化に有効であることを明らかにした。さらに、IV族半導体原子層積層膜表面の安定化のために原子層窒化制御について研究を進めた結果、熱窒化 SiGe 表面においては、熱処理により Ge-N 結合が減少し、Si-N 結合が増加する傾向があり、窒化膜と基板界面での高 Ge 比率化が起こることを見いだした。

平成 20 年度は、原子層オーダで界面が制御された超高移動度IV族半導体異種原子層積層人工結晶膜の実現を目標とし、高 Ge 組成の高度歪IV族半導体ヘテロエピタキシャル積層について研究を進めた結果、不純物ドーピングIV族半導体の超高キャリア濃度化を目標として、高圧減圧 CVD 法による原子レベルで平坦な高濃度 P 原子層ドーピングについて研究を進めた結果、Si キャップ層形成における Si<sub>2</sub>H<sub>6</sub> 分圧が高いほど、閉じ込められる P 原子の量が増加することを見いだした。また、Si<sub>1-x</sub>Ge<sub>x</sub> 層表面の低温 SiH<sub>4</sub> 処理の適用により、高 Ge 比率 (58%) の表面ラフネスを効果的に抑制できることを見いだすと同時に、Ge 比率変調構造共鳴トンネルダイオード製作プロセスへの適用により、310K 付近まで負性抵抗特性を観測することに成功した。さらに、原子層 N ドーピングについて研究を進めた結果、SiGe 薄膜中の約 1.5 nm の極薄領域に N 原子を閉じ込めることに成功した。また、熱処理により Ge-N 結合が減少し、Si-N 結合が増加する傾向があり、窒化層との界面近傍において高 Ge 比率化が起こることを見いだした。

平成 21 年度は、熱 CVD プロセスによる Si-Ge 系ヘテロ構造への C 原子層ドーピングについて研究を進めた結果、4 nm 厚の歪 Si<sub>0.55</sub>Ge<sub>0.45</sub> と Si とのヘテロ界面に C 原子層ドーピングすることにより、熱処理時の Si と Ge の相互拡散や歪緩和を効果的に抑制できることを見いだした。また、熱 CVD プロセスによる歪 Si<sub>0.3</sub>Ge<sub>0.7</sub> 上に形成した P 原子層表面への Si キャップ層エピタキシャル成長において、従来の SiH<sub>4</sub> より高反応性の Si<sub>2</sub>H<sub>6</sub> を用いて Si 堆積を低温化・高速化させる研究を進めた結果、 $4 \times 10^{14} \text{ cm}^{-2}$  (約 0.5 原子層) まで P 原子層ドーピングを超高濃度化することに成功した。また、 $4 \times 10^{14} \text{ cm}^{-2}$  を超えた分の表面 P 原子はヘテロ界面には取り込まれず、表面偏析していく傾向にあることを見いだした。さらに、Si<sub>0.5</sub>Ge<sub>0.5</sub> 混晶や B ドー

ピング Si のエピタキシャル薄膜形成について研究を進めた結果、IV族半導体中の歪が表面反応・偏析・固溶限界・不純物電氣的活性化に大きな影響を与えることも明らかにした。

以上のように、化学気相成長原子層積層技術による高キャリア濃度・高移動度IV族半導体人工結晶の創成のために重要な成果を得た。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 20 件)

1. K. Takahashi, M. Sakuraba and J. Murota, "Fabrication of High-Ge-Fraction Strained Si<sub>1-x</sub>Ge<sub>x</sub>/Si Hole Resonant Tunneling Diode Using Low-Temperature Si<sub>2</sub>H<sub>6</sub> Reaction for Nanometer-Order Ultrathin Si Barriers", Solid-State Electron., 査読有、Vol.60, 2011, 112-115
2. T. Tsuchiya, K. Yoshida, M. Sakuraba and J. Murota, "Capture/Emission Process of Carriers in Heterointerface Traps Observed in the Transient Charge Pumping Characteristics of SiGe/Si-Hetero-Channel pMOSFETs", Key Engineering Materials, 査読有、Vol.470, 2011, 201-206
3. T. Kawashima, M. Sakuraba, B. Tillack and J. Murota, "Heavy Atomic-Layer Doping of Nitrogen in Si<sub>1-x</sub>Ge<sub>x</sub> Film Epitaxially Grown on Si(100) by Ultraclean Low-Pressure CVD", Thin Solid Films, 査読有、Vol.518, 2010, S62-S64
4. T. Hirano, M. Sakuraba, B. Tillack and J. Murota, "Heavy Carbon Atomic-Layer Doping at Si<sub>1-x</sub>Ge<sub>x</sub>/Si Heterointerface", Thin Solid Films, 査読有、Vol.518, 2010, S222-S225
5. Y. Chiba, M. Sakuraba, B. Tillack and J. Murota, "Impact of Si Cap Layer Growth on Surface Segregation of P Incorporated by Atomic Layer Doping", Thin Solid Films, 査読有、Vol.518, 2010, S231-S233
6. H. Tanno, M. Sakuraba, B. Tillack and J. Murota, "Heavy B Atomic-Layer Doping Characteristics in Si Epitaxial Growth on B Adsorbed Si(100) by Ultraclean Low-Pressure CVD System", Solid-State Electron., 査読有、Vol.53, 2009, 877-879
7. T. Seo, K. Takahashi, M. Sakuraba

- and J. Murota, Improvement in Negative Differential Conductance Characteristics of Hole Resonant-Tunneling Diodes with High Ge Fraction Si/Strained  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$  Heterostructure, Solid-State Electron., 査読有、Vol.53、2009、912-915
8. T. Seo, K. Takahashi, M. Sakuraba and J. Murota, "Improvement in Negative Differential Conductance Characteristics of Hole Resonant-Tunneling Diodes with High Ge Fraction Si/Strained  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$  Heterostructure", Solid-State Electron., 査読有、Vol.53、2009、912-915
  9. N. Akiyama, M. Sakuraba, B. Tillack and J. Murota, "Behavior of N Atoms in Atomic-Order Nitrided  $\text{Si}_{0.5}\text{Ge}_{0.5}(100)$ ", Appl. Surf. Sci., 査読有、Vol.254, No.19、2008、6021-6024
  10. H. Tanno, M. Sakuraba, B. Tillack and J. Murota, "Heavy Atomic-Layer Doping of B in Low-Temperature Si Epitaxial Growth on Si(100) by Ultraclean Low-Pressure Chemical Vapor Deposition", Appl. Surf. Sci., 査読有、Vol.254, No.19、2008、6086-6089
  11. T. Yokogawa, K. Ishibashi, M. Sakuraba, J. Murota, Y. Inokuchi, Y. Kunii and H. Kurokawa, "Self-Limited Growth of Si on B Atomic-Layer Formed Ge(100) by Ultraclean Low-Pressure CVD System", Appl. Surf. Sci., 査読有、Vol.254, No.19、2008、6090-6093
  12. T. Seo, M. Sakuraba and J. Murota, "Electrical Characteristics of Hole Resonant Tunneling Diodes with High Ge Fraction ( $x>0.4$ ) Si/Strained  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$  Heterostructure", Appl. Surf. Sci., 査読有、Vol.254, No.19、2008、6265-6267
  13. T. Seo, M. Sakuraba and J. Murota, "Impact of Ge Fraction Modulation upon Electrical Characteristics of Hole Resonant Tunneling Diodes with Si/Strained  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$  Heterostructure", Thin Solid Films, 査読有、Vol.517、2008、110-112
  14. N. Akiyama, M. Sakuraba, B. Tillack and J. Murota, "Structural Change of Atomic-Order Nitride Formed on  $\text{Si}_{1-x}\text{Ge}_x(100)$  and Ge(100) by Heat Treatment", Thin Solid Films, 査読有、Vol.517、2008、219-221
  15. K. Ishibashi, M. Sakuraba, J. Murota, Y. Inokuchi, Y. Kunii and H. Kurokawa, "Si Epitaxial Growth on Self-Limitedly B Adsorbed  $\text{Si}_{1-x}\text{Ge}_x(100)$  by Ultraclean Low-Pressure CVD System", Thin Solid Films, 査読有、Vol.517、2008、229-231
  16. J. Uhm, M. Sakuraba and J. Murota, "Local Strain in Si/ $\text{Si}_{0.6}\text{Ge}_{0.4}/\text{Si}(100)$  Heterostructures by Stripe-Shape Patterning", Thin Solid Films, Vol.517、2008、300-302
  17. S. Takehiro, M. Sakuraba, T. Tsuchiya and J. Murota, "High Ge Fraction Intrinsic SiGe-Heterochannel MOSFETs with Embedded SiGe Source/Drain Electrode Formed by In-Situ Doped Selective CVD Epitaxial Growth", Thin Solid Films, 査読有、Vol.517、2008、346-349
  18. T. Tsuchiya, S. Mishima, M. Sakuraba and J. Murota, "Hot Carrier Degradation of SiGe/Si Heterointerface and Experimental Estimation of Density of Locally Generated Heterointerface Traps", Jpn. J. Appl. Phys., 査読有、Vol.46, No.8A、2007、5015-5020
  19. J. Murota, J. Uhm and M. Sakuraba, "Strain Control of Si and  $\text{Si}_{1-x}\text{Ge}_x$  Layers in the Si/ $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$  Heterostructures by Stripe-Shape Patterning for Future Si-Based Devices" (**Invited Paper**), ECS Trans., 査読有、Vol.11、No.6、2007、91-99
  20. M. Sakuraba, R. Ito, T. Seo and J. Murota, "Fabrication of Hole Resonant Tunneling Diodes with Nanometer Order Heterostructures of Si/Strained  $\text{Si}_{1-x}\text{Ge}_x$  Epitaxially Grown on Si(100)" (**Invited Paper**), ECS Trans., 査読有、Vol.11、No.6、2007、131-139
- [学会発表] (計 30 件)
1. A. Uto, M. Sakuraba, M. Caymax and J. Murota, "Adsorption and Desorption of Hydrogen on Si(100) in  $\text{H}_2$  or Ar Heat Treatment", 5th Int. Workshop on New Group IV Semiconductor Nanoelectronics, Jan. 29-30、2010、Sendai, Japan
  2. Y. Chiba, M. Sakuraba, B. Tillack and J. Murota, "Heavy P Atomic-Layer Doping between Si and  $\text{Si}_{0.3}\text{Ge}_{0.7}(100)$  by Ultraclean Low Pressure CVD", 5th Int. Workshop on New Group IV Semiconductor Nanoelectronics, Jan. 29-30、2010、Sendai, Japan
  3. T. Hirano, M. Sakuraba, B. Tillack and J. Murota, "Effect of Heavy Carbon

- Atomic-Layer Doping upon Intermixing and Strain at  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$  Heterointerface”, 5th Int. Workshop on New Group IV Semiconductor Nanoelectronics, Jan. 29-30, 2010, Sendai, Japan
4. T. Kawashima, M. Sakuraba, B. Tillack and J. Murota, “N Atomic-Layer Doping in  $\text{Si}/\text{Si}_{1-x}\text{Ge}_x/\text{Si}(100)$  Heterostructure Growth by Low-Pressure CVD”, 5th Int. Workshop on New Group IV Semiconductor Nanoelectronics, Jan. 29-30, 2010, Sendai, Japan
  5. A. Uto, M. Sakuraba, M. Caymax and J. Murota, “Evolution of the Hydrogen Terminated Structure of the  $\text{Si}(100)$  Surface and Its Interaction with  $\text{H}_2$  at 20-800°C”, 5th Int. SiGe Technology and Device Meeting (ISTDM2010), May 24-26, 2010, Stockholm, Sweden
  6. M. Nagato, M. Sakuraba, J. Murota, B. Tillack, Y. Inokuchi, Y. Kunii and H. Kurokawa, “In-Situ Heavy B-Doped Si Epitaxial Growth on Tensile-Strained  $\text{Si}(100)$  by Ultraclean Low-Pressure CVD Using  $\text{SiH}_4$  and  $\text{B}_2\text{H}_6$ ”, 5th Int. SiGe Technology and Device Meeting (ISTDM2010), May 24-26, 2010, Stockholm, Sweden
  7. Y. Chiba, M. Sakuraba, B. Tillack and J. Murota, “Influence of Strain on P Atomic-Layer Doping Characteristics in Strained  $\text{Si}_{0.3}\text{Ge}_{0.7}/\text{Si}(100)$  Heterostructures”, 5th Int. SiGe Technology and Device Meeting (ISTDM2010), May 24-26, 2010, Stockholm, Sweden
  8. J. Murota, M. Sakuraba and B. Tillack, “Atomically Controlled Processing in Strained Si-Based CVD Epitaxial Growth” (**Invited Paper**), 10th IEEE Int. Conf. on Solid-State and Integrated Circuit Technology (ICSICT-2010), Nov. 1-4, 2010, Shanghai, China
  9. T. Kawashima, M. Sakuraba, B. Tillack and J. Murota, “Heavy Nitrogen Atomic-Layer Doping of  $\text{Si}_{1-x}\text{Ge}_x$  Epitaxially Grown on  $\text{Si}(100)$  by Ultraclean Low-Pressure CVD”, 6th Int. Conf. on Silicon Epitaxy and Heterostructures (ICSI-6), May 17-22, 2009, Los Angeles, USA
  10. T. Hirano, M. Sakuraba, B. Tillack and J. Murota, “Heavy Carbon Atomic-Layer Doping at  $\text{Si}_{1-x}\text{Ge}_x/\text{Si}$  Heterointerface”, 6th Int. Conf. on Silicon Epitaxy and Heterostructures (ICSI-6), May 17-22, 2009, Los Angeles, USA
  11. Y. Chiba, M. Sakuraba, B. Tillack and J. Murota, “Impact of Si Cap Layer Growth on Surface Segregation of P Incorporated by Atomic-Layer Doping of Strained  $\text{Si}_{1-x}\text{Ge}_x$ ”, 6th Int. Conf. on Silicon Epitaxy and Heterostructures (ICSI-6), May 17-22, 2009, Los Angeles, USA
  12. J. Murota and M. Sakuraba, “Atomically Controlled Processing for Group-IV Semiconductors” (**Invited Paper**), 2009 Int. Conf. on Semiconductor Technology for Ultra Large Scale Integrated Circuits and Thin Film Transistors (ULSIC vs. TFT), Jul. 5-10, 2009, Xi’an, China
  13. J. Murota, M. Sakuraba and B. Tillack, “Atomically Controlled CVD Processing for Doping of Si-Based Group IV Semiconductors” (**Invited Paper**), Symp. E10: ULSI Process Integration 6 (216th Meeting of the Electrochem. Soc.), Oct. 4-9, 2009, Vienna, Austria
  14. H. Tanno, M. Sakuraba, B. Tillack and J. Murota, “Heavy B Atomic-Layer Doping Characteristics in Si Epitaxial Growth on B Adsorbed  $\text{Si}(100)$  by Ultraclean Low-Pressure CVD System”, 4th Int. SiGe Technology and Device Meeting (ISTDM2008), May 11-14, 2008, Hsinchu, Taiwan
  15. A. Uto, M. Sakuraba, M. Caymax and J. Murota, “Change of H-Termination on Wet-Cleaned  $\text{Si}(100)$  and  $\text{Ge}(100)$  by Heat-Treatment in  $\text{H}_2$  or Ar”, 4th Int. SiGe Technology and Device Meeting (ISTDM2008), May 11-14, 2008, Hsinchu, Taiwan
  16. J. Murota, M. Sakuraba and B. Tillack, “Atomically Controlled Processing for Impurity Doping in Si-Based CVD Epitaxial Growth” (**Invited Paper**), 8th Int. Conf. on Atomic Layer Deposition (ALD 2008), Jun. 29-Jul. 2, 2008, Bruges, Belgium
  17. J. Murota, M. Sakuraba and B. Tillack, “Atomically Controlled CVD Processing for Future Si-Based Devices” (**Invited Paper**), 9th Int. Conf. on Solid-State and Integrated-Circuit Technol. (ICSICT 2008), Oct. 20-23, 2008, Beijing, China
  18. J. Murota, M. Sakuraba and B. Tillack, “Atomically Controlled Processing in Si-Based CVD Epitaxial Growth”

- (Invited Paper)、Symp. Z: "Material Science and Process Technologies for Advanced Nano-Electronic Devices", Int. Union of Materials Research Society - Int. Conf. in Asia 2008 (IUMRS-ICA 2008), Dec. 9-13, 2008, Nagoya, Japan
19. T. Kawashima, M. Sakuraba and J. Murota, "Nitrogen Atomic-Layer Doping in Nanometer-Order Heterostructure of Si/Si<sub>1-x</sub>Ge<sub>x</sub>/Si(100) by Ultraclean Low-Pressure CVD", Symp. Z: "Material Science and Process Technologies for Advanced Nano-Electronic Devices", Int. Union of Mat. Res. Soc. - Int. Conf. in Asia 2008 (IUMRS-ICA 2008), Dec. 9-13, 2008, Nagoya, Japan
  20. J. Murota, M. Sakuraba and B. Tillack, "Atomically Controlled Technology for Group IV Semiconductors" (Invited Paper), 4th Int. Workshop on Nanoscale Semiconductor Devices, Apr. 5-6, 2007, Jeju, Korea
  21. T. Tsuchiya, M. Sakuraba and J. Murota, "Reliability and Instability of a SiGe/Si-Hetero-Interface In Hetero-Channel MOSFETs" (Invited Paper), 5th Int. Conf. Silicon Epitaxy and Heterostructures (ICSI-5), May 20-24, 2007, Marseille, France
  22. T. Seo, M. Sakuraba and J. Murota, "Impact of Ge Fraction Modulation upon Electrical Characteristics of Hole Resonant Tunneling Diodes with Si/Strained Si<sub>1-x</sub>Ge<sub>x</sub>/Si(100) Heterostructure", 5th Int. Conf. Silicon Epitaxy and Heterostructures (ICSI-5), May 20-24, 2007, Marseille, France
  23. N. Akiyama, M. Sakuraba, B. Tillack and J. Murota, "Structural Change of Atomic-Order Nitride Formed on Si<sub>1-x</sub>Ge<sub>x</sub>(100) and Ge(100) by Heat Treatment", 5th Int. Conf. Silicon Epitaxy and Heterostructures (ICSI-5), May 20-24, 2007, Marseille, France
  24. K. Ishibashi, M. Sakuraba, J. Murota, Y. Inokuchi, Y. Kunii and H. Kurokawa, "Si Epitaxial Growth on Self-Limitedly B Adsorbed Si<sub>1-x</sub>Ge<sub>x</sub>(100) by Ultraclean Low-Pressure CVD System", 5th Int. Conf. Silicon Epitaxy and Heterostructures (ICSI-5), May 20-24, 2007, Marseille, France
  25. J. Uhm, M. Sakuraba and J. Murota, "Local Strain in Si/Si<sub>0.6</sub>Ge<sub>0.4</sub>/Si(100) Heterostructures by Stripe-Shape Patterning", 5th Int. Conf. Silicon Epitaxy and Heterostructures (ICSI-5), May 20-24, 2007, Marseille, France
  26. S. Takehiro, M. Sakuraba, T. Tsuchiya, J. Murota, "High Ge Fraction Intrinsic SiGe-Heterochannel MOSFETs with Embedded SiGe Source/Drain Electrode Formed by In-Situ Doped Selective CVD Epitaxial Growth", 5th Int. Conf. Silicon Epitaxy and Heterostructures (ICSI-5), May 20-24, 2007, Marseille, France
  27. N. Akiyama, M. Sakuraba, B. Tillack and J. Murota, "Behavior of N Atoms on Atomic-Order Nitrided Si<sub>0.5</sub>Ge<sub>0.5</sub>(100)", 5th Int. Symp. Control of Semiconductor Interfaces (ISCSI-V), Nov. 12-14, 2007, Hachioji, Japan
  28. H. Tanno, M. Sakuraba, B. Tillack and J. Murota, "Heavily Atomic-Layer Doping of B in Low-Temperature Si Epitaxial Growth on Si(100) by Ultraclean Low-Pressure Chemical Vapor Deposition", 5th Int. Symp. Control of Semiconductor Interfaces (ISCSI-V), Nov. 12-14, 2007, Hachioji, Japan
  29. T. Seo, M. Sakuraba and J. Murota, "Electrical Characteristics of Hole Resonant Tunneling Diodes with High Ge Fraction (x>0.4) Si/Strained Si<sub>1-x</sub>Ge<sub>x</sub>/Si(100) Heterostructure", 5th Int. Symp. Control of Semiconductor Interfaces (ISCSI-V), Nov. 12-14, 2007, Hachioji, Japan
  30. T. Yokogawa, K. Ishibashi, M. Sakuraba, J. Murota, Y. Inokuchi, Y. Kunii and H. Kurokawa, "Self-Limited Growth of Si on B Atomic-Layer Formed Ge(100) by Ultraclean Low-Pressure CVD System", 5th Int. Symp. Control of Semiconductor Interfaces (ISCSI-V), Nov. 12-14, 2007, Hachioji, Japan
6. 研究組織
- (1)研究代表者  
室田 淳一 (MUROTA JUNICHI)  
東北大学・電気通信研究所・教授  
研究者番号：7 0 1 8 2 1 4 4
  - (2)研究分担者  
櫻庭 政夫 (SAKURABA MASAO)  
東北大学・電気通信研究所・准教授  
研究者番号：3 0 2 7 1 9 9 3