

平成21年 6月20日現在

研究種目：若手研究 (B)

研究期間：2007～2008

課題番号：19700048

研究課題名 (和文) カメラの較正情報不要な三次元復元 LSI の設計理論の構築

研究課題名 (英文) Construction of the design rationale of the three-dimensional reconstruction LSI by uncalibrated cameras

研究代表者

田房 友典 (TABUSA TOMONORI)

弓削商船高等専門学校・情報工学科・准教授

研究者番号：20321507

研究成果の概要：本研究は、三次元復元アルゴリズムをLSI化するために、高速演算処理による三次元復元プロセッサのアーキテクチャの検討を行う。本アルゴリズムは、複数台から得られた二次元座標を特異値分解によって直接復元処理する手法と、特異値分解によって算出されたパラメータを利用して高速な復元処理を行なう手法に大別される。2つの処理を組み合わせ、高速な処理をハードウェアで実現するために、高速演算処理による三次元復元アルゴリズムの開発を行う。ハードウェア化検証のためのブロック図の作成とFPGAの開発ボードを用いてVHDLによるアーキテクチャの構築を行った。

交付額

(金額単位：円)

	直接経費	間接経費	合計
2007年度	1,700,000	0	1,700,000
2008年度	1,400,000	420,000	1,820,000
年度			
年度			
年度			
総計	3,100,000	420,000	3,520,000

研究分野：総合領域

科研費の分科・細目：1003

キーワード：三次元計測, カメラキャリブレーション, LSI化, 特異値分解, VHDL, FPGA, 設計理論

1. 研究開始当初の背景

三次元データは、工業製品の設計だけでなく、医療におけるリハビリテーションの訓練評価、スポーツの運動解析、アミューズメントにおけるリアルな動作生成など様々な分野に応用可能である。しかし、三次元計測技術は、利用価値が高いにもかかわらず、我々の日常生活で目にすることはほとんどない。人の動きの三次元計測システムは、光学式と非光学式に大別される。非光学式は、磁場の発生した室内で、センサによって三次元座標を検出するため、人の動きに制約を受け、システムも高価である。光学式は、計測対象に付けた特徴点をカメラで撮影し、座標抽出を画像処理により行うため、誤差を含んだり、復元に多くの時間を費やしたりする。しかし、汎用的な三次元計測システムを構成するには、カメラを用いた光学式による計測システムが現実的である。

代表的な光学的三次元計測法にDLT法と因子分解法がある。DLT法は、2次元座標から3次元座標を得るための焦点距離、基線長といったカメラ較正情報（以下、カメラキャリブレーション）が必要であるという欠点がある。これに対して、因子分解法はカメラキャリブレーション不要でカメラで撮影するだけで、三次元計測を行うことができる。申請者は、世界ではじめて、因子分解法を拡張して広範囲に移動する対象物を3次元計測する手法を確立した。さらに、本法の特徴であるカメラキャリブレーションを行わないアルゴリズムを保持したまま、バッチ処理である三次元復元処理をリアルタイム処理によって実現する手法を開発した。

近年、カメラ付き携帯電話の普及や通信技術の発達により、動画撮影とカメラ間の通信が容易となっている。三次元計測にカメラキャリブレーションが不要であれば、複数台のデータを取得することができる。さらに、復元アルゴリズムをLSI化し携帯電話に組込めば、同時に二次元データを三次元データに復元し以上のような申請者の研究成果とカメラ付き携帯電話の普及から、申請者がもつキャリブレーション不要な三次元計測アルゴリズムをLSI化する着想に至った。

2. 研究の目的

(1) 高速演算処理による三次元復元プロセッサのアーキテクチャの検討

申請者が開発したアルゴリズムは、複数台から得られた二次元座標を特異値分解によって直接復元処理する手法と、特異値分解によって算出されたパラメータを利用して高

速な復元処理を行なう手法に大別される。2つの処理を組み合わせ、高速な処理をハードウェアで実現するために、高速演算処理による三次元復元アルゴリズムの開発を行う。各プロセッサの設計理論と高速アルゴリズムを検討し、VHDL(ハードウェア記述言語)を用いて設計理論の構築を行う。

(2) 設計理論のLSI化および動作試験による設計理論の検証

FPGA開発装置を用いて(1)の研究成果をもとに、設計理論のLSI化を図る。さらに、LSI化したハードウェアの動作試験を行い、本研究で示す設計理論の妥当性を確認する。

3. 研究の方法

LSI設計の核となる高速演算による三次元復元アーキテクチャの検討および設計理論を確立する研究を行う。提案する高速演算三次元復元アーキテクチャは、複数(N)台のカメラから得られた特徴点P個の二次元座標を三次元座標としてリアルタイム処理で出力する。その高速演算アルゴリズムは、二次元座標をデータバッファへ蓄積し、特徴点間の対応が取れた座標値だけを特異値分解プロセッサにデータ転送する(図1の①)。

次に、特異値分解プロセッサは、復元処理を行なうと同時に、高速復元プロセッサ用のパラメータを作成する。高速復元プロセッサは、パラメータを受け取ると復元が可能になるため、データバッファの転送先を切り替える(図1の②)。切り替え後、高速復元プロセッサは、データバッファから送られてくる二次元座標を逐次に三次元座標へ変換して出力する。つまり、 $2N \times (P \times \text{フレーム数})$ 行列の特異値分解処理が、高速復元プロセッサにより $(3 \times 2N)$ 行列と $(2N \times P)$ 行列の積和演算だけでP個の三次元座標を出力できる、高速な三次元演算アルゴリズムとなる。

(1) 特異値分解プロセッサの設計理論の構築

因子分解法は、カメラから得た二次元座標を配列した計測行列を、特異値分解を利用して三次元座標とカメラパラメータに分解する手法である。特異値分解は、計測行列の固有値問題の数値解法を行っており、因子分解法のアルゴリズムの中で核となる処理である。

行列の分解、連立一次方程式の数値解法としてヤコビ法がある。本法は、固有値問題の数値解法としても応用されており、単純な反復処理によって解を近似することができ

る。このヤコビ法のアルゴリズムをキーワードに、特異値分解のハードウェア設計理論の構築を行う。

(2) 高速復元プロセッサの設計理論の構築

高速復元アーキテクチャは、まず、二次元座標 (W) をカメラ情報 (M) と三次元座標 (S) に分解する。二次元座標 (W) には、連続したサンプル時刻毎の特徴点情報が配列されており、図 2 (a) のように任意の時刻までを一括して分解する。申請者は、図 2 (b) のようにカメラ情報を三次元座標算出用のパラメータとして変形し、そのパラメータと任意時刻の二次元座標 (W) との積和演算だけで、三次元座標を抽出する手法を確立している。本アルゴリズムは、前項 (1) から与えられた三次元座標算出用のパラメータを擬似逆行列によって変形できることをキーワードに高速復元プロセッサの設計理論の構築を行う。

4. 研究成果

(1) ブロック図の検証

リアルタイム処理で因子分解法による復元が可能な手法をハードウェアで構成可能かを検討する。アルゴリズムは、行列への値の配置や積和演算がほとんどあるため、特異値分解の演算回路の計算時間が問題となる。アルゴリズムに記述されないバッファメモ

リの要素をブロック図に追加し、回路の演算数を算出する。構成したブロック図を図 3 に示す。

(2) ハードウェア化の検討

図 3 のブロック図を構成する各要素が扱う行列サイズと演算数のオーダーを表 1 に示す。

表 1 ブロック要素の行列サイズと演算時間

ブロック	行列サイズ	演算時間
①	6*P	-
②	6*P	-
③	6*P*10	-
④	6*P*10	$0(n^2) \sim 0(n^3)$
⑤	6*3	$0(n^2) \sim 0(n^3)$
⑥	6*3	-
⑦	6*P*(frame)	6*P*(frame)

表 2 Vertex-4 XC4VSX35 の仕様

XtremeDSP スライス	192
RAM ブロック数	192
RAM 最大サイズ (Kb)	3,456

ハードウェアアーキテクチャを開発するプラットフォームには、Xilinx 社の Vertex-4 XC4VSX35 を実装する Video Starter Kit を用いる。本 FPGA は表 2 に示す仕様を持ち、DSP スライスは 500MHz で動作可能である。ここで、表 1 の特徴点数 P を 30 とすると、最も演算時間の要する特異値分解の演算回数は

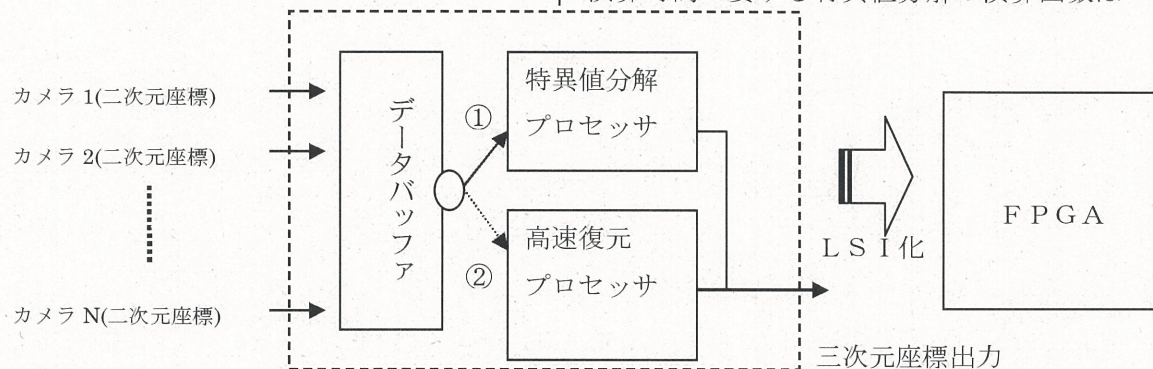


図 1 高速演算アルゴリズム

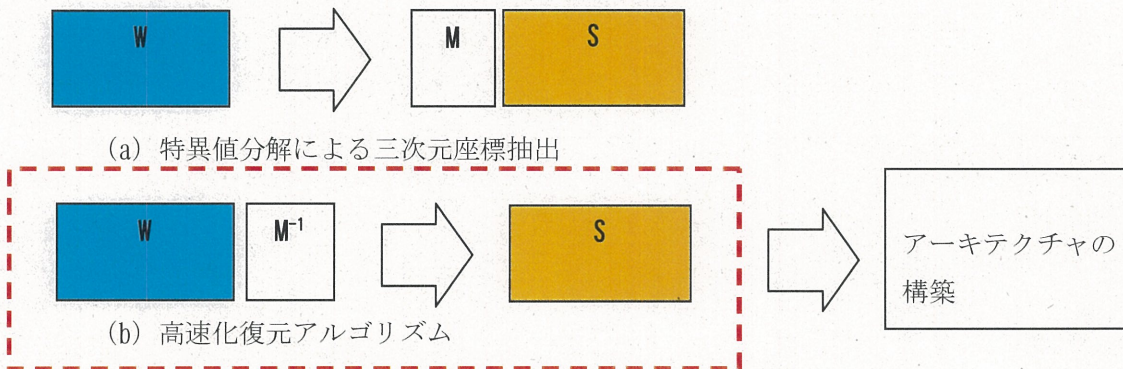


図 2 高速三次元復元アルゴリズムのアーキテクチャ設計

最大で 2700 万回となる。FPGA 内蔵の DSP を用いて処理した場合、48msec となり、ブロックメモリと共にリアルタイム処理に十分対応できる。

(3) まとめ

カメラの較正情報不要な三次元復元アルゴリズムのハードウェア化を提案し、設計理論の検証を試みた。ハードウェア化の実現に向けて、VHDL による開発環境を構築し、設計を行った。この結果、開発に利用する評価ボードにおいて、開発アルゴリズムの動作速度について問題がないことが明らかとなった。VHDL の変換には、MathWorks 社の統合開発ツールを用いたが、特異値分解の VHDL 化において、ハードウェアブロックの設計仕様に満たない箇所があり、目標とする設計理論を全て実装するには至らなかった。そのため、ツールを利用しない VHDL 開発を試みた時間の制約があり現在も開発中である。今後、特異値分解の VHDL 化を進めるか、特異値分解に代わる新たな三次元座標変換方法を利用するか検討しなければならない。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計 2 件)

- ① 田房友典, 横田臣博, 石川聖二: 多視点カメラを用いたチームスポーツの三次元解析法, バイオメディカルファジィシステム学会誌, Vol. 10, No. 1,

pp65-72 (2008), 査読有り.

- ② 田房友典, 葛目幸一, 塚本秀史, 横田臣博: チームスポーツにおけるプレイヤーおよびフォーメーションの三次元計測法の開発, 弓削商船高等専門学校紀要, 第 30 号, pp. 87-94 (2008), 査読無し.

[学会発表] (計 3 件)

- ① 田房友典, 山田敬太郎, 川田智章, 石川聖二: 姿勢逆行列の利用による三次元画像計測法の効果, 画像電子学会年次大会予稿, pp. 1-2 (2007), 査読無し.
- ② 田房友典, 石川聖二: 拡大計測行列に基づく逐次処理による三次元復元アルゴリズム, 平成 19 年度 (第 60 回連合大会) 電気関係学会九州支部連合大会講演論文集, pp. 347 (2007), 査読無し.
- ③ 田房友典, 葛目幸一, 石川聖二: カメラの較正情報不要な多視点画像処理復元アルゴリズムの検討と LSI 化, 第 27 回計測自動制御学会九州支部学術講演会予稿集, pp. 113-114 (2008), 査読無し.

6. 研究組織

(1) 研究代表者

田房 友典 (TABUSA TOMONORI)

弓削商船高等専門学校・情報工学科・准教授
研究者番号: 20321507

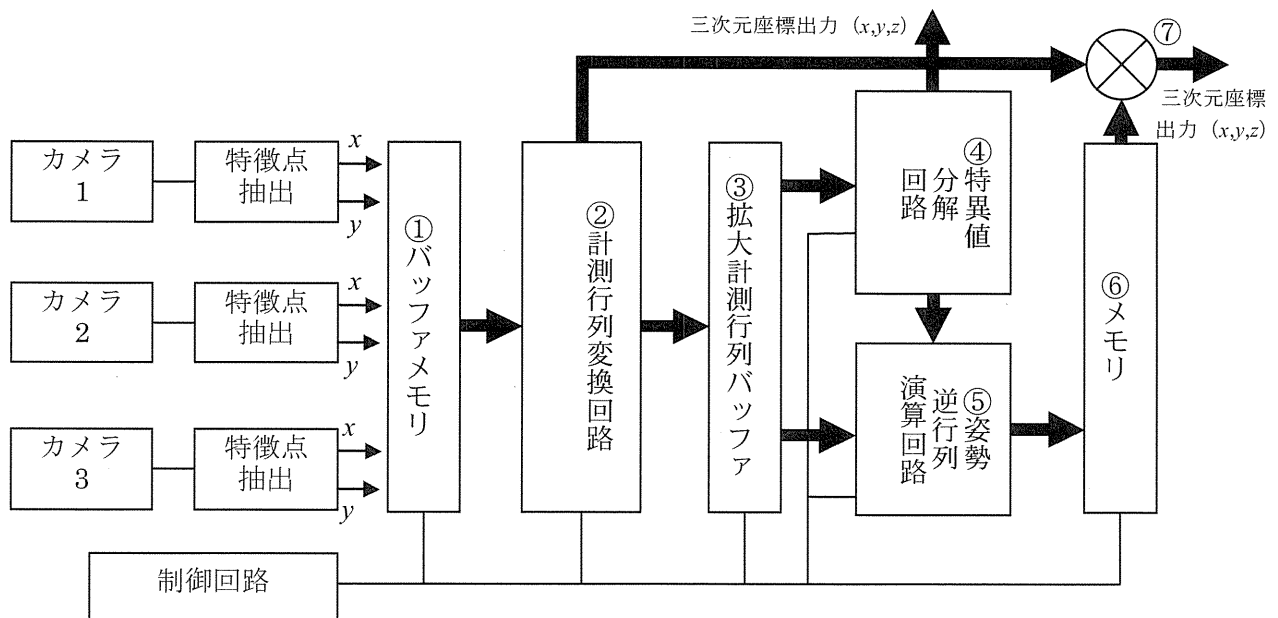


図 3 三次元復元アルゴリズムのブロック図