

科学研究費助成事業 研究成果報告書

令和 2年 5月 25日現在

機関番号：10101

研究種目：奨励研究

研究期間：2019

課題番号：19H00508

研究課題名：アナログ回路網の電圧決定原理をアニーリングとして利用したイジング計算マシンの実現

研究代表者

吉川 浩 (YOSHIKAWA, Hiroshi)

北海道大学・情報企画課・特定専門職

交付決定額（研究期間全体）（直接経費）：470,000 円

研究成果の概要：近年、デジタル回路やデジタルコンピュータを用いた手続き的な計算手法では効率よく解けない問題を、焼きなまし法（シミュレーテッドアニーリング）を用いて解く方法に注目が集まっている。本研究は、アナログ回路の電圧が自然に決定される原理を焼きなまし法に利用することで最適化問題を効率よく解けるのではないかと考え、イジングモデルをアナログ回路で表現する方法を考案した。また、実験用基板を作成して簡単な4色問題を解かせることでアナログ回路によって最適化問題が解けることを示した。

研究成果の学術的意義や社会的意義

アナログ回路は、接続方法や回路定数によって回路網の各電位を自然に決定する性質があり、これを焼きなまし法に応用することで、デジタル回路では解くことの難しい最適化問題を効率よく解けることが期待される。また、アナログ回路は非同期で動作するという特徴があり、デジタルによる同期回路に比べて原理的に高速化できる可能性がある。

これらの効果により計算機のパフォーマンス向上や小型化などに寄与し、個人が手軽に利用できる最適化ソルバーなど日常生活で役に立つデバイスの実現も可能になると考える。

さらに、デジタルとアナログのハイブリッドによる新しい計算手法の可能性を広げることができる。

研究分野：電子回路工学

キーワード：アナログ電子回路 イジングモデル 最適化問題 焼きなまし法

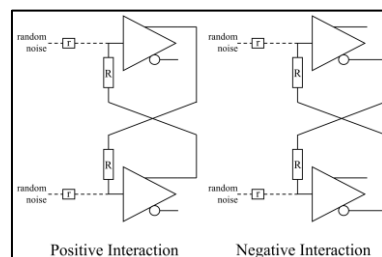
1. 研究の目的

本研究は、最適化問題を解く「焼きなまし法」の手法にアナログ回路を応用する研究である。焼きなまし法が模擬している、金属材料を徐々に冷やすと系のエネルギーが低い状態へ自然に遷移するという性質は、アナログ回路が回路定数に応じて電圧を自然に決定するという性質に似ており、それをうまく利用すれば焼きなまし法を効率的に実行できると考えた。本研究課題では、まず焼きなまし法を使うイジングモデルに対してアナログ回路を適用することを目的として研究を行った。

2. 研究成果

(1) アナログ電子回路によるイジングモデルの表現方法を考案し、シミュレーションにより有効性を確認した。イジングモデルでは、スピンの状態を +1 と -1 で表現する。 i 番目の原子のスピン状態を σ_i で表し、 i 番目と j 番目の原子の間の相互作用の強さを J_{ij} とするとき、このイジングモデル全体のエネルギーは以下の式（ハミルトニアン）で表される。

$$H = \sum J_{ij} \sigma_i \sigma_j$$



アナログ回路でイジングモデルを表す方法として、原子の状態

図 1 スピンと相互作用の表現

をアナログコンパレータの出力電圧で表し、原子間の相互作用をアナログコンパレータ間に接続した抵抗によって表すようにした（図1）。正の相互作用を表すには、アナログコンパレータの出力を抵抗 R を介して相手の入力に接続する（図1の左の回路）。負の相互作用を表すには、アナログコンパレータの反転出力を抵抗を介して相手の入力に接続する（図1の右の回路）。イジングモデルの基底状態（最適解）を焼きなまし法を用いて求めるには、熱による揺らぎをシミュレートする必要がある。今回の回路では、アナログコンパレータの出力がランダムに反転するよう、マイコンで発生させた疑似乱数に基づいてアナログコンパレータの入力にパルス性のノイズを印加することにした。こうすることで、プログラムによりノイズのパターンを変更でき、焼きなまし法における冷却の制御が可能になる。

考案した回路を、アナログ回路シミュレータ（SPICE）を用いて動作検証した。考案した回路で構成された4色問題を解くイジングモデルにおいて、毎回乱数を変えてシミュレーションを行った結果、ほぼすべての試行において正解が得られた。

(2) 実験基板を作成し、アナログ回路でイジングモデルのアニーリングができることを示した。実際に作成した実験基板を図2に示す。1枚の実験基板にはアナログコンパレータが4つ搭載されており、4つのスピンの相互作用を1枚の基板で表現できるようになっている。また、4色のLEDによって各アナログコンパレータの状態を視覚的に確認できるようにした。この実験基板を使って簡単な4色問題を解く実験を行ったところ、ノイズの印加が終わった後には各基板がそれぞれ異なる色のLEDを点灯することを確認できた。



図2 実験基板による動作確認（4色問題を例題にした実験）

(3) アナログ回路の安定性に関する知見について、今回の実験では、大規模な問題を解くことを予定していたが、アナログ回路が発振してしまう問題が発生したため、その調査に時間がかかり予定どおり進めることができなかった。発振の原因はアナログコンパレータの伝搬遅延によるものと分かり、その遅延を再現するシミュレーションモデルを作成し、SPICEシミュレータによるシミュレーション（図3）で解析および解決方法の検討をおこなった。実験によって、発振を防止するには揺らぎ（ノイズ）の印加方法を変更することが有効であることが示唆されたが、この知見が正しいかどうか更なる実験に加えて数理的な解析が必要である。

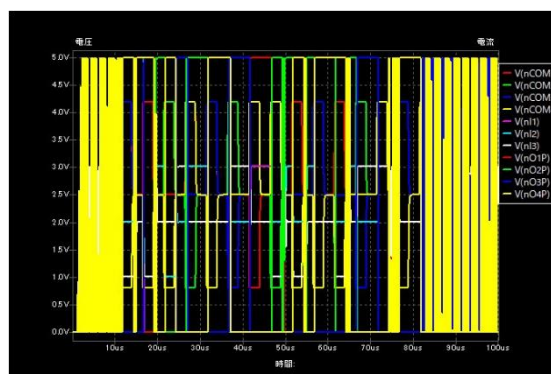


図3 発振を再現するシミュレーション

3. 主な発表論文等

〔雑誌論文〕（計 1 件）

吉川 浩、最適化問題を解くアナログ電子回路-アナログ・イジング・マシンの実現-、情報処理学会第82回講演論文集、査読なし、第1分冊、1-2

〔学会発表〕（計 1 件）

吉川 浩、最適化問題を解くアナログ電子回路-アナログ・イジング・マシンの実現-、情報処理学会全国大会、2020年3月、金沢工業大学（オンライン開催）

〔図書〕（計 0 件）

〔産業財産権〕

○出願状況（計 0 件）

名称：

発明者：

権利者：

種類：

番号：

出願年：

国内外の別：

○取得状況（計 0 件）

名称：

発明者：

権利者：

種類：

番号：

取得年：

国内外の別：

〔その他〕

なし

4. 研究組織

研究協力者

研究協力者氏名：なし

※科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属されます。