

令和 5 年 6 月 16 日現在

機関番号：82636

研究種目：基盤研究(B) (一般)

研究期間：2019～2021

課題番号：19H02182

研究課題名(和文) パワーデバイス応用に向けた酸化ガリウム/IV族半導体直接接合界面形成

研究課題名(英文) Formation of directly-bonded interface between gallium oxide and group-IV semiconductor for power device application

研究代表者

東脇 正高 (Higashiwaki, Masataka)

国立研究開発法人情報通信研究機構・未来ICT研究所小金井フロンティア研究センター・室長

研究者番号：70358927

交付決定額(研究期間全体)：(直接経費) 13,400,000円

研究成果の概要(和文)：Ga₂O₃が抱えるホール伝導性を有するp型の欠如、低熱伝導率に伴う放熱問題という2つの大きな課題の有効な解決策となり得ると考える、Ga₂O₃基板とSi基板およびSiC基板との直接接合技術を開発した。構造評価としては、Si/Ga₂O₃接合界面に生じる中間層の接合後熱処理温度依存性について調査した。また、n-Si/n-Ga₂O₃、p-Si/n-Ga₂O₃接合ダイオードの電気的特性を評価し、バンドアライメントを同定することに成功した。更に、Ga₂O₃/SiC接合基板の熱伝導率を、周期加熱放射测温法を用いて評価した結果、Ga₂O₃厚10 μmにおいて約250 W/mKという高い値が得られた。

研究成果の学術的意義や社会的意義

表面活性化接合法により、従来のエピタキシャル薄膜成長技術では実現不可能な材料同士の組み合わせによるヘテロ構造を実現することを目的とした研究開発である。本研究成果で、最も一般的な半導体材料であるSiと新規ワイドギャップ半導体であるGa₂O₃の接合において、比較的高品質な界面が得られることが分かった。今後、この接合法によって作製した新ヘテロ構造を利用した様々なデバイス開発が実施可能と考える。そのため、新半導体ヘテロ接合分野の開拓につながる可能性が有るという点で、学術的・社会的両方の意義がある。

研究成果の概要(英文)：We have developed a direct bonding technology between a Ga₂O₃ substrate and a Si or a SiC substrate, which can be an effective solution to the two major issues for Ga₂O₃: the lack of hole-conductive p-type, and the poor heat dissipation associated with the low thermal conductivity. As a structural study, an intermediate layer formed at a Si/Ga₂O₃ bonding interface was investigated as a function of post-bonding heat treatment temperature. We also evaluated electrical properties of n-Si/n-Ga₂O₃ and p-Si/n-Ga₂O₃ heterojunction diodes and succeeded in identifying their energy band alignments. Furthermore, thermal conductivities of Ga₂O₃/SiC bonded substrates were characterized using the periodic heating pyrometry, and a high value of about 250 W/mK was obtained for a Ga₂O₃ thickness of 10 μm.

研究分野：化合物半導体デバイス

キーワード：酸化ガリウム (Ga₂O₃) 直接接合 表面活性化 シリコン (Si) シリコンカーバイド (SiC)

1. 研究開始当初の背景

酸化ガリウム (Ga_2O_3) は、シリコンカーバイド (SiC)、窒化ガリウム (GaN) の $3.3\text{--}3.4\text{ eV}$ を大きく上回る 4.5 eV 以上と、非常に大きなバンドギャップを有する新しいワイドバンドギャップ半導体材料である。現在に至るまで、その大きなバンドギャップに起因する優れた物性を活用することを目的とするデバイス開発が盛んである。中でも、省エネに直結する様々な電力変換への利用が見込まれるパワースイッチングデバイス応用は、最も大きな期待を集めている。これは、 7 MV/cm 以上と予想されている Ga_2O_3 の高い絶縁破壊電界、およびパワーデバイス材料として最も基本的な性能指数であるバリガ性能指数が、 SiC 、 GaN の数倍大きな値となることが期待できるためである。

上述のように、 Ga_2O_3 はパワー半導体として大きな期待を集める一方、根本的かつ大きな問題点が2つある。1つは、 n 型 Ga_2O_3 においては、一般的なドナー不純物ドーピングにより $n = 10^{15} - 10^{20}\text{ cm}^{-3}$ の幅広い領域で電子濃度を制御する技術が確立されているのに対し、十分なホール伝導性を有する p 型 Ga_2O_3 が未だ実現していないこと、また今後もその望みが薄いことである。もう1つの問題点は、酸化物半導体の全般的特徴から漏れず、 Ga_2O_3 の熱伝導率は低く、大電力動作時に自己発熱によるデバイス性能劣化が懸念されることである。実際、 Ga_2O_3 の熱伝導率は、 Si 、 SiC 、 GaN と比較して1桁程度小さな値となる。

2. 研究の目的

本研究は、 Ga_2O_3 基板と Si および SiC 基板の直接接合技術を開発し、 Ga_2O_3 のホール伝導性を有する $p\text{-Ga}_2\text{O}_3$ の欠如という課題、および低熱伝導率に伴う放熱問題を将来的に解決するための技術を提案することを一番の目的とした。具体的には、 Ga_2O_3 基板と、 Si 、 SiC 両基板の直接接合条件の最適化を行い、主にその界面の構造、電気的特性、熱伝導特性の調査、改善を図ることである。そして、得られた知見を、将来の縦型パワーランジスタ等のデバイス開発に役立てることを最終的な目的とする。

3. 研究の方法

Ga_2O_3 基板と Si および SiC 基板の接合には、表面活性化接合法を用いた。本手法ではまず、アルゴン (Ar) ビームを両基板へ照射し、表面の自然酸化膜を除去する。これを、表面活性化プロセスと呼ぶ。直後に、真空中で接合面同士を密着させた後、荷重をかけることで接合する。接合プロセス自体は室温で行った。接合した基板の一部は、真空チャンバーから取り出した後アニール処理を行った。

接合界面の構造評価として、断面透過型電子顕微鏡 (TEM) 観察を行った。また、界面付近領域の組成を同定するために、エネルギー分散型 X 線分光 (EDX) 測定を実施した。

$\text{Si}/\text{Ga}_2\text{O}_3$ 接合界面の品質およびバンドアライメントを調査するために、 $n\text{-Si}/n\text{-Ga}_2\text{O}_3$ および $p\text{-Si}/n\text{-Ga}_2\text{O}_3$ 接合基板を用いてダイオード構造を作製し、その電流密度-電圧 ($J\text{-}V$) 特性、容量-電圧 ($C\text{-}V$) 特性評価を行った。

更に、 $\text{SiC}/\text{Ga}_2\text{O}_3$ 接合基板の有効熱伝導率の Ga_2O_3 基板厚依存性については、周期加熱放射測温法を用いて評価した。

4. 研究成果

(1) $\text{Si (100)}/\text{Ga}_2\text{O}_3 (010)$ 接合および $\text{Si (100)}/\text{Ga}_2\text{O}_3 (001)$ 接合界面の構造評価

$\text{Si (100)}/\text{Ga}_2\text{O}_3 (010)$ 、および $\text{Si (100)}/\text{Ga}_2\text{O}_3 (001)$ 接合構造を、上述室温における表面活性化接合法により作製した。接合に用いた Si (100) 層には、 $\text{SOI (Silicon on Insulator)}$ 基板の Si 薄層を用いた。 $\text{Ga}_2\text{O}_3 (001)$ 基板、および $\text{Ga}_2\text{O}_3 (010)$ 基板を SOI 基板と接合し、その後 Si 基板、 SiO_2 層を除去することでヘテロ接合構造を作製した。両ヘテロ接合基板においては、 500°C および 1000°C における熱処理を実施し、接合界面の断面 TEM 観察を行った。

図 1(a)-(c)、図 2(a)-(c) にそれぞれ示すように、 $\text{Ga}_2\text{O}_3 (010)$ 、 (001) 両基板共に、熱処理の有無に依らず接合界面に中間層が形成されることが分かった。また、 $\text{Si (100)}/\text{Ga}_2\text{O}_3 (010)$ 接合界面においては中間層厚が不均一であるのに対し、 $\text{Si (100)}/\text{Ga}_2\text{O}_3 (001)$ 接合界面ではその厚みが均一であることが判明した。更に、 $\text{Si (100)}/\text{Ga}_2\text{O}_3 (001)$ の場合、室温接合後熱処理を加えなかった場合の中間層厚は 4.0 nm であるのに対し、 500°C で熱処理後 1.6 nm へと減少した。これは、接合時に形成された界面のアモルファス層の再結晶化が、 500°C 熱処理中に起こったためと考えられる。一方、 1000°C 熱処理後、中間層厚が 13.2 nm に増加している。これは、 500°C の場合とは異なり、 Si および Ga_2O_3 層からの構成元素の相互拡散が生じたためである。これらの結果および考察は、図 3(a)-(c) に示す $\text{Si (100)}/\text{Ga}_2\text{O}_3 (001)$ 接合界面近傍の EDX 測定で得られた元素プロファイルからも裏付けられている。

上述のように、高品質な $\text{Si (100)}/\text{Ga}_2\text{O}_3$ 接合界面形成には、 $\text{Ga}_2\text{O}_3 (001)$ 基板を用いて、接合後 500°C 程度で熱処理を加えることが効果的であることが分かった。

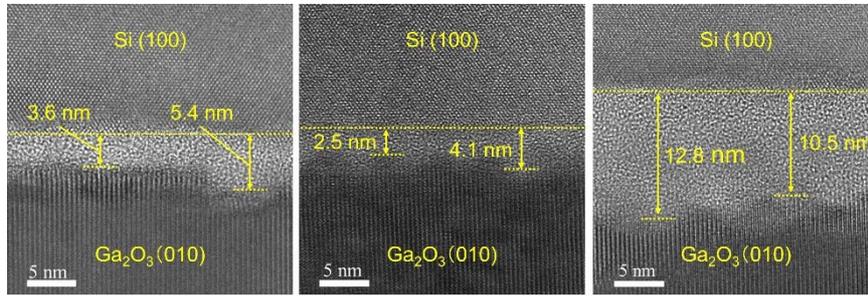


図 1 Si(100)/Ga₂O₃(010) 接合界面の断面 TEM 像：(a) 熱処理無し、(b) 500°C 熱処理、(c) 1000°C 熱処理

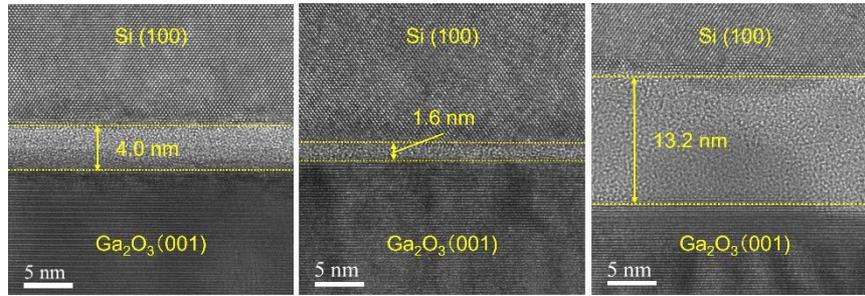


図 2 Si(100)/Ga₂O₃(001) 接合界面の断面 TEM 像：(a) 熱処理無し、(b) 500°C 熱処理、(c) 1000°C 熱処理

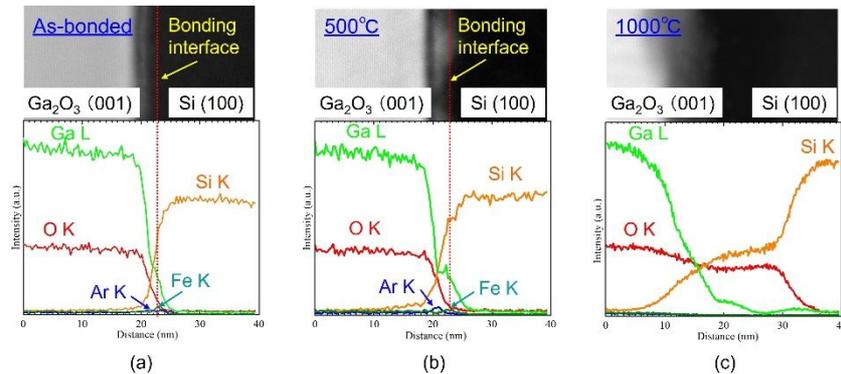


図 3 Si(100)/Ga₂O₃(001) 接合界面の断面 TEM 像、および Ga, O, Si, Ar, Fe 原子の X 線強度プロファイル：(a) 熱処理無し、(b) 500°C 熱処理、(c) 1000°C 熱処理

(2) Si(100)/Ga₂O₃(001) 接合ダイオードの電気的特性

n-Si(100)/*n*-Ga₂O₃(001) ヘテロ接合ダイオード

上述構造評価の結果を受けて、*n*-Si(100)/*n*-Ga₂O₃(001) 接合基板を選択し、図 4(a), (b) に模式図を示す縦型デバイス構造を作製し、その電気的特性を評価した。Si 層と Ga₂O₃ 層のドナー濃度は、それぞれ 2.0×10^{18} , $2.0 \times 10^{17} \text{ cm}^{-3}$ であった。*n*-Si および *n*-Ga₂O₃ 両表面には、オーミック電極を作製した。図 5 に示すダイオード的 *J-V* 特性から、接合界面にエネルギー障壁が形成されていることが示唆された。その障壁高さ ($q\phi_b$) については、測定温度範囲 23°C – 200°C における逆方向 *J-V* 特性の温度依存性を用いて解析した。本構造では、負に帯電した界面によって Si 側と Ga₂O₃ 側の両方に厚い空乏領域が形成されるため、トンネルリーク過程は無視できる。そのため $q\phi_b$ 抽出においては、熱電子放出プロセスのみを考慮した。図 6 は、 $q\phi_b$ を逆方向印加電圧 (V_{rev}) の関数としてプロットしたものである。 $q\phi_b$ は V_{rev} と共に減少し、 $V_{\text{rev}} < -9 \text{ V}$ において 0.25 eV に収束する。

$q\phi_b = 0.25 \text{ eV}$ への収束については、次のように説明できる。 $q\phi_b$ は、図 7(a), (b) のバンドダイアグラムで示すように、 ΔE_c 、Si のビルトインポテンシャル ($qV_{\text{bi,Si}}$)、および Si のフェルミ準位と伝導帯下限とのエネルギー差 (δ_{Si}) で構成される。 ΔE_c と δ_{Si} は一定であるが、 $qV_{\text{bi,Si}}$ は V_{rev} に依存して変化する。 $-9 \text{ V} < V_{\text{rev}} < 0 \text{ V}$ の範囲では、 V_{rev} に伴って $qV_{\text{bi,Si}}$ が徐々に減少し、 $V_{\text{rev}} \sim -9 \text{ V}$ で $qV_{\text{bi,Si}} = 0 \text{ eV}$ となる。すなわち、Si 層内はフラットバンド状態と考えられる [図 7(b)]。

その後 $V_{rev} < -9$ V では、ヘテロ界面に二次元電子ガス (2DEG) が形成されるため、 $q\phi_b = \Delta E_c + \delta_{Si}$ でほぼ一定値となると考えられる。これらの解析から、 $\delta_{Si} = 0.07$ eV とすると、 $\Delta E_c = 0.18$ eV が導出された。また、界面準位密度は $6 \times 10^{12} \text{ cm}^{-2} \text{ eV}^{-1}$ と見積もられた。

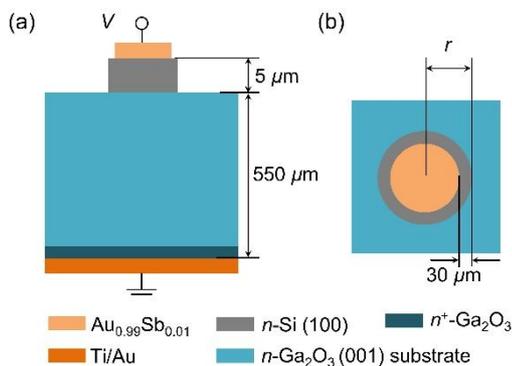


図 4 $n\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ デバイス構造の (a) 断面および (b) 表面構造模式図

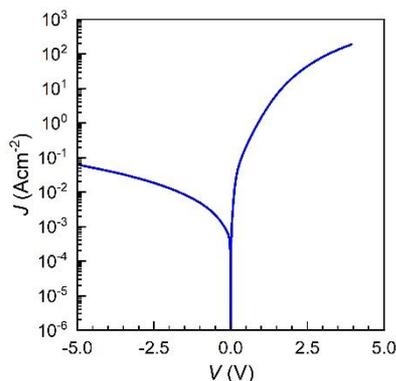


図 5 $n\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ デバイスの室温 $J\text{-}V$ 特性

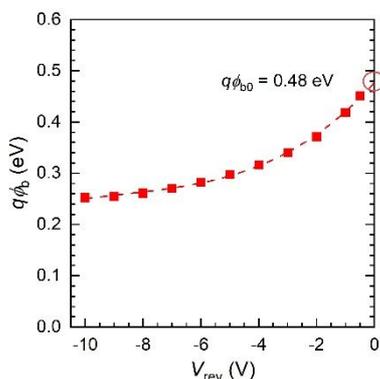


図 6 $q\phi_b$ の V_{rev} 依存性

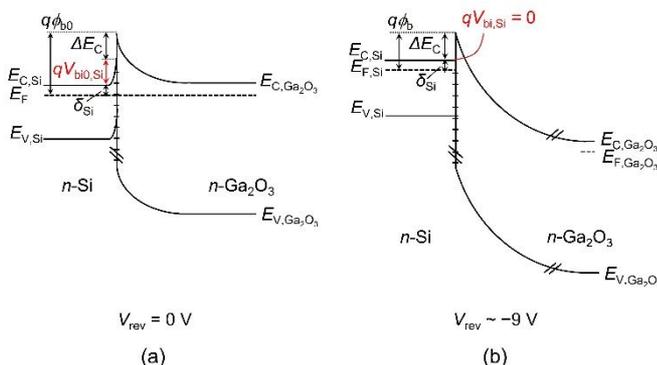


図 7 $n\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ 界面付近のバンドダイアグラム: (a) $V_{rev} = 0$ V, (b) $V_{rev} \sim -9$ V

$p\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ ヘテロ接合ダイオード

$n\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ 接合に続いて、 $p\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ ヘテロ接合構造を作製し、その電気的特性を評価した。 $p\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ デバイス構造の断面模式図を図 8 に示す。なお、作製プロセスは、 $n\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ ヘテロ構造の場合とほぼ同じであり、両基板表面にはオーミック電極を形成した。

図 9 に示すように、 $V \sim -1.5$ V の V_T を変曲点とする $C\text{-}V$ および $1/C^2\text{-}V$ 曲線が観察された。この特徴的な $1/C^2\text{-}V$ 特性は、 Si 側界面に形成される 2DEG に依るものと考えられる。図 10(a), (b) は、それぞれ $V = 0$ V および $V < V_T$ におけるエネルギーバンドダイアグラムである。 $V > V_T$ の場合、2DEG 状態密度が大きいことから、 Si 側のフェルミ準位 ($E_{F,\text{Si}}$) はほぼ固定され、空乏領域は Ga_2O_3 側のみに広がる。一方、 $V < V_T$ の場合、接合界面に形成された欠陥を含む薄い中間層によるエネルギー障壁は、電子が 2DEG から $n\text{-Ga}_2\text{O}_3$ 層にトンネルできるほど十分に薄くなる。その結果、 $E_{F,\text{Si}}$ はピンギングが解け、 $p\text{-Si}$ 内で空乏領域が拡大すると考えられる。

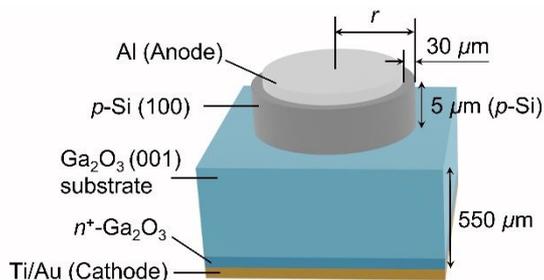


図 8 $p\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ デバイス構造の模式図

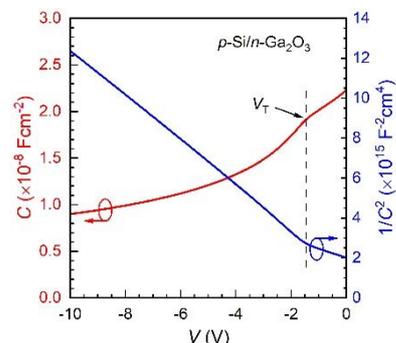


図 9 $p\text{-Si(100)/n-Ga}_2\text{O}_3(001)$ の $C\text{-}V$ および $1/C^2\text{-}V$ 特性

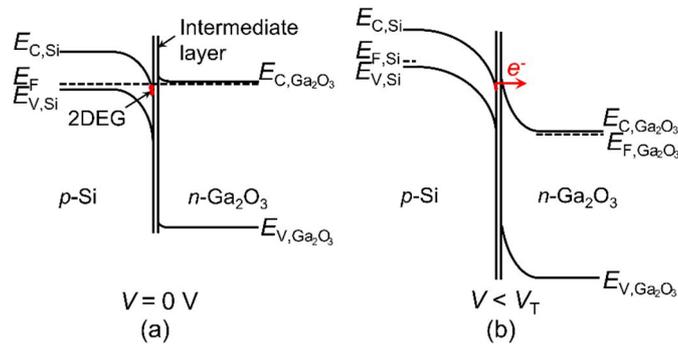


図 10 $p\text{-Si (100)/n-Ga}_2\text{O}_3 \text{ (001)}$ 界面付近のバンドダイアグラム:
(a) $V = 0 \text{ V}$, (b) $V < V_T$

(3) $\text{Ga}_2\text{O}_3 \text{ (001)/SiC}$ 接合基板の熱伝導率の Ga_2O_3 基板厚依存性

Si 基板の場合と同様に、表面活性化接合法により作製した $n\text{-Ga}_2\text{O}_3 \text{ (001)/SiC}$ 接合基板の有効熱伝導率の Ga_2O_3 基板厚依存性について、周期加熱放射测温法を用いて評価した結果を図 11 に示す。室温接合後熱処理を実施しなかった接合基板、および 500°C で熱処理した接合基板において、 Ga_2O_3 を薄層化するに従い熱伝導率は単調に増大した。実際、 Ga_2O_3 基板厚 $20 \mu\text{m}$ において Si の 168 W/mK と同等の 170 W/mK 、 Ga_2O_3 基板厚 $10 \mu\text{m}$ において GaN の 200 W/mK を上回る 250 W/mK が得られた。これらの値は、図 11 中に破線で示す Ga_2O_3 、SiC 両基板の熱伝導率および厚みの比例配分による計算値とほぼ等しい。このことは、接合界面の熱抵抗が小さいことを意味している。以上の結果から、 Ga_2O_3 デバイスの放熱特性改善のための手法として、SiC 基板との直接接合および Ga_2O_3 基板の薄層化が有効であることを示した。

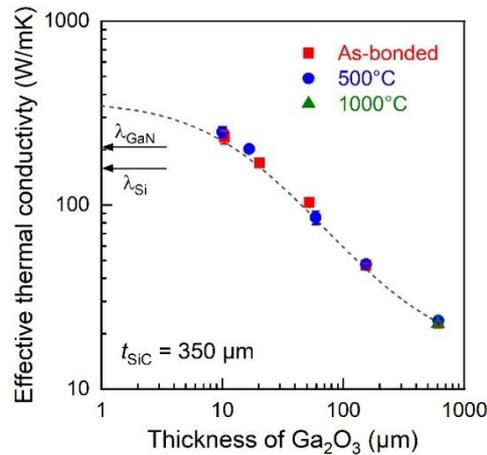


図 11 $n\text{-Ga}_2\text{O}_3 \text{ (001)/SiC}$ 接合基板の有効熱伝導率の Ga_2O_3 基板厚依存性

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件／うち国際共著 0件／うちオープンアクセス 0件）

1. 著者名 Jianbo Liang, Daiki Takatsuki, Masataka Higashiwaki, Yasuo Shimizu, Yutaka Ohno, Yasuyoshi Nagai, and Naoteru Shigekawa	4. 巻 61
2. 論文標題 Fabrication of α -Ga ₂ O ₃ /Si heterointerface and characterization of interfacial structures for high-power device applications	5. 発行年 2022年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SF1001-1~7
掲載論文のDOI（デジタルオブジェクト識別子） 10.35848/1347-4065/ac4c6c	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Zhenwei Wang, Takahiro Kitada, Daiki Takatsuki, Jianbo Liang, Naoteru Shigekawa, and Masataka Higashiwaki	4. 巻 133
2. 論文標題 Electrical properties and energy band alignments of p-Si/n-Ga ₂ O ₃ and p ⁺ -Si/n-Ga ₂ O ₃ heterostructures fabricated by surface-activated bonding	5. 発行年 2023年
3. 雑誌名 Journal of Applied Physics	6. 最初と最後の頁 194503-1~7
掲載論文のDOI（デジタルオブジェクト識別子） 10.1063/5.0128554	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Zhenwei Wang, Daiki Takatsuki, Jianbo Liang, Takahiro Kitada, Naoteru Shigekawa, and Masataka Higashiwaki	4. 巻 131
2. 論文標題 Fabrication of n-Si/n-Ga ₂ O ₃ heterojunctions by surface-activated bonding and their electrical properties	5. 発行年 2022年
3. 雑誌名 Journal of Applied Physics	6. 最初と最後の頁 074501-1~9
掲載論文のDOI（デジタルオブジェクト識別子） 10.1063/5.0080734	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計9件（うち招待講演 3件／うち国際学会 5件）

1. 発表者名 Masataka Higashiwaki, Zhenwei Wang, Takahiro Kitada, Naoki Hatta, Kuniaki Yagi, Jianbo Liang, and Naoteru Shigekawa,
2. 発表標題 Development of surface-activated bonding technologies to compensate for shortcomings of Ga ₂ O ₃ devices
3. 学会等名 2022 MRS Spring Meeting and Exhibit（招待講演）（国際学会）
4. 発表年 2022年

1. 発表者名	Masataka Higashiwaki, Takafumi Kamimura, Sandeep Kumar, Zhenwei Wang, Takahiro Kitada, Jianbo Liang, Naoteru Shigekawa, Hisashi Murakami, and Yoshinao Kumagai
2. 発表標題	Ga203 device technologies: Power switching and high-frequency applications, and beyond
3. 学会等名	The 5th U.S. Gallium Oxide Workshop (GOX 2022) (招待講演) (国際学会)
4. 発表年	2022年

1. 発表者名	Masataka Higashiwaki, Takafumi Kamimura, Sandeep Kumar, Zhenwei Wang, Takahiro Kitada, Jianbo Liang, Naoteru Shigekawa, Hisashi Murakami, and Yoshinao Kumagai
2. 発表標題	Ga203 device physics and engineering for power electronics and new directions
3. 学会等名	The 15th Asia Pacific Physics Conference (APPC15) (招待講演) (国際学会)
4. 発表年	2022年

1. 発表者名	Zhenwei Wang, Daiki Takatsuki, Jianbo Liang, Takahiro Kitada, Naoteru Shigekawa, and Masataka Higashiwaki
2. 発表標題	p-Si/n-Ga203 heterostructures fabricated by surface-activated bonding
3. 学会等名	The 4th International Workshop on Gallium Oxide and Related Materials (IWGO-4) (国際学会)
4. 発表年	2022年

1. 発表者名	Zhenwei Wang, Daiki Takatsuki, Jianbo Liang, Takahiro Kitada, Naoteru Shigekawa, and Masataka Higashiwaki
2. 発表標題	Investigation of capacitance-voltage characteristics of p-Si/n-Ga203 heterostructures fabricated by surface-activated bonding
3. 学会等名	第83回応用物理学会秋季学術講演会
4. 発表年	2022年

1. 発表者名 万 澤欣、高月 大輝、林 家弘、梁 劍波、東脇 正高、重川 直輝
2. 発表標題 ラマン分光法によるGa203ショットキーバリアダイオードの自己発熱評価
3. 学会等名 第81回応用物理学会秋季学術講演会
4. 発表年 2020年

1. 発表者名 Zhenwei Wang, Daiki Takatsuki, Jianbo Liang, Naoteru Shigekawa, and Masataka Higashiwaki
2. 発表標題 Electrical characteristics of n-Ga203/n-Si heterojunction formed by surface-activated bonding
3. 学会等名 第82回応用物理学会秋季学術講演会
4. 発表年 2021年

1. 発表者名 Jianbo Liang, Daiki Takatsuki, Shimizu Yasuo, Masataka Higashiwaki, Yutaka Ohno, Yasuyoshi Nagai, and Naoteru Shigekawa
2. 発表標題 Fabrication of Ga203/Si direct bonding interface for high power device applications
3. 学会等名 The 7th International Workshop on Low Temperature Bonding for 3D Integration (LTB-3D 2021) (国際学会)
4. 発表年 2021年

1. 発表者名 Zhenwei Wang, Daiki Takatsuki, Jianbo Liang, Takahiro Kitada, Naoteru Shigekawa, and Masataka Higashiwaki
2. 発表標題 Investigation of conduction band offset at n-Si/n-Ga203 heterojunction fabricated by surface-activated bonding
3. 学会等名 第69回応用物理学会春季学術講演会
4. 発表年 2022年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究 分担者	重川 直輝 (Shigekawa Naoteru) (60583698)	大阪公立大学・大学院工学研究科・教授 (24405)	
研究 分担者	梁 剣波 (Liang Jianbo) (80757013)	大阪公立大学・大学院工学研究科・准教授 (24405)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------