

令和 4 年 6 月 22 日現在

機関番号：32612

研究種目：基盤研究(B)（一般）

研究期間：2019～2021

課題番号：19H04117

研究課題名（和文）データ集約型科学に資するリアルタイムデータカーネルの創出

研究課題名（英文）Real-Time Data Kernel for Data Intensive Science

研究代表者

川島 英之（KAWASHIMA, Hideyuki）

慶應義塾大学・環境情報学部（藤沢）・准教授

研究者番号：90407148

交付決定額（研究期間全体）：（直接経費） 13,600,000円

研究成果の概要（和文）：本研究ではデータ集約型科学に資するリアルタイムデータカーネルを創出すべく、高性能トランザクション処理、高速機械学習アルゴリズム、AI向け高速アクセラレータに関する研究を実施した。トランザクション処理に関しては近代的手法を網羅的に比較評価可能なプラットフォームCCBenchを開発した上で、優れたプロトコルを探求し、最適化手法を考案するに至った。また、ロボットへの適用を行った。機械学習についてはb-matchingやアンカーグラフなどの重要なアルゴリズムを高速化した。アクセラレータについてはFPGAを用いてDQNなどの高性能化に成功した。

研究成果の学術的意義や社会的意義

本研究ではリアルタイムデータカーネルの創出を目的とし、トランザクション処理というコア技術を研磨した結果、ロボット用ミドルウェアROSをリアルタイム化かつ正確化する技術を開発し、また、それをソフトウェアとして創出するに至った。このような成果は我々の知る限り存在しない。機械学習アルゴリズムならびにアクセラレータについては、SOTAに優る成果を生み出した。

研究成果の概要（英文）：In order to create a real-time data kernel for data-intensive science, we conducted research on high-performance transaction processing, fast machine learning algorithms, and fast accelerators for AI. For transaction processing, we developed CCBench, a platform that enables comprehensive comparison and evaluation of modern methods, explored superior protocols, and devised optimization methods. We also applied these methods to robotics. For machine learning, we accelerated key algorithms such as b-matching and anchor graphs. For accelerators, we have succeeded in improving the performance of DQN and other algorithms using FPGAs.

研究分野：小区分60080：データベース関連

キーワード：トランザクション 機械学習 アクセラレータ

様式 C-19, F-19-1, Z-19 (共通)

1. 研究開始当初の背景

研究開始当初、データカーネル、とりわけトランザクション処理技術に関する研究は日本国内では殆ど行われていなかった。他方、天文学、IoT 決済、ロボティクスなど、リアルタイムデータカーネルが求められる状況が生まれ始めており、また、海外では膨大な数の研究が実施されていた。それゆえ、トランザクション、SQL 処理、機械学習に関する研究の実施が求められていた。

2. 研究の目的

本研究の目的はリアルタイムデータカーネルに関する技術の創出だった。とりわけトランザクション処理に関する研究の推進を目的とした。研究開始時のトランザクション技術について鑑みると、様々なプロトコルが乱立しているものの、一体どの手法が本当に高速であるのかよくわからず、混乱している状況だった。そのような混乱している状況を整理しつつ、状況に応じて優れた性能を発揮するプロトコルならびに最適化手法を探求することが研究目的の一つだった。また、トランザクション処理によって引き出されたデータを処理して知識を抽出するための知的アルゴリズムの高速化も研究目的だった。

3. 研究の方法

トランザクション研究目的を達成するために、既存のプロトコルを網羅的に再実装して各技術を深く理解する方法論を採用した。膨大な労力と時間を必要とした。知的アルゴリズムに関する研究目的を達成するために、アルゴリズムアプローチとアクセラレータ的アプローチの両面作戦を展開した。

4. 研究成果

- (1) メニーコアマシンの性能を活用するためのインメモリ DB 高性能トランザクション技術として、Silo, Tictoc, Cicada, MOCC を始め、様々な手法が提案されている。これらの手法についてどのような方式をとれば優れた性能を発揮するのか自明ではなかった。そこで、7つの並行性制御法について7つの最適化手法を脱着可能であるベンチマークシステム CCBench を設計・実装・評価した。当該システムを用いた実験の結果、2013年に提案された古典的手法 Silo が多くの場合に優れた性能を発揮する一方、競合度の高い状況では Cicada が優れた性能を発揮することが明らかになった。
- (2) 主記憶データベースシステムでも、永続性のためにログを永続化ストレージに書く必要がある。なぜならログには変更履歴が記載され、その履歴が失われたらシステム回復ができないからである。他方、このロギング処理が性能や応答時間に大きく影響する。なぜならストレージ I/O のコストはメモリアクセスコストに比べて遥かに大きいからである。SSD や NVRAM のような先進的ストレージにおいてもそれは例外ではない。本研究では、リアルタイム性が求められる IoT 決済処理やロボティクス等のユースケースを想定し、応答時間を低く抑えるため、エポック同期法による Silo の応答高速化手法について提案した。エポック同期法とは、永続化が遅れているログスレッドに対応するワーカスレッドの活動を抑制する手法である。トランザクション処理に関する公平な分析プラットフォームである CCBench を拡張した Silo ロギングの実装では、NUMA アーキテクチャのための NUMA ノードローカルなスレッド・メモリ割り当てを行った。SSD および Optane DCPMM の書き込み性能についても検証し、性能を発揮できる書き込み方法を探求した。実証実験では、従来手法から提案手法にすることにより、SSD については、22%のスループット減少と引き換えに、97%減となる 10.7 ms の応答時間を達成し、DCPMM については、13%のスループット減少と引き換えに、46%減となる 0.51 ms の応答時間を達成した。
- (3) あらゆるアクセスパターンで高い性能を発揮するトランザクション処理技法 TAM を提案した。インメモリデータベース管理システムの並行処理プロトコルである Silo は、高コンテンツワークロードでは効率的に動作しないため、その性能向上を図った。Adaptive Backoff は、高負荷時に有効な最適化手法として知られている。解析の結果、これまで考えられてきた既知のイベントの再衝突を減らすことよりも、未知の競合イベントを排除することに有効性があることがわかった。この分析に基づき、新たな手法としてスレッドアクティビティ管理法 (TAM) を提案した。最新の同時実行制御プロトコルである Cicada と Silo と提案手法の比較実験を行った結果、提案手法により Silo が Cicada を大幅に上回る性能を発揮することが実証された。また、キャッシュミスが性能に極めて重要な影響を与えることを明らかにした。これより Silo の有用性を明らかにできた。
- (4) Silo を ROS の TF に適用し、性能を 200 倍以上向上させた。
- (5) 機械学習演算子を FPGA で高速化した。DQN (Deep Q-Network) は、ディープニューラルネットワークを用いて強化学習のための Q 学習を行う手法である。本研究では、低コスト FPGA デバイスのための軽量なオンデバイス強化学習手法を提案した。OpenAI を用いた評価結果では、提案アルゴリズムとその FPGA 実装は、隠れ層のノード数が 64 の場合、従来の DQN ベースのアプローチに比べて 29.77 倍高速に CartPole-v0 タスクを完了できることを実証した。

- (6) B マッチンググラフの高速化を行った。これは高次元データからグラフを計算するための便利なアプローチである。B マッチンググラフは、従来の k-NN グラフよりも効果的に高次元データをモデル化できる。ただし、b マッチンググラフの構築コストは、大規模なデータセットでは実用的ではない。これは、グラフ内のエッジを決定するために、収束するまでデータポイントのすべてのペア間でメッセージを繰り返し更新する必要があり、2 次計画問題を対象としたソルバーを適用して各データポイントの非負のエッジの重みを計算するためである。そこで b マッチンググラフを効率的に作成できる b-dash 法を提案した。実験によると、結果の最適性を保証しながら、提案アプローチは以前のアプローチよりも最大 58.6 倍高速だった。
- (7) アンカーグラフに基づくラベル予測を効率的に行うことができるアプローチを提案した。これは不要なアンカーポイントを除去しデータ点のラベルを計算する際に共役勾配法を適用して行列の逆行列を回避した。実験により、本アプローチは効率と精度の点で従来のアプローチを上回ることが示された。

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件/うち国際共著 0件/うちオープンアクセス 2件）

1. 著者名 Kohei Hiraga, Osamu Tatebe, Hideyuki Kawashima	4. 巻 26
2. 論文標題 Scalable Distributed Metadata Server Based on Nonblocking Transactions	5. 発行年 2020年
3. 雑誌名 The Journal of Universal Computer Science	6. 最初と最後の頁 89, 106
掲載論文のDOI（デジタルオブジェクト識別子） 10.3897/jucs.2020.006	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

1. 著者名 Takayuki Tanabe, Takashi Hoshino, Hideyuki Kawashima, Osamu Tatebe	4. 巻 13
2. 論文標題 An Analysis of Concurrency Control Protocols for In-Memory Database with CCBench	5. 発行年 2020年
3. 雑誌名 Proceedings of the VLDB Endowment	6. 最初と最後の頁 3531, 3534
掲載論文のDOI（デジタルオブジェクト識別子） 10.14778/3424573.3424575	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

1. 著者名 Kosei Masumura, Takashi Hoshino, Hideyuki Kawashima	4. 巻 75
2. 論文標題 Fast Concurrency Control with Thread Activity Management beyond Backoff	5. 発行年 2022年
3. 雑誌名 Journal of Information Processing	6. 最初と最後の頁 -
掲載論文のDOI（デジタルオブジェクト識別子） 10.14778/3424573.3424575	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計7件（うち招待講演 0件/うち国際学会 7件）

1. 発表者名 Yasuhiro Fujiwara, Atsutoshi Kumagai, Sekitoshi Kanai, Yasutoshi Ida, Naonori Ueda
2. 発表標題 Efficient Algorithm for the b-Matching Graph
3. 学会等名 The 26th ACM SIGKDD Conference on Knowledge Discovery and Data Mining（国際学会）
4. 発表年 2020年

1. 発表者名 Tokio Kibata, Mineto Tsukada, Hiroki Matsutani
2. 発表標題 An Edge Attribute-wise Partitioning and Distributed Processing of R-GCN using GPUs
3. 学会等名 26th International European Conference on Parallel and Distributed Computing (Euro-Par'20) Workshops (HeteroPar'20) (国際学会)
4. 発表年 2020年

1. 発表者名 Hirohisa Watanabe, Mineto Tsukada, Hiroki Matsutani
2. 発表標題 An FPGA-Based On-Device Reinforcement Learning Approach using Online Sequential Learning
3. 学会等名 35th IEEE International Parallel and Distributed Processing Symposium (IPDPS'21) Workshops (国際学会)
4. 発表年 2021年

1. 発表者名 Hiroki Kawakami, Hirohisa Watanabe, Keisuke Sugiura, Hiroki Matsutani
2. 発表標題 dsODENet: Neural ODE and Depthwise Separable Convolution for Domain Adaptation on FPGAs
3. 学会等名 30th Euromicro International Conference on Parallel, Distributed, and Network-Based Processing (PDP'22) (国際学会)
4. 発表年 2021年

1. 発表者名 Kosei Masumura, Takashi Hoshino, Hideyuki Kawashima
2. 発表標題 Accelerating Concurrency Control with Active Thread Adjustment
3. 学会等名 IEEE BigComp (国際学会)
4. 発表年 2021年

1. 発表者名 Masahiro Tanaka, Hideyuki Kawashima
2. 発表標題 Stable Low Latency Logging for Epoch-based In-memory Database
3. 学会等名 IEEE BigComp (国際学会)
4. 発表年 2021年

1. 発表者名 Yasuhiro Fujiwara, Yasutoshi Ida, Atsutoshi Kumagai, Sekitoshi Kanai, Naonori Ueda
2. 発表標題 Fast and Accurate Anchor Graph-based Label Prediction
3. 学会等名 The Conference on Information and Knowledge Management (国際学会)
4. 発表年 2021年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究分担者	松谷 宏紀 (MATSUTANI Hiroki) (70611135)	慶應義塾大学・理工学部(矢上)・准教授 (32612)	
研究分担者	藤原 靖宏 (FUJIWARA Yasuhiro) (70837971)	日本電信電話株式会社NTTコミュニケーション科学基礎研究所・上田特別研究室・主任研究員 (94305)	

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8 . 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------