

令和 4 年 5 月 26 日現在

機関番号：10101

研究種目：若手研究

研究期間：2019～2021

課題番号：19K15037

研究課題名（和文）高密度集積可能なオンチップ光演算回路の開発

研究課題名（英文）Development of highly-integrated on-chip optical processor

研究代表者

佐藤 孝憲（Sato, Takanori）

北海道大学・情報科学研究院・准教授

研究者番号：60835809

交付決定額（研究期間全体）：（直接経費） 2,400,000円

研究成果の概要（和文）：本研究では、光演算プロセッサの構成要素の候補と考えられる光行列積演算回路と光全加算器の小型化に関する検討を行った。これらのデバイスに含まれる可変光パワー分配器と可変光位相シフタに着目し、その両方をシリコンリング光共振器で構成することで小型化可能であると考え、実際に試作を行い、理論予想と概ね一致する特性が得られた。こうした光共振器を用いて光行列積演算回路と光全加算器を構成することで、通常の光等分配回路と直線導波路の位相シフタをベースとした構成と比較して、演算可能な次数を少なくとも10倍程度上げられることを明らかにした。

研究成果の学術的意義や社会的意義

現在の電子デバイスの演算性能は既に限界に達しつつあり、革新的な技術の開発が望まれており、その突破口の1つとして、光信号を用いて演算を行う光演算プロセッサの実現に向けた検討が行われている。しかしながら、光回路の素子サイズは従来の電子回路よりも大きいため、光回路の集積度に課題があった。本研究では、光回路素子の構成に光共振器を導入することで、素子サイズの小型化、すなわち光回路の集積度の向上を目指しており、光演算プロセッサの実用化を大きく推し進めるものと期待される。

研究成果の概要（英文）：In this study, we investigated the miniaturization of optical matrix multipliers and optical full adders, which can be candidates for components of optical processors. Focusing on the tunable optical power divider and the tunable optical phase shifter included in these devices, we considered that both components can be miniaturized by using silicon ring resonators. Prototypes of the tunable optical power divider and the tunable optical phase shifter were fabricated and obtained characteristics were almost consistent with theoretical expectations. We clarified that the optical matrix multipliers and optical full adders based on the optical resonators enable higher-order processing, which is at least a factor of 10, compared with those based on 3dB power dividers and the phase shifter with straight waveguides.

研究分野：工学

キーワード：光演算回路 光行列演算回路 光全加算器 光共振器 光導波路

1. 研究開始当初の背景

現在の集積回路技術では、既にトランジスタ1個あたりの素子サイズ・電力消費ともに飽和しつつあり、革新的なデバイス開発が望まれている。この問題を打破する切り口として、電気ではなく光で演算を行う「光コンピューティング」が、近年再注目されている。しかしながら、光演算回路は一般に電子回路よりも素子サイズが大きくなるという問題がある。特に、光演算回路の演算次数を上げるためには、回路サイズの小型化、すなわち集積度の向上が不可欠である。

2. 研究の目的

本研究では、電子デバイス性能の限界突破に向けた光演算プロセッサの実現に向けて、高密度集積可能な光演算回路について検討を行う。その中でも、下記2種類のデバイスの小型化を目的としている。

- (1) 光アナログ演算を行う光行列積演算回路
- (2) 光デジタル演算を行う光全加算器

具体的に(1)は、図1(a)のようなN入力N出力のデバイスで、入出力それぞれの光の複素振幅を  $\mathbf{a}$ ,  $\mathbf{b}$  としたとき、 $\mathbf{b} = \mathbf{T}\mathbf{a}$  のような変換が得られるデバイスを想定しており、(2)は、図1(b)のように  $x_i, y_i, c_i$  を入力とし、 $c_{i+1}, s_i$  を出力とするデバイスで、各変数を光パワー(実際には閾値を設けて0/1を設定)に対応する入出力特性を有するデバイスを想定している。

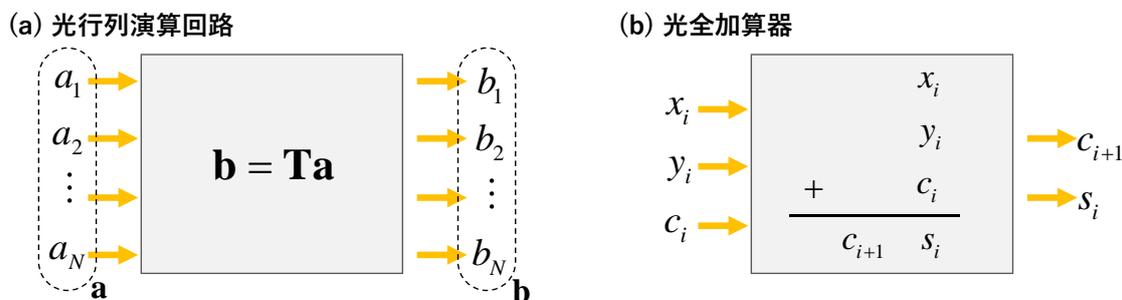


図1 光演算回路のイメージ図

3. 研究の方法

一般的に(1)と(2)はいずれも光等分配器と光位相シフタを適切に組み合わせることで構成可能であることが知られている。シリコン光回路を用いる場合は、通常、方向性結合器か多モード干渉構造を用いて光等分配器を構成し、直線導波路に電気的な制御機構を配置して光位相シフタ構成するが、本研究では、これらをシリコンリング光共振器に置き換えて動作させる方法を提案している。例えば、光位相シフタは、図2(a)の構成から図2(b)の構成に置き換えて設計することが可能であり、伝搬方向に対するデバイス長をおよそ1/10程度に小型化がすることが期待できる。また、光等分配器と光位相シフタを組み合わせ光パワー分配器(マッシュツェンダ干渉計)は、図3(a)の構成から図3(b)の構成に置き換えて設計することが可能であり、伝搬方向に対するデバイス長をおよそ1/10以下に小型化がすることが期待できる。このような構成を検討し、電磁界伝搬シミュレーションにより詳細な構造パラメータを決定した後、CMOSファウンダリのシャトルサービスを用いてシリコンチップ上に回路を試作し、実験測定を行う。可変光パワー分配器と可変光位相シフタを、光共振器の原理で動作可能であることを実験的に示し、(1)および(2)の構成が実現可能であることを示す。

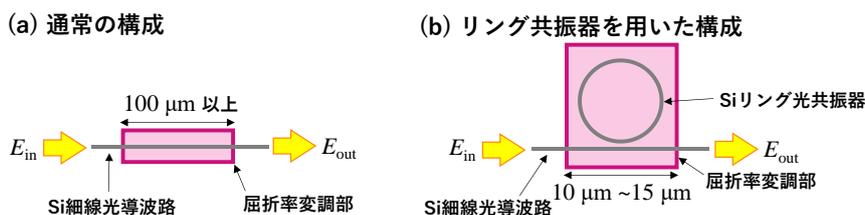


図2 光位相シフタ[1]

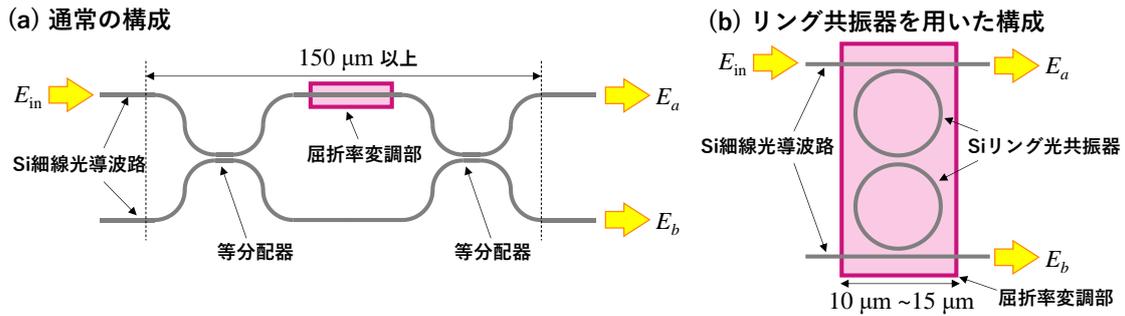


図3 光パワー分配器（マッシュツェンダ干渉計）[1]

#### 4. 研究成果

(1) シリコンリング光共振器を用いた行列積演算回路の構成方法を検討し、図4(a)のような構成で $3 \times 3$ ユニタリ行列積演算が可能であることを確認した。図4(b)は、ある入力に対して、設定した行列に対する振幅を出力する一例を示している。単一シリコンリング共振器では、1つのリングにバス導波路とアクセス導波路を接続するのに対して、2つのリングを結合させた2段リング共振器を用いることで、透過帯域をフラットにするだけでなく、多入力・多出力の光配線レイアウトの簡素化に成功している。本構成を用いることで、直線導波路に対して熱や電圧を加えるタイプの位相シフタやマッシュツェンダ干渉計を用いた従来のデバイスよりも、 $1/10$ から $1/100$ 程度まで小型化可能であることを明らかにした。

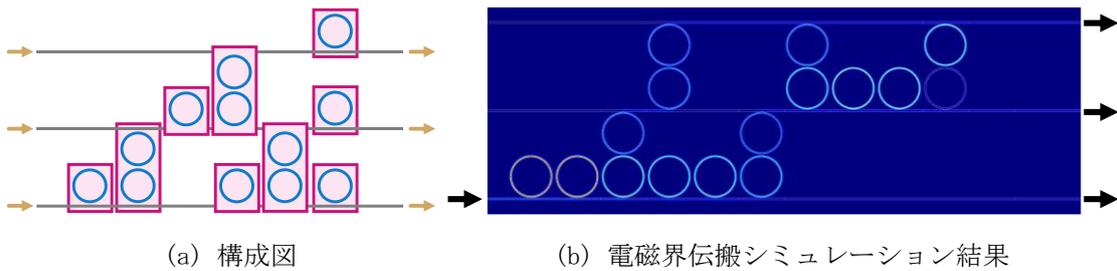


図4  $3 \times 3$ ユニタリ行列積演算回路[1]

また、2ポートリング共振器および4ポートリング共振器のQ値と屈折率変化量、定常状態になるまでにかかる時間などの関係性を調査し、適切なQ値の設定に関する検討を行った。さらに、実際にシリコンリング共振器を作製し、光位相シフタおよび光パワー分配器がおおむね理論通りの特性となることを確認した。以上より、本提案構成による行列積演算回路の構成が実現可能であることが示され、現実的な設置面積で数十程度までの演算回数に対応できることが明らかとなった。

(2) シリコンリング光共振器を用いた光全加算器の構成方法を検討し、図5(a)のような構成で光全加算器の動作が可能であることを確認した。ここで、 $x_i, y_i$ が0の場合は共振して逆側のポートへスイッチされ、1のときは共振せずにそのまま通過する動作となる。また、図中 $a_i$ は、全加算器の段数に応じて適切な分配比が変化するものであり、1bitのときは等分配器として動作する。図5(b)は、 $x_i = y_i = 0, c_i = 1$ を入力とし、 $c_{i+1} = 0, s_i = 1$ を出力とする一例を示している。各素子の動作原理は(1)で用いたものと同じであり、従来の構成よりも、 $1/10$ から $1/100$ 程度まで小型化可能であることを明らかにした。

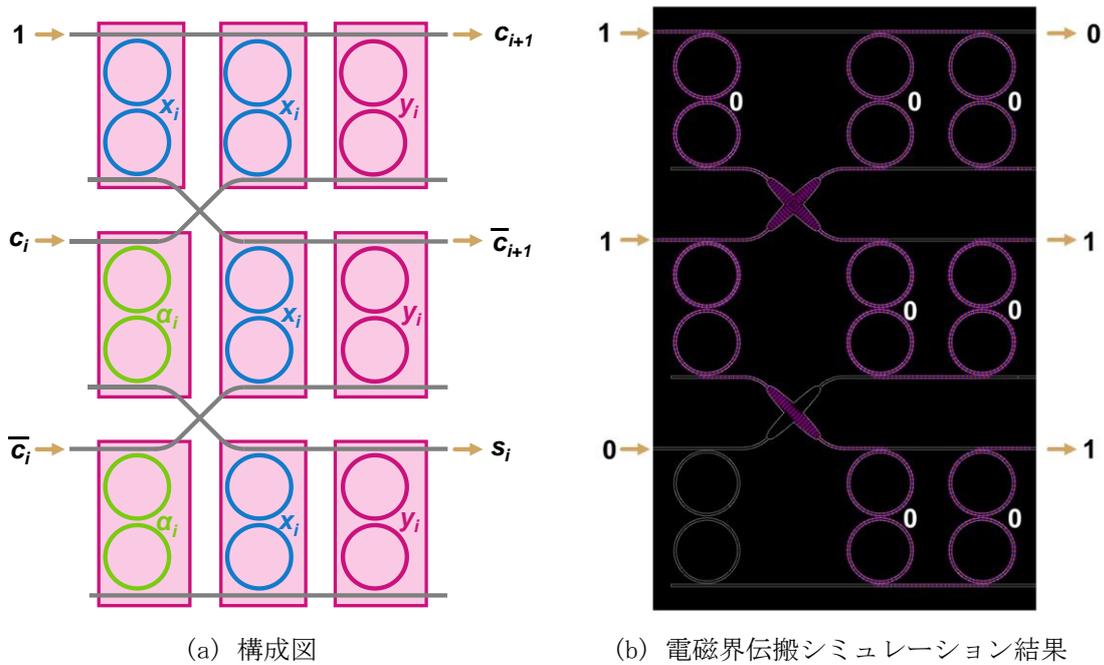


図5 光全加算器[2]

<引用文献>

- [1] T. Sato and A. Enokihara, "Ultrasmall design of a universal linear circuit based on microring resonators," *Opt. Express*, vol. 27, no. 23, pp. 33005–33010, Nov. 2019.
- [2] T. Sato and A. Enokihara, "An electro-optic full adder designed with coupled Si ring resonators for highly dense integration," *Results Opt.*, vol. 8, pp. 100230-1–100230-7, Aug. 2022.

## 5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 2件 / うち国際共著 0件 / うちオープンアクセス 2件）

1. 著者名 Takanori Sato and Akira Enokihara	4. 巻 8
2. 論文標題 An electro-optic full adder designed with coupled Si ring resonators for highly dense integration	5. 発行年 2022年
3. 雑誌名 Results in Optics	6. 最初と最後の頁 100230
掲載論文のDOI (デジタルオブジェクト識別子) 10.1016/j.rio.2022.100230	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 西村 寿彦, 佐藤 孝憲, 小川 恭孝, 大鐘 武雄	4. 巻 104
2. 論文標題 光の領域と融合する無線通信	5. 発行年 2021年
3. 雑誌名 電子情報通信学会誌	6. 最初と最後の頁 485-489
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 無
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

1. 著者名 Takanori Sato and Akira Enokihara	4. 巻 27
2. 論文標題 Ultrasmall design of a universal linear circuit based on microring resonators	5. 発行年 2019年
3. 雑誌名 Optics Express	6. 最初と最後の頁 33005-33010
掲載論文のDOI (デジタルオブジェクト識別子) 10.1364/OE.27.033005	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

〔学会発表〕 計8件（うち招待講演 5件 / うち国際学会 1件）

1. 発表者名 佐藤 孝憲
2. 発表標題 シリコン光演算回路の研究動向
3. 学会等名 IEEE 札幌支部 学術講演会 (招待講演)
4. 発表年 2020年

1. 発表者名 佐藤 孝憲
2. 発表標題 電子デバイスの限界を光で突破できるか
3. 学会等名 第6回北大・部局横断シンポジウム（招待講演）
4. 発表年 2020年

1. 発表者名 佐藤 孝憲, 榎原 晃
2. 発表標題 シリコンリング共振器を用いた位相シフタとパワーデバイダの試作評価
3. 学会等名 2020年電子情報通信学会ソサイエティ大会
4. 発表年 2020年

1. 発表者名 佐藤 孝憲, 榎原 晃
2. 発表標題 シリコンリング共振器を用いた光演算回路の飛躍的な演算次数増大に向けた検討
3. 学会等名 2020年電子情報通信学会総合大会
4. 発表年 2020年

1. 発表者名 佐藤 孝憲, 藤澤 剛, 齊藤 晋聖
2. 発表標題 90°曲がりSi細線導波路の円筒座標系に基づくビーム伝搬法解析
3. 学会等名 2019年電子情報通信学会ソサイエティ大会
4. 発表年 2019年

1. 発表者名 佐藤 孝憲
2. 発表標題 Silicon photonics for optical processing unit
3. 学会等名 The 1st Hokkaido Young Professionals Workshop (招待講演)
4. 発表年 2021年

1. 発表者名 佐藤 孝憲
2. 発表標題 電子デバイスと光デバイスの融合に向けて
3. 学会等名 第7回北大・部局横断シンポジウム (招待講演)
4. 発表年 2021年

1. 発表者名 Takanori Sato
2. 発表標題 Optical MIMO signal processing based on planar lightwave circuit
3. 学会等名 4th International Workshop on Photonics applied to Electromagnetic Measurements in Sapporo (PEM2021) (招待講演) (国際学会)
4. 発表年 2021年

〔図書〕 計0件

〔産業財産権〕

〔その他〕

-

6. 研究組織	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
---------	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8 . 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------