

令和 4 年 6 月 15 日現在

機関番号：14301

研究種目：若手研究

研究期間：2019～2021

課題番号：19K20233

研究課題名(和文) 製造ばらつきを利用したCMOSセンサ回路の低消費電力設計に関する研究

研究課題名(英文) Low-power design of CMOS sensor circuits utilizing device mismatch

研究代表者

ISLAM MAHFUZUL (Mahfuzul, Islam)

京都大学・工学研究科・講師

研究者番号：80762195

交付決定額(研究期間全体)：(直接経費) 3,300,000円

研究成果の概要(和文)：本研究の目標はトランジスタ特性ばらつきを活用した回路技術の開拓である。温度センサ回路とアナログ→デジタル変換回路(ADC)を設計・試作し、実測により提案方式の妥当性を検証した。温度センサに関して、レファレンス電圧なしで0.8-1.2Vの電圧において高精度の温度センシングに成功した。65nmプロセスの試作チップにより0-100°Cの範囲で-0.5/+1.4°C誤差内で温度センシングができることを実証した。フラッシュ型ADC回路についてレファレンス電圧を必要としない方式を開発し、実測によりその妥当性を検証した。1GHzのサンプリング速度で1mW未満の消費電圧でAD変換が可能であることを実証した。

研究成果の学術的意義や社会的意義

トランジスタ特性のばらつきはアナログ回路設計において最大の敵として扱われていたが、本研究の成果により特性ばらつきを活用することができるようになった。その結果、微細トランジスタを用いた回路設計が可能となり、アナログ回路にも微細できることは学術的意義が大きい。ばらつきの活用に各々の素子のアナログ特性を測定せず、順序統計により完全デジタルキャリブレーションが可能であることを実証した。これは画期的なアイデアでばらつきを活用した新たな回路設計の理論としての展開が期待できる。また、消費電力を大幅に削減できることからあらゆる集積デバイスの長寿命化とエネルギー独立なデバイス実現の可能性をより一層高めた。

研究成果の概要(英文)：The purpose of this research to discover new circuit techniques that utilize the characteristic variation of MOS transistors. To show that transistor variation can be utilized as a valuable information source, we developed an ultra-low-power temperature sensor and a high-speed analog to digital converter (ADC). We could successfully develop a temperature sensor that does not require any fixed reference voltage for 0.8-1.2V operation. A test chip fabricated in a 65nm process demonstrates temperature sensing within -0.5/+1.4°C error over 0-100°C of temperature range. We then successfully developed and demonstrated a 4-bit flash ADC with 1GHz sampling rate operating under 1mW of power. Our ADC contains several hundreds of small-sized comparators where the on-chip calibration mechanism will select the appropriate comparators based statistical selection method. We then also shown an optimizing method to increase the performance under a fixed power budget.

研究分野：CMOS集積回路

キーワード：集積回路 温度センサ アナログ デジタル モデリング ばらつき

### 1. 研究開始当初の背景

IoT センシングデバイスにおいて常時稼働する回路の低消費電力化が最も重要である。様々なセンサ回路やアナログーデジタル変換回路はこれらのデバイスの中心となり常に環境のセンシングを行う。しかし、微細プロセスに発生するトランジスタ特性ばらつきにより回路の正しい動作が保証できなくなり、ばらつき対策に多くのエネルギーとコストが必要となる。そこで、センサ回路のようなアナログ回路にも微細化を適応するために特性ばらつきを抑制するのではなく、特性ばらつきを逆に利用するアプローチが大きなインパクトを与える。本研究は、各種センサ回路において、確率論的な処理ではなく、決定論的な処理方法について必要最低限の素子を選択し動作させる技術を開発する。

### 2. 研究の目的

特性ばらつきを利用する回路方式を検証するために次の 2 つの回路について主に検討を行う。

#### (1) CMOS 温度センサ回路

#### (2) アナログーデジタル変換回路 (ADC)

温度センサに関して、サブスレッショルド動作する 2 つのトランジスタ間のしきい値電圧差を利用し、オン電流比の温度依存性を利用する方式を開発する。外部レファレンス電圧を必要とせず広い電源電圧動作及び高温範囲において高精度な温度センサの実現を目的とする。

ADC に関して、等間隔のオフセット電圧を持つコンパレータを多数のコンパレータから選択する仕組みについて検討を行う。レファレンス電圧の生成なしで 1GHz の高速動作を低消費電力で実現する。提案手法では選択した回路部品のみを動作させ、予備の部品はシャットダウンされるため大きな電力の削減につながる。

### 3. 研究の方法

まず、多数の微細トランジスタで設計した回路部品から特定の特性差を持つ部品の選択手法について研究を行う。アナログ特性の測定には通常アナログ測定回路が必要で、その測定回路自身の特性ばらつきなどが問題となり本質的な解決とならない。そこで、本研究ではアナログ特性を時間あるいは周波数ドメインに変換しデジタル技術で判定する手法を検討する。このとき部品の特性が従う確率分布を参考とし、順序統計を応用したキャリブレーション手法について検討を行う。これらのキャリブレーション手法を温度センサ回路と AD 変換回路に適応し性能の解析を行う。最終的に温度センサと AD 変換回路を商用の 65nm プロセスにてチップ試作を行い、実測により提案手法の妥当性を検証する。

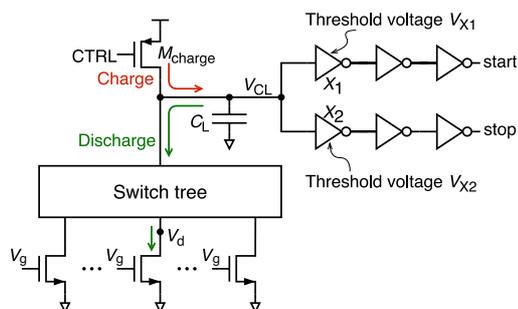


図 1 リーク電流の測定回路。

### 4. 研究成果

#### (1) サブスレッショルド電流の測定回路

多数のトランジスタから適切なトランジスタを統計的に選択するためにトランジスタのサブスレッショルド電流を測定する必要がある。本研究では、多数のトランジスタをスイッチツリーにより各々選択できる仕組み及びインバータペアにより電流を時間に変換する回路を提案した。図 1 にリーク電流の測定回路を示す。充電した容量を選択したトランジスタの電流で放電し、その放電時間を X1 と X2 のインバータが反転する時刻より測定する。X1 と X2 は異なる論理しきい値電圧を持ち、異なる時刻で反転するようになっている。商用の 65nm プロセスにて提案回路を試作し、異なる温度条件においてリーク電流のばらつきを測定した。図 2 に提案回路のレイアウトを示す。測定対象のトランジスタとスイッチのトランジスタをセルベース自動設計環境にて配置配線している。そして、実チップにて nA 級の電流を正確に測定することに成功し、国際学会とジャーナルに論文発表を行った。

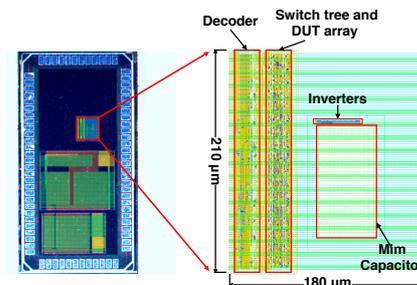


図 2 試作したリーク電流測定回路。

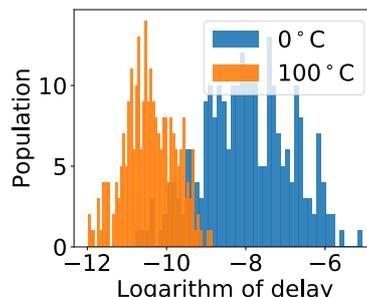


図 3 測定した遅延量の分布。

## (2) 低消費電力の温度センサ回路

図 1 のサブスレッショルド電流の測定回路を用いて適切なトランジスタ組の電流比を用いて温度センサを実現した。図 4 に 0°C から 100°C の範囲において温度に対して電流比の実測値をプロットしている。図 4 は 5 つのチップの電流比を示しており、いずれのチップも高い線形性を示している。図 5 は各チップにおいて温度に対して温度の推定エラーをプロットしている。推定の際、20°C と 80°C における 2 点キャリブレーションを行っている。どのチップにおける誤差も -0.5°C から +1.4°C の間に収まっており、高い精度での温度センシングの実証を行った。微細トランジスタを用いた温度センサの実現は世界初で、より微細プロセスにも適応できる点が提案方式の最大のメリットである。また、必要なエネルギーも nW 級で小さい面積で実現可能であるため、IoT デバイスとして環境の温度センシングだけでなく、プロセッサのような大きなチップにおいてチップ内の温度分布の測定にも有効である。

## (3) 順序統計型フラッシュ型 AD 変換回路

フラッシュ型 ADC の低電力動作を実現するために、コンパレータの消費電力を小さくすることは必須である。そこで、最小サイズのコンパレータを用いて AD 変換を行うことを目標に順序統計型のフラッシュ型 ADC を提案した。図 6 に提案のフラッシュ型 ADC を示す。多数のコンパレータ群から必要最小数のコンパレータのみを選択し動作させる方式である。コンパレータの選択は入力端子対の 1 回だけの充電により時間軸にてコンパレータのオフセット電圧の上下関係を判定する上で行う。これにより、アナログですが電圧の生成が不要となり、デジタル回路でキャリブレーション回路が組めるようになり実用性が高くなる。コンパレータの選択に順序統計を応用し、オフセット電圧の順位で選択するという世界で初めてのアイデアのもとで AD 変換に成功している。実際のこの回路商用の 65nm プロセスにて実装し、実測より順序ベースの AD 変換が可能であることを実証した。シミュレーションと理論ベースの回路方式について国際学会とジャーナルに論文発表を行っており、実測ベースの結果について 6 月開催の国際学会にて発表を行う。以上より、これまでにない AD 変換方式を提案して、理論だけでなく実測を用いて完成度の高い成果を上げている。

## (4) 順序統計型フラッシュ型 ADC の性能向上手法

提案した順序統計型の ADC の性能を同じ電力成約のもとでさらに向上させる手法を提案し、実チップの測定によりその妥当性を検証した。同じ種類のコンパレータの場合、オフセット電圧の分布が固定されてしまうが、複数種類のコンパレータを混合させることにより分布を自由自在に調整できることに気づき、順序統計の枠組みで最適な分布の提案及びその実現方法を提案した。同じ個数のコンパレータを用いた場合において、分布の最適化により線形性が大幅に改善されることを実測により確認でき、成果について 6 月の国際学会に発表を行う予定である。

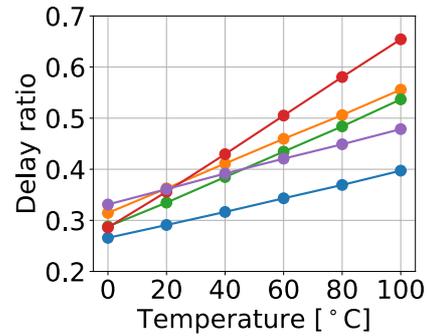


図 4 温度に対する遅延比 (電流比)。

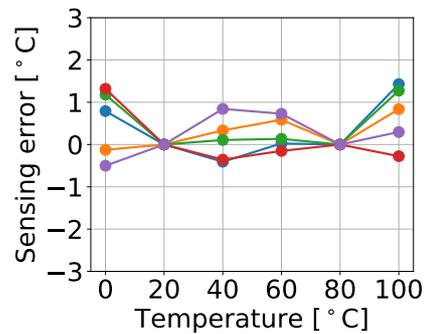


図 5 温度に対する推定エラー。

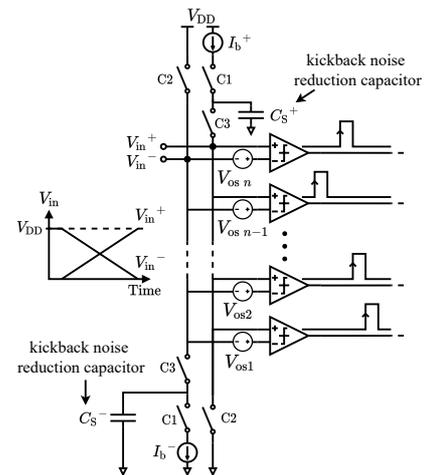


図 6 提案するフラッシュ型 ADC とキャリブレーション方法。

5. 主な発表論文等

〔雑誌論文〕 計2件（うち査読付論文 2件 / うち国際共著 0件 / うちオープンアクセス 1件）

1. 著者名 Mahfuzul Islam, and Shogo Harada	4. 巻 61
2. 論文標題 On-chip leakage current variation measurement using external-reference-free current-to-time conversion for densely placed MOSFETs	5. 発行年 2022年
3. 雑誌名 Japanese Journal of Applied Physics	6. 最初と最後の頁 SC1056
掲載論文のDOI (デジタルオブジェクト識別子) 10.35848/1347-4065/ac506a	査読の有無 有
オープンアクセス オープンアクセスとしている (また、その予定である)	国際共著 -

1. 著者名 Takehiro Kitamura, Mahfuzul Islam, Takashi Hisakado, and Osami Wada	4. 巻 E105-A
2. 論文標題 Order statistics based low-power flash ADC with on-chip comparator selection	5. 発行年 2022年
3. 雑誌名 IEICE Transactions on Fundamentals	6. 最初と最後の頁 2021KEP0007
掲載論文のDOI (デジタルオブジェクト識別子) なし	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計11件（うち招待講演 0件 / うち国際学会 2件）

1. 発表者名 北村健浩, イスラム マーフズル, 久門尚史, 和田修己
2. 発表標題 コンパレータのオンチップ選択機構を有する順序統計に基づいたフラッシュ型ADCの設計
3. 学会等名 DAシンポジウム
4. 発表年 2020年

1. 発表者名 原田彰吾, イスラム マーフズル, 久門尚史, 和田修己
2. 発表標題 しきい値電圧差を利用した時間領域処理による広い電源電圧で動作するCMOS温度センサ
3. 学会等名 DAシンポジウム
4. 発表年 2020年

1. 発表者名 Takehiro Kitamura, Mahfuzul Islam, Takashi Hisakado, and Osami Wada
2. 発表標題 Flash ADC Utilizing Offset Voltage Variation With Order Statistics Based Comparator Selection
3. 学会等名 International Symposium on Quality Electronic Design (ISQED) (国際学会)
4. 発表年 2021年

1. 発表者名 Misaki Udo, Keisuke Murakami, Mahfuzul Islam, Hidetoshi Onodera
2. 発表標題 Increased Delay Variability due to Random Telegraph Noise under Dynamic Back-gate Tuning
3. 学会等名 IEEE 33rd International Conference on Microelectronic Test Structures (ICMTS) (国際学会)
4. 発表年 2020年

1. 発表者名 原田彰吾, イスラム マーフズル, 久門尚史, 和田修己
2. 発表標題 MOSFETの統計的選択によるレファレンス不要なCMOS温度センサの設計
3. 学会等名 電子情報通信学会VLSI設計技術研究会 (VLD), 愛媛, 2019年11月
4. 発表年 2019年

1. 発表者名 北村 健浩, イスラム マーフズル, 久門尚史, 和田修己
2. 発表標題 オフセット電圧の順序統計量を利用したフラッシュ型ADCの理論検討
3. 学会等名 電子情報通信学会総合大会, 2020
4. 発表年 2020年

1. 発表者名 有働岬, イスラムマーフズル, 小野寺秀俊
2. 発表標題 遅延ばらつき評価に向けた交互配置均質リングオシレータ
3. 学会等名 DAシンポジウム
4. 発表年 2021年

1. 発表者名 Kensuke Murakami, Mahfuzul Islam, and Hidetoshi Onodera
2. 発表標題 CDF Distance Based Statistical Parameter Extraction Using Nonlinear Delay Variation Models
3. 学会等名 27th IEEE International Symposium on On-Line Testing and Robust System Design (IOLTS)
4. 発表年 2021年

1. 発表者名 Mahfuzul Islam, and Shogo Harada
2. 発表標題 On-chip leakage current variation measurement using reference-free current-to-time conversion
3. 学会等名 International Conference on Solid State Devices and Materials
4. 発表年 2021年

1. 発表者名 Shogo Harada, Mahfuzul Islam, Takashi Hisakado, and Osami Wada
2. 発表標題 A process scalable voltage-reference-free temperature sensor utilizing MOSFET threshold voltage variation
3. 学会等名 IEEE Asian Solid-State Circuits Conference (A-SSCC)
4. 発表年 2021年

1. 発表者名 Misaki Udo, Mahfuzul Islam, and Hidetoshi Onodera
2. 発表標題 Homogeneous ring oscillator with staggered layout for gate-level delay characterization
3. 学会等名 IEEE International Microelectronic Test Structures (ICMTS)
4. 発表年 2022年

〔図書〕 計2件

1. 著者名 Kazutoshi Kobayashi, Mahfuzul Islam, Takashi Matsumoto, and Ryo Kishida	4. 発行年 2020年
2. 出版社 Springer	5. 総ページ数 49
3. 書名 Chapter "Random Telegraph Noise Under Switching Operation" in "Noise in Nanoscale Semiconductor Devices"	

1. 著者名 Mahfuzul Islam, and Hidetoshi Onodera	4. 発行年 2020年
2. 出版社 Springer	5. 総ページ数 23
3. 書名 Chapter "Monitor Circuits for Cross-Layer Resiliency" in "Dependable Embedded Systems"	

〔出願〕 計2件

産業財産権の名称 アナログデバイスおよびその制御方法、温度センサ、並びにアナログ素子対応付けシステム	発明者 イスラム マーフズル, 久門尚史, 和田修己	権利者 同左
産業財産権の種類、番号 特許、台湾出願番号：109138487	出願年 2020年	国内・外国の別 外国

産業財産権の名称 集積回路における微細デバイスの特性分布の性質を利用したデバイスの選択技術及びデバイスの適切な選択による回路方式	発明者 イスラム マーフズル, 久門尚史, 和田修己	権利者 同左
産業財産権の種類、番号 特許、特願2019-200993	出願年 2019年	国内・外国の別 国内

〔取得〕 計0件

〔その他〕

-

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
--	---------------------------	-----------------------	----

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------