

## 自己評価報告書

平成 23 年 5 月 6 日現在

機関番号 : 12601

研究種目 : 基盤研究 (S)

研究期間 : 2008~2012

課題番号 : 20226008

研究課題名 (和文) ディジタルフォトニクス-光エレクトロニクスのパラダイムシフト

研究課題名 (英文) Digital Photonics -Paradigm Shift in Optoelectronics

研究代表者

中野義昭 (NAKANO YOSHIAKI)

東京大学・先端科学技術研究センター・教授

研究者番号 : 50183885

研究分野 : 工学 I

科研費の分科・細目 : 電気電子工学・電子デバイス・電子機器

キーワード : 半導体デバイス・半導体光集積回路・全光論理ゲート・全光フリップフロップ・非相反光デバイス

## 1. 研究計画の概要

従来の光デバイスはその殆どがアナログデバイスであって、ディジタル処理を行うためには、光を一度電気信号に変換し、電子回路により処理し、再び光信号に戻す必要があった。しかし、超高速・超大容量の光信号をディジタル処理するにあたってその都度、光→電気変換、電気→光変換を行っている現在のやり方では、速度、発熱、サイズおよび、何より消費電力の点で限界があることは明白である。簡単なディジタル処理であれば、ディジタル光回路により光のままで超高速・低消費電力に行いたいというのがエレクトロニクスに携わる者の願いである。しかしそれを可能にする光デバイスは従来存在しなかった。さらに電子回路においてはトランジスタが信号の一方向性を保証するのに対し、光回路では光の相反性によって、反射があるとその信号が上流側に逆伝搬し、順序論理回路の動作を不安定化する。それを防ぐため、光回路においては光アイソレータのような非相反素子が随所で必要になる。しかるに、回路基板上にモノリシックに集積化可能な非相反素子や光アイソレータは存在せず、その実現も同時に大きな課題であった。

本研究の目的は、代表者がこれまで培ってきた半導体モノリシック光集積回路技術に依拠して、低消費電力、小型かつ集積化可能な全光論理ゲート、全光フリップフロップ、非相反光素子を試作開発し、これら異なる素子を单一半導体基板にモノリシック集積するプロセス技術を開拓して、最終的に千素子級の大規模ディジタル光集積回路 (Large Scale Digital Photonic Integrated Circuit: PLDS) のプロトタイプを世界で初めて試作実

現することである。この過程を通じて、エレクトロニクスの世界に、本格的なディジタル光回路技術体系 (ディジタルフォトニクス) の時代をもたらさんとするものである。

## 2. 研究の進捗状況

(1) G2 全光論理ゲートデバイスの開発 : 従来の全光スイッチを格段に小型化するために、能動多モード干渉計(MMI)と、それを相互位相変調領域に集積化した全光論理ゲートを、InP 系集積光デバイスプロセスに基づいて試作した。その結果、 $1.2 \times 0.4\text{mm}$  のサイズで、入力制御光パワー $7\text{dBm}$  時に、 $10\text{dB}$  の全光スイッチング消光比を得た。

(2) G2 全光フリップフロップデバイスの開発 : まず本研究の出発点となる分布ブラッグ反射鏡(DBR)集積 MMI 双安定レーザ(BLD)型全光フリップフロップについて、その波長可変性を行った。その結果、波長可変幅 $3.1\text{nm}$ 、消光比 $24.7\text{dB}$ 、副モード抑圧比 $21.5\text{dB}$ などの優れた性能を得た。

さらに、DBR とマッハツエンダー干渉計(MZI)型 BLD を組み合わせた新たな全光フリップフロップ素子を研究開発し、動作波長範囲として $58\text{nm}$ を得た。同素子の動特性を評価し、 $2.5\text{pJ}$  の入力光パルスに対し、夫々 $319\text{ps}$  以下、 $68\text{ps}$  以下の立ち上がり/立ち下がり時間を得た。素子性能の限界を知るために、結合レート方程式によるモデリングと動特性シミュレーションを行った。

さらに、同素子に基づいて、これまでの光フリップフロップに欠如していた光クロック入力ポート(D ポート)の導入を図り、光クロック信号に同期したフリップフロップ出力を得ることに成功した。

(3) 光バッファメモリの開発:  $1 \times N$  マトリックス光スイッチと小型光遅延線アレイを集積化した構成の新たな光バッファメモリの研究開発を行った。その重要な構成要素であるInPフェーズドアレイ型マトリックス光スイッチの開発を行い、 $1 \times 5$ ,  $1 \times 8$ ,  $1 \times 16$  とスイッチ規模を順次拡大し素子を実現して来た。試作された光スイッチを用いて、光ラベルによる 160Gbps RZ-OOK パケットおよび 10Gbps x 12 波長 DPSK パケットの  $1 \times 16$  スイッチング実証実験を行い、前者は 0.7dB、後者は 0.6dB の僅かなパワー・ペナルティしかないエラーフリー動作を得た。さらに、同光スイッチと超小型コイルファイバを組み合わせ実用的な全光バッファを開発することに成功し、光ファイバー通信国際会議(OFC)ポストデッドライン論文として採択されるに至った。

さらに平成 22 年度には、 $1 \times 10$  光スイッチの 2 段構成による世界最大の  $1 \times 100$  のスイッチ規模を有する大規模光集積回路(PLSI)を試作・実現した。

(4) G2 非相反光デバイスの開発: 非対称な断面形状を有する光導波路と非相反位相シフトを組み合わせた非相反偏光変換素子を研究した。

開発した非相反損失光デバイスをリング共振器レーザ内部にモノリシック集積することに成功し、非相反損失光デバイスに印加する磁場の方向を反転させることにより、リングレーザの発振方向を制御できることを実証した。

(5) 集積プロセス技術とディジタル光集積回路の開発: デジタルフォトニクス実現の鍵となる有機金属気相エピタキシ(MOVPE)における選択成長技術を開発し、MMI 型全光フリップフロップと、SOA-MZI 型全光論理ゲートをモノリシック集積化したワンチップ全光パケット処理回路を試作した。さらに上記の光スイッチと光遅延線を組み合わせた光バッファ回路の集積化をさらに推し進め、光遅延線、光カプラ、および、可変光減衰素子を石英系プレーナ光波回路上にワンチップ集積し、光スイッチとハイブリッド実装したコンパクトな光バッファ集積回路の作製に成功した。

### 3. 現在までの達成度

① 当初の計画以上に進展している。

(理由)

当初は計画していなかった大規模な集積光バッファメモリの試作開発にも成功したため、当初計画以上に進展したと言える。

### 4. 今後の研究の推進方策

これまでの研究で、全光順序論理演算用メモリには全光フリップフロップを、大きな容

量のバッファメモリには、集積遅延線を用いるのが現実的であることが明らかになってきたので、今後はこの方針に従って回路設計を行ってゆく方針である。

### 5. 代表的な研究成果

[雑誌論文] (計 16 件)

- ① Takuo Tanemura, Ibrahim Murat Soganci, Tomofumi Oyama, Takaharu Ohya, Shinji Mino, Kevin Williams, Nicola Calabretta, Harmen J. S. Dorren, and Yoshiaki Nakano, "Large-capacity compact optical buffer based on InP integrated phased-array switch and coiled fiber delay lines", Journal of Lightwave Technology, vol. 29, no. 4, pp. 396-402, February 15, 2011.
- ② Koji Takeda, Mitsuru Takenaka, Takuo Tanemura, and Yoshiaki Nakano, "Experimental study on wavelength tunability of all-optical flip-flop based on multimode interference bistable laser diode", IEEE Photonics Journal, vol. 1, no. 1, pp. 40-47, June 2009.

[学会発表] (計 68 件)

- ① Ibrahim Murat Soganci, Takuo Tanemura, Koji Takeda, Masaru Zaitsu, Mitsuru Takenaka, and Yoshiaki Nakano, "Monolithic InP 100-port photonic switch", Proceedings CD, 36th European Conference on Optical Communications (ECOC 2010), PD1.5, pp. 1-3, Torino, Italy, September 19-23, 2010.
- ② Koji Takeda, Mitsuru Takenaka, Takuo Tanemura, Masaru Zaitsu, and Yoshiaki Nakano, "Single-chip all-optical packet processor based on all-optical flip-flop monolithically integrated with MZI-SOA switch", Technical Digest CD, Conference on Optical Fiber Communication (OFC/NFOEC 2010), OThS2, pp. 1-3, San Diego, California, March 21-25, 2010.

### 〔産業財産権〕

○出願状況 (計 3 件)

名称: 光スイッチ

発明者: 種村拓夫, 中野義昭, 美野真司, 大山貴晴

権利者: 東京大学

種類: 特許権

番号: 特願 2010-230716 号

出願年月日: 2010 年 10 月 13 日

国内外の別: 国内