

## 科学研究費助成事業（科学研究費補助金）研究成果報告書

平成 25 年 6 月 7 日現在

機関番号：12601

研究種目：基盤研究（S）

研究期間：2008～2012

課題番号：20226008

研究課題名（和文）デジタルフォトニクス-光エレクトロニクスのパラダイムシフト

研究課題名（英文）Digital Photonics -Paradigm Shift in Optoelectronics

研究代表者

中野 義昭 (NAKANO YOSHIAKI)

東京大学・先端科学技術研究センター・教授

研究者番号：50183885

研究成果の概要（和文）：光エレクトロニクスの体系をアナログ技術からデジタル技術へ転換することを目指して、そのために必要な全光論理ゲートデバイス、全光フリップフロップデバイス、大規模光スイッチ回路、非相反・偏光制御光デバイス、光バッファメモリ集積回路の開発を行い、デジタル光集積回路のプロトタイプを試作実証した。またこれらの光デバイス・回路群を作製するための集積プロセス技術を研究した。

研究成果の概要（英文）：In order to shift the optoelectronics from the analog to the digital technology domain, we have studied and developed all optical logic gate devices, all optical flip-flop devices, large scale optical switch circuits, non-reciprocal and polarization controlling optical devices, and optical buffer memory integrated circuits. Based on these components, we demonstrated prototypes of digital photonic integrated circuits. Integration process technologies for fabricating these photonic devices and circuits have also been investigated.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2008年度	32,800,000	9,840,000	42,640,000
2009年度	24,500,000	7,350,000	31,850,000
2010年度	23,700,000	7,110,000	30,810,000
2011年度	22,500,000	6,750,000	29,250,000
2012年度	19,400,000	5,820,000	25,220,000
総計	122,900,000	36,870,000	159,770,000

研究分野：工学

科研費の分科・細目：電気電子工学、電子デバイス・電子機器

キーワード：光デバイス・光回路・半導体光集積回路・半導体デバイス・全光論理ゲート・全光フリップフロップ・非相反光デバイス

### 1. 研究開始当初の背景

従来の光デバイスはその殆どがアナログデバイスであって、デジタル処理を行うためには、光を一度電気信号に変換し、電子回路により処理し、再び光信号に戻す必要があった。しかし、超高速・超大容量の光信号をデジタル処理するにあたってその都度、光→電気変換、電気→光変換を行っている現在

のやり方では、速度、発熱、サイズおよび、何より消費電力の点で限界があることは明白である。簡単なデジタル処理であれば、デジタル光回路により光のままで超高速・低消費電力に行いたいというのがエレクトロニクスに携わる者の願いである。しかしそれを可能にする光デバイスは従来存在しなかった。さらに電子回路においてはトラン

ジスタが信号の一方向性を保証するのに対し、光回路では光の相反性によって、反射があるとその信号が上流側に逆伝搬し、順序論理回路の動作を不安定化する。それを防ぐため、光回路においては光アイソレータのような非相反素子が随所で必要になる。しかるに、回路基板上にモノリシックに集積化可能な非相反素子や光アイソレータは存在せず、その実現も同時に大きな課題であった。

## 2. 研究の目的

上記の背景のもと、本研究の目的は、代表者が培ってきた半導体モノリシック光集積回路技術に依拠して、低消費電力、小型かつ集積化可能な全光論理ゲート、全光フリップフロップ、光スイッチ、非相反光素子を試作開発し、これら異なる素子を単一半導体基板上にモノリシックに集積化するプロセス技術を開拓して、最終的に数百素子級の大規模デジタル光集積回路（Large Scale Digital Photonic Integrated Circuit: PLSI）のプロトタイプを世界で初めて試作実現することである。この過程を通じて、エレクトロニクスの世界に、本格的なデジタル光回路技術体系（デジタルフォトニクス）の時代をもたらさんとするものである。

## 3. 研究の方法

本研究組織は、プロセス技術の開発を行うチーム、素子試作を担当するチーム、素子の実装と評価測定応用を担当するチームから構成された。各構成員は複数のチームにまたがる横断的な活動を展開し、チーム間の連携が図られるようにした。具体的な役割分担を下記に示す：

■研究統括：中野義昭（研究代表者）

■プロセス技術開発チーム：杉山正和（研究分担者）、久保田雅則（研究分担者）、塩田倫也（研究協力者）

■素子試作チーム：肥後昭男（研究分担者）、久保田雅則（研究分担者）、武田浩司（研究協力者）、財津優（研究協力者）、Ibrahim Salah-eldin（研究協力者）

■評価応用チーム：種村拓夫（研究分担者）、雨宮智宏（研究協力者）、Soganci Ibrahim Murat（研究協力者）、郭命俊（研究協力者）

## 4. 研究成果

### (1) 第二世代(G2)全光論理ゲートデバイスの開発

従来の全光スイッチを格段に小型化するために、能動多モード干渉計(MMI)と、それを相互位相変調領域に集積化した全光論理ゲートを、InP系集積光デバイスプロセスに基づいて試作した。その結果、 $1.2 \times 0.4\text{mm}$ のサイズで、入力制御光パワー7dBm時に、10dBの全光スイッチング消光比を得た。

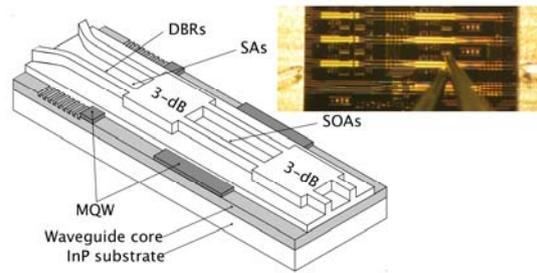


図1 MZI-BLDとDBRを集積化した新たな全光フリップフロップ素子

### (2) G2全光フリップフロップデバイスの開発

まず本研究の出発点となる分布ブラッグ反射鏡(DBR)集積MMI双安定レーザ(BLD)型全光フリップフロップについて、その波長可変化を行った。その結果、波長可変幅3.1nm、消光比24.7dB、副モード抑圧比21.5dBなどの優れた性能を得た。

さらに、DBRとマッハツェンダー干渉計(MZI)型BLDを組み合わせた新たな全光フリップフロップ素子を研究開発し(図1)、動作波長範囲として58nmを得た。同素子の動特性を評価し、2.5pJの入力光パルスに対し、夫々319ps以下、68ps以下の立ち上がり/立ち下がり時間を得た。素子性能の限界を知るため、結合レート方程式によるモデリングと動特性シミュレーションを行った。

さらに、同素子に基づいて、これまでの光フリップフロップに欠如していた光クロック入力ポート(Dポート)の導入を図り、光クロック信号に同期したフリップフロップ出力を得ることに成功した。

### (3) G2大規模光スイッチ回路の開発

光集積回路を構成する上で最も重要な要素とも言える大規模光スイッチの開発に取り組み、ポート数の拡張に対してスケラブルな構造として新たに「フェーズアレイ光スイッチ」を研究した。このスイッチは、アレイ状に並べられた光位相制御器を用いて光の干渉位置を制御するものであり、従来手法に比べて潜在的に優位なスケラビリティを有している。最終年度までの間に、 $1 \times 16$ スイッチ(図2)、 $1 \times 100$ スイッチ(図3)、 $8 \times 8$ スイッチマトリクス(図4)を実現し、数ナノ秒の高速光スイッチング動作、広帯域波長動作など、基本特性の実証に成功した。

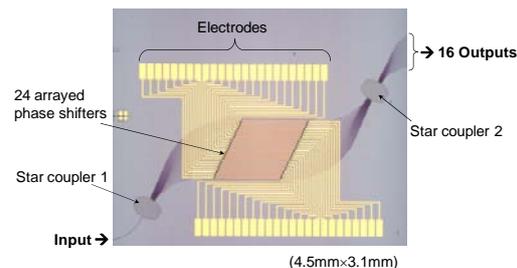


図2 一段構成 $1 \times 16$  InP光スイッチ回路

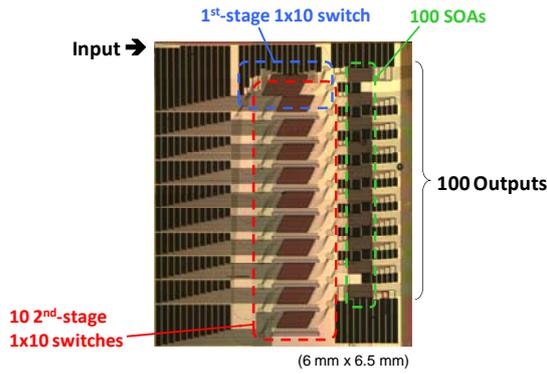


図3 二段構成1×100 InP 光スイッチ回路

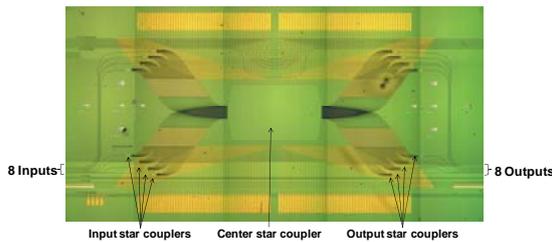


図4 8×8 InP 光スイッチマトリックス回路

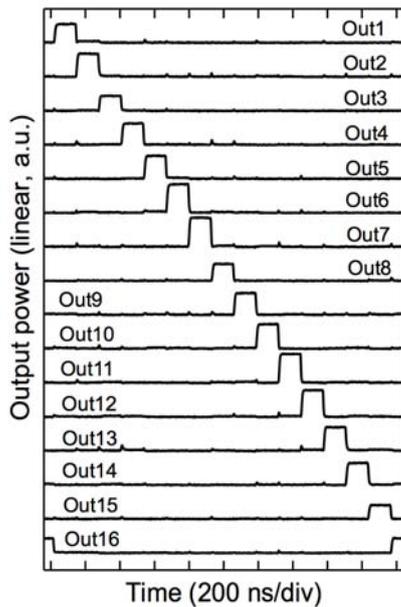


図5 1×16 スwitchング特性

(図5). 1×16 スwitchを用いて, 光ラベルによる 160Gbps リターントゥゼロオンオフ符号 (RZ-00K) パケットおよび 10Gbps×12 波長差動位相シフト符号 (DPSK) パケットのスイッチング実証実験を行い, パワーペナルティが前者は 0.7dB, 後者は 0.6dB と僅かしかない, ほぼエラーフリーの動作を得た (図6).

(4) G2 非相反・偏光制御光素子の開発  
 これまでにて代表者が開発した非相反損失光アイソレータを, リング共振器レーザ内部

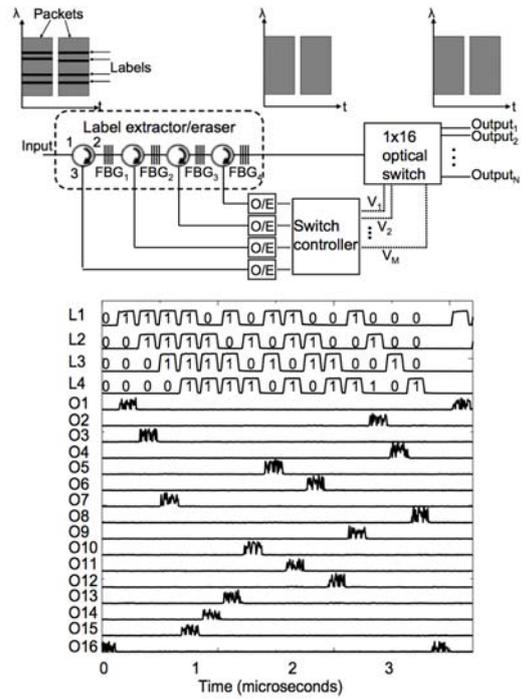


図6 160Gbps 1×16 光パケットスイッチングの実験系とスイッチング後の波形

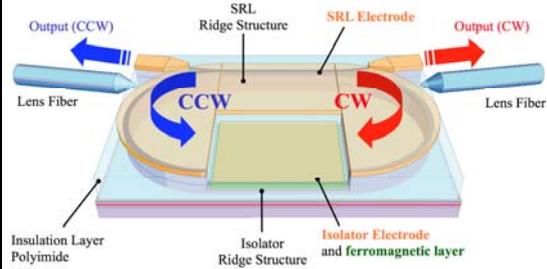


図7 光アイソレータ集積化半導体リングレーザ

にモノリシック集積することに成功し, 印加する磁場の方向を反転させることにより, リングレーザの発振方向を制御できることを実証した (図7).

一方, 今後の低消費電力化を見据えると, 非相反損失変化だけではなく非相反位相シフトの利用が望まれ, 光集積回路内で偏波状態を制御する必要がある. そのための技術として, 非対称光導波路を用いた偏波コンバータを新たに提案し, 作製に取り組んできた (図8). TE 偏波の光を入力すると, 非対称光導波路内を伝搬する間に複屈折効果を受け, 半ビート長伝搬後に TM 偏波に完全に交換される. 実際に素子を試作し, 150 μm 長の小型コンバータにおいて, 挿入損失を 1dB 以下に抑えながら, 98%以上の良好な偏波変換が得られることを実証した (図9). この技術は, 非相反光素子応用のみならず, 偏波モード多重トランスミッタをはじめ, 種々の偏波多重光集積回路への応用が期待される.

上記の非対称光導波路型偏波コンバータと非相反位相シフト媒質を組み合わせた非

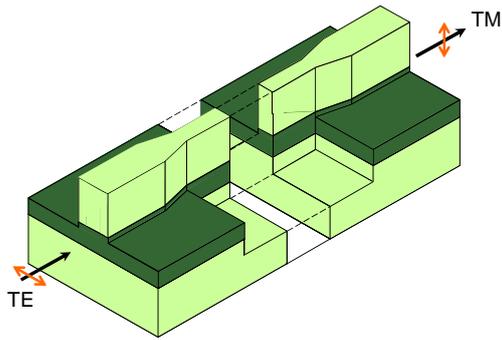


図8 非対称導波路型集積偏波コンバータ

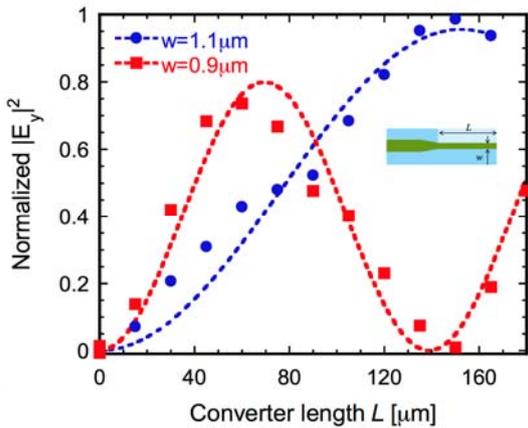


図9 試作素子におけるTE→TM 偏波変換特性

相反な偏波コンバータについても検討を行った。導波路断面内での電界分布の解析を行い、さらに導波路長手方向の偏光ごとの強度分布を計算した結果、波長  $1.55 \mu\text{m}$  帯において、 $0.27\text{mm}$  の素子長で93%の非相反偏光変換が可能であることが示された。

(5) 光バッファメモリ集積回路の開発

(3)に記載した光スイッチと、小型光遅延線アレイを集積化した構成の新たな光バッファメモリの研究開発を行った。まず、図2の1×16光スイッチと、コンパクトにボビン実装した高非線型ファイバアレイコイルとを石英系光回路(PLC)によるピッチ変換導波路アレイで接続実装した1×16光バッファメモ

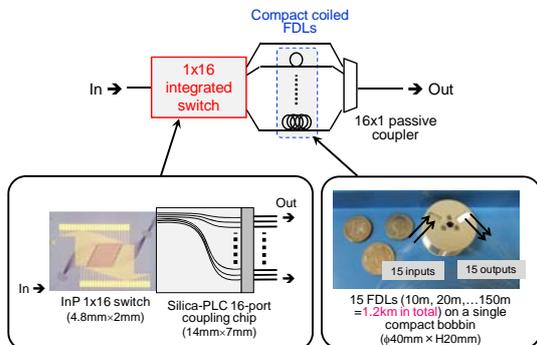


図10 コンパクト光ファイバアレイを用いた1×16光バッファメモリ

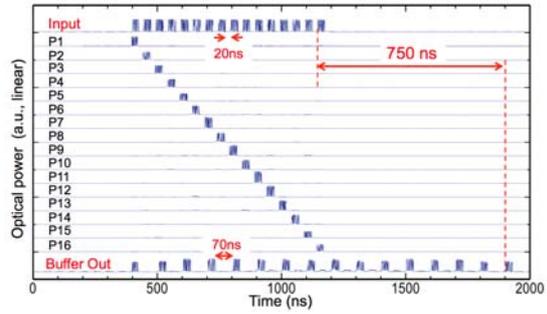


図11 光バッファメモリの動作特性

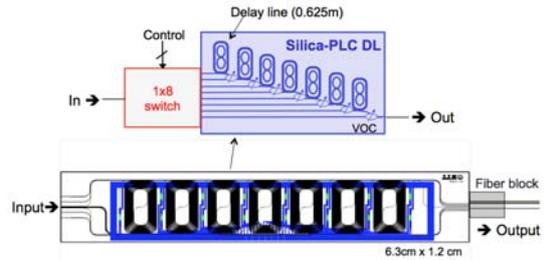


図12 石英系光回路とのハイブリッド集積1×8光バッファメモリ回路

メモリを試作し(図10),  $50\text{ns}$  刻みで最高  $750\text{ns}$  の光パケットバッファリングが、 $20\text{ns}$  未満のセットアップタイムで可能であることを実証した(図11)。

さらなる小型化と高い時間分解能を達成するために、遅延線アレイをPLC上に集積化し、それをInP 1×8光スイッチとハイブリッド集積した光バッファメモリを試作した(図12)。遅延線間のバラツキを補正するための可変光結合器(VOC)も同時に集積している。試作素子において、 $3\text{ns}$  分解能で最大  $21\text{ns}$  の蓄積時間が実現、実証された。

(6) 集積プロセス技術とデジタル光集積回路の開発

デジタルフォトリソ技術の鍵となる有機金属気相エピタキシ(MOVPE)における選択成長技術を発展させるとともに、将来のシリコン基板上へのモノリシック集積化を見据えて、シリコン基板上のInAsおよびInGaAsマイクロディスクの選択成長技術を新たに開発した。

開発されたプロセス技術、および従来から

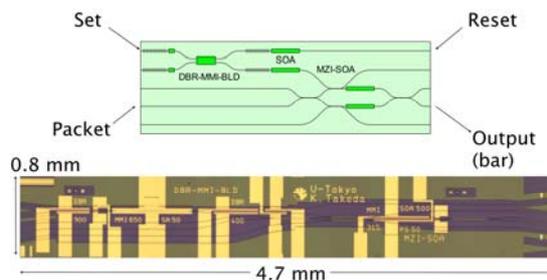


図13 DBR-MMI-BLD全光フリップフロップとMZI-SOA全光ゲートの集積化チップ

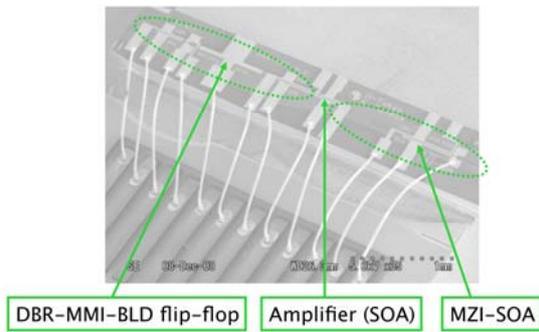


図 14 全光フリップフロップと全光ゲート集積化チップの実装後顕微鏡写真

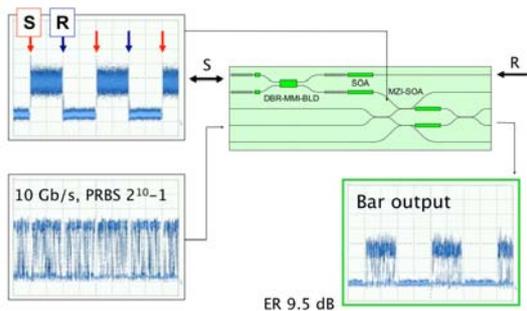


図 15 集積チップによる 40Gbps 全光パケットスイッチング -ラベル及びペイロード波形

有しているプロセス技術を駆使して、(2)に述べた DBR-MMI-BLD 型の全光フリップフロップと、半導体光増幅器 (SOA) を光非線型媒質に用いた MZI 型全光論理ゲートをモノリシック集積化したワンチップ全光パケット処理回路を試作した (図 13, 14)。

動作実証実験では、光ヘッダ情報を全光フリップフロップに一時保存し、その出力によって全光ゲートを駆動することで、10Gbps×4 波長 (=40Gbps) の大容量 WDM 光パケット信号 (ペイロード) を、電気信号に変換することなく転送することに成功した (図 15)。その際のペイロードのアイダイアグラムとビットエラーレート (BER) の測定結果を図 16 に示す。良好な伝送特性の得られていることがわかる。

以上述べた (1)~(6) の研究成果は、いずれも世界最先端のオリジナリティーの高いものであって、国際学会を通じて高く評価されている。本研究の成果は、光集積回路の集積規模として見ても、図 17 に示すように世界トップレベルにあり、総じて、幸いにも所期の目標が達成されたものと考えている。

### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

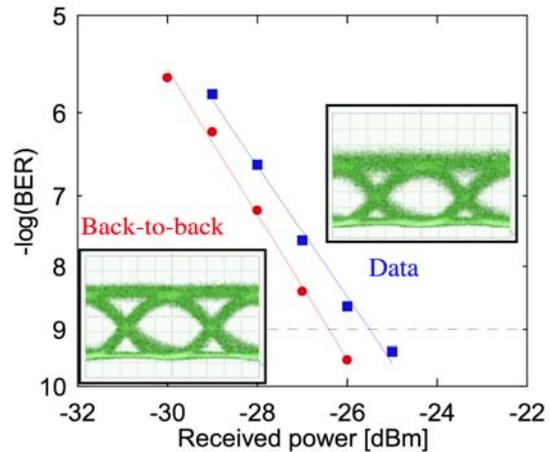


図 16 集積チップによる 40Gbps 全光パケットスイッチング -アイダイアグラムと BER

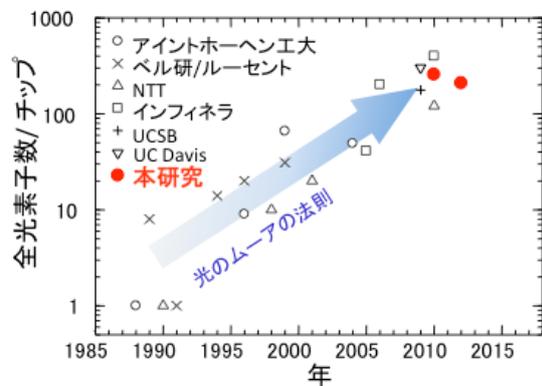


図 17 チップ当りの光素子集積数の推移と本研究の成果

[雑誌論文] (計 45 件)

- ① Ibrahim Murat Soganci, Takuo Tanemura, and Yoshiaki Nakano, "Integrated phased-array switches for large-scale photonic routing on chip", *Laser & Photonics Reviews* (Review Paper), vol. 6, pp.549-563 (2012)
- ② Takuo Tanemura, Ibrahim Murat Soganci, Tomofumi Oyama, Takaharu Ohyama, Shinji Mino, Kevin Williams, Nicola Calabretta, Harmen J. S. Dorren, and Yoshiaki Nakano, "Large-capacity compact optical buffer based on InP integrated phased-array switch and coiled fiber delay lines", *Journal of Lightwave Technology*, vol. 29, no. 4, pp. 396-402, February 15, (2011)
- ③ Myung-Joon Kwack, Takuo Tanemura, Akio Higo, and Yoshiaki Nakano, "Monolithic InP strictly non-blocking 8×8 switch for high-speed WDM optical interconnection", *OSA Optics Express*, vol. 20, no. 27, pp. 28734-28741 (2012)

[学会発表] (計 113 件)

- ① Yoshiaki Nakano, "(Invited Talk) Monolithic and hybrid integrated photonic devices and circuits for optical switching and interconnect", Frontiers in Optics 2012 (the 96th OSA Annual Meeting) and Laser Science XXVIII (the 28th APS/DLS Annual Meeting), FW4E.4, Rochester, New York, October 14-18 (2012)
- ② Koji Takeda, Mitsuru Takenaka, Takuo Tanemura, Masaru Zaito, and Yoshiaki Nakano, "Single-chip all-optical packet processor based on all-optical flip-flop monolithically integrated with MZI-SOA switch", Technical Digest CD, Conference on Optical Fiber Communication (OFC/NFOEC 2010), OThS2, pp. 1-3, San Diego, California, March 21-25 (2010)
- ③ Yoshiaki Nakano and Takuo Tanemura, "(Invited Talk) Progress of InP monolithically integrated photonic circuits for switching and digital processing", Technical Digest, the 17th OptoElectronics and Communications Conference (OECC 2012), 4D3-1, pp. 230-231, Busan, Korea, July 4 (2012)

[産業財産権]

○出願状況 (計 3 件)

名称：光偏波回転素子および光集積回路並びに光集積回路の製造方法

発明者：種村拓夫，中野義昭

権利者：東京大学

種類：特許権

番号：特願 2009-210280 号，特開 2011-059474 号

出願年月日：2009 年 9 月 11 日

国内外の別：国内

名称：光スイッチ

発明者：種村拓夫，中野義昭，美野真司，大山貴晴

権利者：東京大学

種類：特許権

番号：特願 2010-230716 号

出願年月日：2010 年 10 月 13 日

国内外の別：国内

名称：可変光バッファ回路および回路装置

発明者：橋詰泰彰，美野真司，中野義昭，種村拓夫

権利者：東京大学

種類：特許権

番号：特願 2011-130035 号

出願年月日：2011 年 6 月 1 日

国内外の別：国内

[その他]

ホームページ等

<http://www.ee.t.u-tokyo.ac.jp/~nakano/lab/publications/index.html>

6. 研究組織

(1) 研究代表者

中野 義昭 (NAKANO YOSHIAKI)

東京大学・先端科学技術研究センター・教授

研究者番号：50183885

(2) 研究分担者

杉山 正和 (SUGIYAMA MASAKAZU)

東京大学・工学系研究科・准教授

研究者番号：90323534

種村 拓夫 (TANEMURA TAKUO)

東京大学・工学系研究科・准教授

研究者番号：90447425

肥後 昭男 (HIGO AKIO)

東北大学・原子分子材料科学高等研究機構・助教

研究者番号：60451895

久保田 雅則 (KUBOTA MASANORI)

東京大学・工学系研究科・助教

研究者番号：80447424