

科学研究費助成事業（科学研究費補助金）研究成果報告書

平成24年5月31日現在

機関番号：12612

研究種目：基盤研究(B)

研究期間：2008～2011

課題番号：20360137

研究課題名（和文） SiO₂ ナノ粉末の真空蒸着による高品位酸化膜の低温作製とフレキシブル基板上の IC研究課題名（英文） Fabrication of high-quality gate oxide at low temperature by evaporation of SiO₂ nanopowder for flexible ICs

研究代表者

野崎 真次 (NOZAKI SHINJI)

電気通信大学・情報理工学研究科・教授

研究者番号：20237837

研究成果の概要（和文）：

本研究では、200℃以下でシリコン上に高品位酸化膜を作製することを目的とする。SiO₂ ナノ粉末の真空蒸着、紫外光照射による 200℃での水蒸気を使った光酸化、アルミニウム電極形成後 200℃でのフォーミングガス雰囲気中でのアニールによりフラットバンド電圧シフトの小さい、界面準位密度 $4.4 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$ と十分低い MOSFET のゲート酸化膜として適当な高品位シリコン酸化膜の作製に成功した。

研究成果の概要（英文）：

The objective of the project is to deposit or grow the high-quality gate oxide for Si MOSFETs at temperatures of 200 °C or lower. The process consisting of vacuum evaporation of SiO₂ nanopowder, UV steam oxidation at 200 °C and post metallization anneal in forming gas at 200 °C has been successfully established to make the high-quality gate oxide with an interface state density of $4.4 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2008年度	5,700,000	1,710,000	7,410,000
2009年度	5,600,000	1,680,000	7,280,000
2010年度	1,400,000	420,000	1,820,000
2011年度	1,500,000	450,000	1,950,000
年度			
総計	14,200,000	4,260,000	18,460,000

研究分野：工学

科研費の分科・細目：電気電子工学・電子・電気材料工学

キーワード：シリコン、低温酸化膜、界面準位、フレキシブル基板、ゲート酸化膜、光酸化、真空蒸着、ナノ粉末

1. 研究開始当初の背景

最近ではデバイスの高集積化や微細化に伴うプロセスの低温化だけでなく、フレキシブル基板上に作製される TFT やナノ材料あるいは有機・生体材料を融合したデバイスなどの作製において、シリコン酸化膜の低温形成が必要不可欠になっており、高品位酸化膜の低温形成は重要な問題として位

置つけられている。高品位シリコン酸化膜をあらゆるデバイスにおいて低温形成できる技術の確立は電子産業界での画期的なブレークスルーとなる。これまでに低温での高品位シリコン酸化膜の形成方法として、PECVD やオゾンによる熱酸化あるいは photo-CVD などの方法が研究されているが、その品質を落とさず作製温度を 500℃以下

に下げるのは現状では困難である。様々なシリコン酸化膜の形成方法のなかで真空蒸着は他の方法に比べて多くの利点がある。そのひとつが基板の材質や形に制限を受けないために広い範囲にわたった応用が可能であり、蒸着中の基板温度があまり上昇しないということである。したがって高温プロセスに耐えることができないデリケートなフレキシブル基板にも容易に膜形成が可能である。

2. 研究の目的

本研究では、SiO₂ ナノ粉末の真空蒸着、光酸化により 200℃以下の低温で作製したゲート酸化膜を有する MOS キャパシタを作製し、フレキシブル基板上的高性能 MOSFET 実現の可能性を検証する。最も注目されている次世代エレクトロニクスの一つであるフレキシブル基板上の集積回路の実現に不可欠な高品位酸化膜の低温作製技術を真空蒸着法により確立する本研究は、SiO₂ ナノ粒子の特異な材料特性（ナノサイズであること、Si-Si(0)結合が弱いこと）に着目した独創的な研究であり、SiO₂ ナノ粉末の蒸着によるシリコン酸化膜作製プロセスの低温化、MOS キャパシタの評価法の確立、フレキシブル基板上的高品位 MOS キャパシタの作製による高性能 MOSFET 実現の可能性の検証の3項目より構成される。

3. 研究の方法

(1)2008 年度

SiO₂ ナノ粉末真空蒸着装置の改良を行い、酸化膜全体の絶縁性を高め、界面準位密度を下げるために、酸化膜の堆積、UV 酸化、酸化膜の堆積・・・と繰り返すことを試みる。装置の改良では、酸化膜堆積中に UV 照射ができるように、UV 光源を装置に取り付け、基板温度を 200℃まで上昇できる基板加熱機構を既存の SiO₂ 蒸着装置に付加する。これらの基板加熱および UV 酸化機構の設計を野崎と小野で相談しながら行い、SiO₂ 蒸着装置を作製した真空会社にその作製を依頼する。

(2)2009 年度

前年度コンタミの原因となったと思われる加熱ヒーターを含む SiO₂ ナノ粉末真空蒸着装置の改良を行い、酸化膜堆積前後の UV 照射条件（時間、雰囲気ガス、基板温度）の最適化を行い、酸化膜全体の絶縁性を高め、MOS 界面準位密度を低減させる。野崎は、MOS 容量の時間変化を測定するために、C-t の自動測定ができるようにする。さらに C-t 測定を 77K から 800K まで温度を変えて行えるようにし、最終的には C-t 測定を Deep Level Transient Spectroscopy DLTS に発展させ、

界面欠陥の詳細なる解析を行う。

(3)2010 年度

酸素雰囲気中の光照射により清浄表面に現れたシリコン原子の未結合手を酸素原子で終端化することを試みる。これにより、UV 光照射によりシリコン基板と酸化膜界面の原子レベルでの結合を強くすることができるかと期待される。本研究では、堆積しながら光照射が出来る装置を開発したので、本年度は、堆積、光照射を繰り返し、堆積された酸化膜全体の酸化度を高め、熱に代わるエネルギー供給源として、UV 光を活用し、室温での高品位酸化膜の作製をめざす。

電気的評価としては、高周波 C-V、I-V の他、quasi-static C-V や前年度に Labview によりキャパシタンスメータ、パルス発生器から組み上げた温度可変 C-t 装置を活用し、界面準位密度を測定する。

以上より、本年度は、界面準位密度が $1.0 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$ またはそれ以下の高品位酸化膜を室温で作製し、本研究の目的の一つである単結晶 Si 上の高品位酸化膜の作製を達成する。

(4)2011 年度

光照射装置の紫外光の光源であるランプの種類を変え、波長を若干長めにし、分解を抑制するようにする。これにより、MOS 界面は真空紫外光照射により界面準位密度を低減させ、堆積膜は UV 光照射により絶縁性を高めることが可能になると期待される。

電気的評価としては、高周波 C-V、I-V の他、quasi-static C-V や C-t 装置を活用し、界面準位密度を測定する。温度を低温から高温まで変化させることによりバンドギャップ内の幅広いエネルギー範囲での界面準位密度を解析する。また、現在別の研究テーマで共同研究を行っている英国マンチェスター大学に行き、界面準位密度の測定にラプラス変換 DLTS が有効であることを示した Peaker 教授の研究室を訪問し、試料の測定を行い、quasi-static C-V 法や C-t 法の測定結果と比較検討する。これにより、最も有効な界面準位密度の評価方法を確立する。

4. 研究成果

(1)高品位シリコン酸化膜の低温作製

図 1 の手順で作製した試料の電気特性を図 3, 4 に示す。(a)に対し、(b)の試料の C-V 特性は理想とする熱酸化膜のものに近づいた。また界面準位密度は $2.1 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ から $6.2 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$ へと半減される結果を得た。

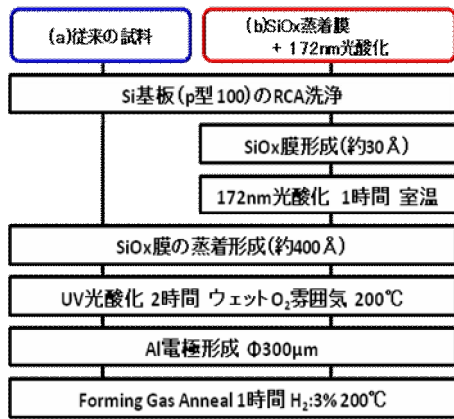


図1 試料作製手順

界面準位密度が半減した理由は、Si 表面に良質な SiO_x 膜が形成された為であると考えられる。172nm UV 光の酸化力を調べる為、同様の条件で真空紫外光 (VUV) 172nm 光酸化を施した SiO_x 膜の XPS スペクトルを調べた。その結果、172nm 光酸化の前後で X 値 ($X \leq 2$) が 1.31 から 1.75 に向上し、欠陥 (Si-O-Si 結合でないもの) の割合が 34.6% から 12.5% に減少した。このことから、172nm 光酸化によって界面準位密度が減少したと言える。

しかし、界面準位密度 (D_{it}) が従来の $2.1 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ から $6.2 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$ に半減されたが、絶縁性の低下やフラットバンドシフト (ΔV_{FB}) が大きい (-2.5V) という結果が得られた。この ΔV_{FB} は VUV による影響であるかを調べることになった。

まず、VUV 光を SiO 粉末の真空蒸着、UV 光酸化により作製した酸化膜および熱酸化膜に照射し、その影響を C-V 特性により評価したところ、VUV 光酸化すると SiO_x 膜の D_{it} の増加、 V_{FB} の負方向へのシフトやヒステリシスの増大が見られた。熱酸化膜についても同じ傾向の結果を得たが、影響が小さいことが分かった。

熱酸化膜のバンドギャップ (E_g) は 8.9eV とされている。酸化膜に電子正孔対を生成するのに $h\nu > E_g$ が必要とする。¹⁾ 本研究で低温で作製される SiO_x 膜は酸化度が低いため E_g は $h\nu$ より小さいと考えられる。よって、VUV 光に照射すると、電子正孔対ができ移動度の高い電子はすぐ界面から遠くまでドリフトできるが、比較的移動度の低い正孔が酸化膜の欠陥にトラップされてしまう。また、熱酸化膜に比べて SiO_x 膜中に存在する欠陥が多い為、より多くの正孔が捕獲できると考えられる。従って、熱酸化膜よりも SiO_x 膜のほうが VUV による悪影響が大きい。

界面準位密度は低減するかもしれないが、VUV の酸化膜への直接照射は避けるべきであることがわかった。また、VUV 光は SiO_x 膜の表面から数 nm しか酸化できない為、形成す

る 30nm の SiO_x 膜全体の酸化度を向上することができない。したがって、より酸化種を拡散させ、UV 光酸化プロセスを促進することを試みた。

バブラーから供給する水蒸気の温度を基板に到達するまでにできるだけ下げないように、ガス導入配管やチャンバーを加熱し、高い濃度の水蒸気が基板に到達するようにした。この結果、FT-IR スペクトルの Si-O-Si のストレッチングモードのピークが従来の 1055cm^{-1} から 1065cm^{-1} へと熱酸化膜の 1076cm^{-1} という値に近づいた。この値は SiO_x の x 値に換算すると、約 $x=1.8$ で、酸化度の高い低温シリコン酸化膜を作製することができた。

電気的特性も水蒸気濃度の増加により ΔV_{FB} も約 1.5V 低減され、図2に示すように D_{it} が $1.7 \times 10^{12} \text{cm}^{-2} \text{eV}^{-1}$ から $4.4 \times 10^{11} \text{cm}^{-2} \text{eV}^{-1}$ に大幅に改善された。

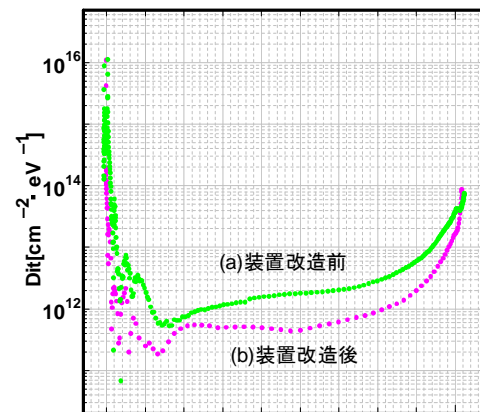


図2 水蒸気濃度の高濃度化による界面準位密度の低減

(2) C-t 法による界面準位密度の測定

界面準位密度の測定は Quasi-static CV 法が一般に用いられるが、この方法は試料に高い絶縁性を要求するため、低温で作製した絶縁膜の界面準位密度を正確に測定できない場合がある。従って、本研究ではステップ電圧を印加した際のキャパシタンスの過渡応答より界面準位密度を導出する C-t 法により低温作製酸化膜の界面準位密度の評価を行った。

C-t法は、MOS-Cにステップ電圧を印加し、深い空乏に入った後、反転層が形成され定常状態 C_{inv} になるまでのキャパシタンスの過渡応答から得られる C-t 特性を Zernst plot の式

$$-\frac{d}{dt} \left(\frac{C_0}{C} \right)^2 = 2 \frac{n_i}{N_D} \left[\frac{C_0}{C_F} \frac{(C_F/C - 1)}{\tau_g} + \frac{K_{ox} s_0}{K_s d} \right] \quad (1)$$

(1) より、縦軸に $-d(C_{ox}/C)^2/dt$ 、横軸に $(C_{inv}/C-1)$ をとることで、その傾きからキャリ

ア生成寿命 $\tau_{g,eff}$ を、切片から表面再結合速度 $s_{g,eff}$ を求めることができる。また、表面再結合速度と界面準位密度の関係式

$$S_{g,eff} = \sigma v_{th} D_{it} \quad (2)$$

から界面準位密度を算出することができる。ここで、 σv_{th} はキャリア捕獲断面積と熱速度の積である。

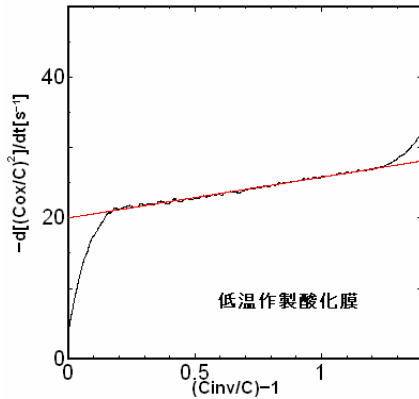


図3 低温酸化膜のZerst plot

図3から得られた低温酸化膜と熱酸化膜 (Zerst plot は示していない) 生成寿命と表面再結合速度を表1に示す。

表1 低温酸化膜、熱酸化膜のC-t測定結果から得られた生成寿命と表面再結合速度

	$\tau_{g,eff}$ [μs]	$s_{g,eff}$ [cm/s]
低温作製酸化膜	8.72	20.5
熱酸化膜	135	0.63

ここで、quasi-static CV から求められた界面準位密度はミッドギャップ近辺の1点の値であるのに対し、C-t法から得られる界面準位密度はSiのバンドギャップ幅全体の界面を測定したものの値であるので、quasi-static CV から得られた界面準位密度の値にSiのバンドギャップ幅である1.12eVをかけた結果がC-t法から得られる界面準位密度であると仮定することで、式(2)からキャリア捕獲断面積と熱速度の積を表のように求めることができる。

表2 表1から計算された表面再結合速度とquasi-static測定から得られた界面準位密度から求められた捕獲断面積と熱速度の積

	界面準位密度 [cm ⁻²]	σv_{th} [cm ³ /s]
低温作製酸化膜	5.3×10^{11}	3.9×10^{-11}
熱酸化膜	4.8×10^{10}	1.3×10^{-11}

今後は、絶縁性が悪く quasi-static 測定ができない場合は、この表の値を用いて C-t 測定結果より界面準位密度を推定することができるようになる。

5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計3件)

①Shijun Yu, Jae Sung Lee, Shinji Nozaki, Junghyun Cho, “Microstructure developments of F-doped SiO₂ thin films prepared by liquid phase deposition,” Thin Solid Films 520, 査読有, pp. 1718 - 1723 (2012).

(doi:10.1016/j.tsf2011.08.039)

②S. Nozaki, S. Kimura, A. Koizumi, H. Ono and K. Uchida, “High-quality oxide formed by evaporation of SiO nanopowder: Application to MOSFET’s on plastic substrates and GaN epilayers,” Materials Science in Semiconductor Processing 11, 査読有, pp. 384 - 389 (2009).

(doi:10.1016/j.mssp.2008.11.005)

③S. Nozaki, C. Y. Chen, S. Kimura, H. Ono, and K. Uchida, “Photoluminescence of Si nanocrystals formed by the photosynthesis,” Thin Solid Films 517, 査読有, pp. 50~54 (2008).

(doi:10.1016/j.tsf2008.08.083)

[学会発表] (計10件)

①野崎真次、「XPSによる低温シリコン酸化膜の評価—フレキシブル基板上の集積回路をめざして」、日本電子 EPMA・表面分析ユーザーミーティング 2011、2011年10月7日、東京大学武田先端知ビル。

②張 東元、小泉 淳、内田和男、Ramakrishnan Veerabahu、野崎真次、「UV酸化による半導体ニッケル酸化物の作製」、第72回応用物理学会学術講演会、2011年9月1日、山形大学。

③張 東元、小泉 淳、小野 洋、内田和男、野崎真次、「UV酸化による半導体ニッケル酸化物の作製」、電気通信大学・東京農工大学第8回合同シンポジウム、2011年12月10日、東京農工大学。

④野崎真次、「フレキシブル基板、化合物半導体基板上の MOSFET 作製用酸化シリコンナノ粒子：真空蒸着と光酸化による高品位酸化膜の作製」、ケースレー・シンポジウム 2010、2010年7月23日、ホテルインターコンチネンタル東京ベイ。

⑤山崎政宏、小泉 淳、小野 洋、内田和男、野崎真次、「真空紫外光照射による Si/SiO₂

界面構造の改質」、第 71 回応用物理学会学術講演会、2010 年 9 月 16 日、長崎大学。

- ⑥杉本真矩、小泉 淳、小野 洋、内田和男、野崎真次、「SiO ナノ粉末への光照射による Si ナノクリスタルの形成機構」、第 30 回表面科学学術講演会、2010 年 11 月 5 日、大阪大学。
- ⑦杉本真矩、小泉 淳、小野 洋、内田和男、野崎真次、「SiO ナノ粒子への光照射によるシリコンナノ結晶の形成機構」、電気通信大学・東京農工大学第 6 回合同シンポジウム、2009 年 12 月 5 日、東京農工大学。
- ⑧高井伸彰、小池俊平、小野 洋、内田和男、野崎真次、「C-t 法による低温酸化膜 MOS キャパシタの電気的特性評価」、電子情報通信学会東京支部学生会講演論文集、2010 年 3 月 13 日、東京電機大学。
- ⑨S. Nozaki, S. Kimura, A. Koizumi, H. Ono and K. Uchida, “High-quality oxide formed by evaporation of SiO nanopowder: Application to MOSFET’s on plastic substrates and GaN epilayers,” The E-MRS 2008 Spring Meeting, Symposium J, 2008 年 5 月 30 日, Strasbourg, France.
- ⑩李 宰盛、野崎真次、小泉 淳、内田和男、小野 洋、「SiO 粉末への光照射による Si ナノ結晶の形成」、第 69 回応用物理学会学術講演会、2008 年 9 月 3 日、中部大学。

[その他]

ホームページ等

<http://www.w3-4f5f.ee.uec.ac.jp>

6. 研究組織

(1) 研究代表者

野崎 真次 (NOZAKI SHINJI)

電気通信大学・大学院情報理工学研究科・教授

研究者番号：20237837

(2) 研究分担者

小野 洋 (ONO HIROSHI)

電気通信大学・大学院情報理工学研究科・助教

研究者番号：00134867

(3) 連携研究者

なし