

機関番号：12608

研究種目：基盤研究（C）

研究期間：2008～2010

課題番号：20500006

研究課題名（和文） ナノ回路設計のためのグラフの理論とアルゴリズムに関する研究

研究課題名（英文） Study of Graphs and Algorithms for Design of Nano-Circuits

研究代表者

上野 修一 (UENO SHUICHI)

東京工業大学・大学院理工学研究科・教授

研究者番号：30151814

研究成果の概要（和文）：

直交半直線交差グラフ（平面上の水平あるいは垂直な半直線の集合を点集合とする交差グラフ）という新しいグラフのクラスを提案して、その離散構造を解明しました。この直交半直線交差グラフの理論に基づいて、次世代集積回路の革新的な技術として注目を集めているナノ回路の耐故障設計において重要な役割を果たす「直交半直線交差グラフの部分グラフ同型問題」とその特別な場合である「直交半直線交差グラフの均衡完全2部部分グラフ問題」に対して、前者はNP困難と呼ばれる難しい問題であるが、後者は多項式時間のアルゴリズムで効率的に解ける易しい問題であることを明らかにしました。

研究成果の概要（英文）：

We proposed the orthogonal ray graph which is an intersection graph of a set of horizontal and vertical rays (half-lines), and showed some characterizations of orthogonal ray graphs. Based on the theory of orthogonal ray graphs, we showed that the subgraph isomorphism problem is NP-hard and thus intractable for orthogonal ray graphs, while the balanced complete bipartite subgraph problem can be solved in polynomial time and thus tractable for orthogonal ray graphs. The problems play important role in the defect-tolerant design of nano-circuits.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2008年度	1,300,000	390,000	1,690,000
2009年度	1,300,000	390,000	1,690,000
2010年度	900,000	270,000	1,170,000
年度			
年度			
総計	3,500,000	1,050,000	4,550,000

研究分野：総合領域

科研費の分科・細目：情報学・情報学基礎

キーワード：アルゴリズム, グラフ, ナノ回路

## 1. 研究開始当初の背景

(1) 集合の族を点集合とし、2つの集合の共通部分が非空であるときに対応する2点を辺で結んで得られるグラフを交差グラフと呼びます。平面上の水平あるいは垂直な直線分の集合の交差グラフ（格子交差グラフ）に関しては四半世紀ほど前から活発に研究されています。特に、格子交差グラフは2部グラフであること、任意の平面的2部グラフは格子グラフであること及び・格子交差グラフの判定問題はNP完全であることなどがよく知られています。

(2) 現在の CMOS 技術に基づく大規模集積回路は近い将来に物理的な限界を迎えるといわれており、それに代わる画期的な技術としてカーボンナノチューブなどのナノ技術に基づいた大規模ナノ回路が注目を集めています。特に、単純で規則的な構造のナノクロスバー技術は有望な実現可能候補と考えられており、この技術に基づいた PLA (Programmable Logic Arrays) によりナノ回路を実現する研究が活発に行われています。しかしながら、ナノ PLA は製造時の欠陥の比率が大きいことが知られており、欠陥を前提とした論理合成手法が必要になります。このナノ PLA の耐欠陥設計問題は「2部グラフの部分グラフ同型問題」あるいは「2部グラフの均衡完全2部部分グラフ問題」として定式化されていますが、これらの問題がNP困難であることから、これらの問題を解く効率的なアルゴリズムは知られていません。

## 2. 研究の目的

本研究で初めて提案する直交半直線交差グラフは、平面上の水平あるいは垂直な半直線の集合を点集合とする交差グラフですが、よく知られている格子交差グラフの特別な場合であることが分かります。

本研究では、ナノ PLA の正常な水平配線と垂直配線の電氣的接続関係を表現する2部グラフは直交半直線交差グラフであることに着目しました。これは、正常な配線は PLA の外部から制御されるために平面上の半直線に対応していなければならないことに由来しています。このような新しい観点からは、ナノ PLA の耐欠陥設計問題を解決できる可能性が見えてきます。

本研究では、直交半直線交差グラフの理論を応用してナノ PLA の耐欠陥設計に関する基本的な問題である「直交半直線交差グラフの部分グラフ同型問題」と「直交半直線交差グラフの均衡完全2部部分グラフ問題」に対する実用的なアルゴリズムを設計することを目的とします。

## 3. 研究の方法

まず、直交半直線交差グラフの離散構造を明らかにして直交半直線交差グラフの理論を構築します。

次に、この理論に基づいて「直交半直線交差グラフの部分グラフ同型問題」と「直交半直線交差グラフの均衡完全2部部分グラフ問題」の計算複雑度を明らかにします。

更に、これらの問題に対する実用的なアルゴリズムを設計します。

## 4. 研究成果

(1) 直交半直線交差グラフに対しては、閉路及び禁止部分構造に関する必要条件を発見しましたが、完全な特徴付けは未解決です。

一方、直交半直線交差グラフの特別な場合である直交2方向半直線交差グラフに対しては様々な特徴付けを発見しました。すなわち、隣接行列の禁止部分行列による特徴付け、点集合の順序付け(弱順序)による特徴付け、円弧グラフによる特徴付け及び禁止部分グラフによる特徴付けなどです。

特に、直交2方向半直線交差木はただ1つの禁止部分木により特徴付けられることを明らかにしています。

次に、円弧グラフによる特徴付けから、直交2方向半直線交差グラフの認識問題と同型問題が多項式時間で解けることを明らかにしました。

また、これらの特徴付けを用いて、2値行列がある禁止部分行列を含むか否かを判定する問題も多項式時間で解けることを示しました。この問題の計算複雑度の解明は長い間懸案となっていたものです。

更に、格子交差グラフの階層構造を明らかにしております。すなわち、直交半直線交差グラフは単位格子交差グラフの特別な場合であること、及び区間2部グラフ、凸2部グラフ、2部置換グラフなどは直交2方向半直線交差グラフの特別な場合であることなどを示しました。

以上の直交半直線交差グラフの理論構築に関する成果は雑誌論文(2)で発表しております。

(2) ナノ PLA の耐欠陥設計において重要な役割を果たす「直交半直線交差グラフの部分グラフ同型問題」はNP困難であることを明らかにしました。この証明には直交2方向半直線交差木の禁止部分木による特徴付けが重要な役割を果たしています。実用的な部分グラフ同型判定アルゴリズムの設計は今後の

課題です。

一方、同じくナノPLAの耐久設計において重要な役割を果たす「直交半直線交差グラフの均衡完全2部部分グラフ問題」は驚くべきことに多項式時間で解けることを明らかにしました。実際、 $O(n^3)$ 時間のアルゴリズムを設計していますが、更なる高速化は今後の課題です。ここで、 $n$ は直交半直線交差グラフの点数です。

以上のナノPLAの耐久設計問題の計算複雑度に関する成果は雑誌論文(1)で発表しております。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計5件)

- (1) A. M. S. Shrestha, A. Takaoka, S. Tayu, S. Ueno;  
On Two Problems of Nano-PLA Design;  
IEICE Trans. on Information and Systems, Vol. E94-D, pp. 35-41, 2011; 査読有.
  - (2) A. M. S. Shrestha, S. Tayu, S. Ueno;  
On Orthogonal Ray Graphs;  
Discrete Applied Mathematics, Vol. 158, pp. 1650 -1659, 2010; 査読有.
  - (3) S. Tayu, K. Nomura, S. Ueno;  
On the Two-Dimensional Orthogonal Drawing of Series-Parallel Graphs;  
Discrete Applied Mathematics, Vol. 157, pp. 1885 -1895, 2009; 査読有.
  - (4) S. Tayu, S. Ito, S. Ueno;  
On Fault Testing for Reversible Circuits;  
IEICE Trans. on Information and Systems, Vol. E91-D, pp. 2770-2775, 2008; 査読有.
  - (5) S. Tayu, T. G. Al-Mutairi, S. Ueno;  
Cost-Constrained Minimum-Delay Multicasting;  
Journal of Interconnection Networks, Vol. 9, pp. 141-155, 2008; 査読有.
- [学会発表] (計30件)
- (1) T. Yamada, S. Tayu, S. Ueno;  
On Efficient Universal Quantum Circuits;  
電子情報通信学会総合大会;  
2011年3月15日, 東京都世田谷区.
  - (2) S. Tayu, M. Arai, S. Ueno;  
On the Energy-Aware Mapping for NoCs;  
International Conference on Information and Communication Technology for Embedded Systems;  
2011年1月29日, Pattaya, Thailand.
  - (3) M. Arai, S. Tayu, S. Ueno;  
On the Energy-Aware Mapping for NoCs;  
電子情報通信学会回路とシステム研究会;  
2011年1月26日, 熊本県熊本市.
  - (4) A. M. S. Shrestha, S. Tayu, S. Ueno;  
Bandwidth of Convex Bipartite Graphs and Related Graph Classes;  
情報処理学会アルゴリズム研究会;  
2010年11月19日, 大阪府大阪市.
  - (5) S. Tayu, S. Ueno;  
On the Complexity of Three-Dimensional Orthogonal Face Routing;  
電子情報通信学会回路とシステム研究会;  
2010年11月18日, 大阪府大阪市.
  - (6) S. Tayu, S. Ueno;  
On the Complexity of Three-Dimensional Orthogonal Face Routing;  
電子情報通信学会ソサイエティ大会;  
2010年9月14日, 大阪府堺市.
  - (7) A. M. S. Shrestha, S. Tayu, S. Ueno;  
Bandwidth of Convex Bipartite Graphs;  
電子情報通信学会ソサイエティ大会;  
2010年9月14日, 大阪府堺市.
  - (8) S. Tayu, S. Fukuyama, S. Ueno;  
Universal Test Sets for Reversible Circuits;  
The 16<sup>th</sup> Annual International Computing and Combinatorics Conference;  
2010年7月19日, Nha Trang, Vietnam.
  - (9) A. M. S. Shrestha, S. Tayu, S. Ueno;  
On Two-Directional Orthogonal Ray Graphs;  
IEEE International Symposium on Circuits and Systems;  
2010年6月1日, Paris, France.
  - (10) S. Tayu, S. Ueno;  
A Note on Fault Testing for Reversible Circuits;  
電子情報通信学会総合大会;  
2010年3月17日, 宮城県仙台市.
  - (11) T. Fukushima, S. Tayu, S. Ueno;  
On the Three-Dimensional Orthogonal Face Routing;  
電子情報通信学会総合大会;  
2010年3月17日, 宮城県仙台市.
  - (12) J. Tomiyama, S. Tayu, S. Ueno;  
On the Three-Dimensional Single-Active-Layer Routing with Dual Channels;  
電子情報通信学会総合大会;  
2010年3月17日, 宮城県仙台市.
  - (13) A. M. S. Shrestha, S. Tayu, S. Ueno;

- A Necessary Condition for Orthogonal Ray Graphs;  
電子情報通信学会総合大会;  
2010年3月17日, 宮城県仙台市.
- (14) A. Takaoka, A. M. S. Shrestha, S. Tayu, S. Ueno;  
A Note on a Problem of Nano-PLA Design;  
電子情報通信学会総合大会;  
2010年3月17日, 宮城県仙台市.
- (15) Y. Ito, S. Ueno;  
A Note on Universally Ideal Secret-Sharing Schemes;  
電子情報通信学会総合大会;  
2010年3月16日, 宮城県仙台市.
- (16) S. Tayu, S. Fukuyama, S. Ueno;  
Universal Test Sets for Reversible Circuits;  
電子情報通信学会回路とシステム研究会;  
2009年11月27日, 愛知県名古屋市.
- (17) A. M. S. Shrestha, S. Tayu, S. Ueno;  
On Two-Directional Orthogonal Ray Graphs;  
情報処理学会アルゴリズム研究会;  
2009年11月27日, 愛知県名古屋市.
- (18) A. M. S. Shrestha, S. Tayu, S. Ueno;  
On Two-Directional Orthogonal Ray Graphs;  
The 7<sup>th</sup> Japan Conference on Computational Geometry and Graphs;  
2009年11月12日, 石川県金沢市.
- (19) A. M. S. Shrestha, S. Tayu, S. Ueno;  
Characterization of Two-Directional Orthogonal Ray Graphs;  
電子情報通信学会ソサイエティ大会;  
2009年9月15日, 新潟県新潟市.
- (20) S. Tayu, S. Ueno;  
Universal Test Set for Reversible Circuits;  
電子情報通信学会ソサイエティ大会;  
2009年9月15日, 新潟県新潟市.
- (21) A. M. S. Shrestha, S. Tayu, S. Ueno;  
Orthogonal Ray Graphs and Nano-PLA Design;  
IEEE International Symposium on Circuits and Systems;  
2009年5月27日, Taipei, Taiwan.
- (22) S. Tayu, T. Oshima, S. Ueno;  
On the Three-Dimensional Orthogonal Drawing of Outerplanar Graphs;  
IEEE International Symposium on Circuits and Systems;  
2009年5月25日, Taipei, Taiwan.
- (23) S. Fukuyama, S. Tayu, S. Ueno;  
Fault Testing for Linear Reversible Circuits;  
電子情報通信学会総合大会;  
2009年3月17日, 愛媛県松山市.
- (24) S. Ogata, S. Tayu, S. Ueno;  
Universal Reversible Circuits;  
電子情報通信学会総合大会;  
2009年3月17日, 愛媛県松山市.
- (25) A. M. S. Shrestha, S. Tayu, S. Ueno;  
A Note on Two Problems of Nano-PLA Design;  
電子情報通信学会回路とシステム研究会;  
2009年3月3日, 岐阜県岐阜市.
- (26) S. Tayu, S. Ueno;  
On the Three-Dimensional Single-Active-Layer Routing;  
電子情報通信学会回路とシステム研究会;  
2008年11月6日, 大阪府吹田市.
- (27) A. M. S. Shrestha, S. Tayu, S. Ueno;  
Orthogonal Ray Graphs and Nano-PLA Design;  
電子情報通信学会回路とシステム研究会;  
2008年11月6日, 大阪府吹田市.
- (28) S. Tayu, T. Oshima, S. Ueno;  
On the Three-Dimensional Drawing of Outerplanar Graphs;  
情報処理学会アルゴリズム研究会;  
2008年9月12日, 愛知県名古屋市.
- (29) A. M. S. Shrestha, Y. Kobayashi, S. Tayu, S. Ueno;  
On Orthogonal Ray Graphs;  
情報処理学会アルゴリズム研究会;  
2008年9月12日, 愛知県名古屋市.
- (30) S. Tayu, K. Nomura, S. Ueno;  
On the Three-Dimensional Orthogonal Drawing of Series-Parallel Graphs;  
IEEE International Symposium on Circuits and Systems;  
2008年5月19日, Seattle, U.S.A.

[その他]

ホームページ  
<http://www.lab.ss.titech.ac.jp/ueno/japanese/researchj.html>

## 6. 研究組織

### (1) 研究代表者

上野 修一 (UENO SHUICHI)  
東京工業大学・大学院理工学研究科・教授  
研究者番号: 30151814