

機関番号：53203

研究種目：基盤研究（C）

研究期間：2008～2010

課題番号：20500174

研究課題名（和文）視覚系の錯視発生機構に学ぶ合焦エッジ抽出機能をもつイメージセンサの開発

研究課題名（英文）Development of CMOS image sensor extracting focal edges modeling on visual illusions

研究代表者

塚田 章 (TSUKADA AKIRA)

富山高等専門学校・地域イノベーションセンター・教授

研究者番号：40236849

研究成果の概要（和文）：本研究は、研究代表者が解明した、錯視の一種であるマッハバンドの発生メカニズムの回路的な実現方法の検討を経て、そのメカニズムを統合したイメージセンサの実現を目的とした。本研究により、錯視発生メカニズムをデジタル信号処理システム（GPU）で実現した。本システムはいくつかの錯視を再現でき、合焦エッジの検出の可能性が見いだされた。また、錯視発生メカニズムを統合するイメージセンサの回路的実現方法の検討と実装を行った。

研究成果の概要（英文）：The purpose of this research is to realize an image sensor with a mechanism that generates Mach bands, one kind of visual illusion. Through this research, we composed the mechanism by digital signal processing system (Graphics Processing Unit). This system could simulate some brightness illusions and suggest the possibility of extracting focal edges. We also considered the implementation method of the illusion generating mechanism for a CMOS image sensor.

交付決定額

（金額単位：円）

	直接経費	間接経費	合計
2008年度	1,300,000	390,000	1,690,000
2009年度	1,100,000	330,000	1,430,000
2010年度	1,100,000	330,000	1,430,000
年度			
年度			
総計	3,500,000	1,050,000	4,550,000

研究分野：視覚情報処理

科研費の分科・細目：情報学・知覚情報処理・知能ロボティクス

キーワード：錯視、イメージセンサ、列並列処理、GPU

## 1. 研究開始当初の背景

映像システムにおいて画像入力機能を負担するイメージセンサは、生物における網膜に相当するが、網膜が単なる撮像のみならず、ノイズ除去やエッジ強調などの初期視覚処理と呼ばれる簡単な画像処理機能をもつことが知られている。古くからそのメカニズムを神経生理学的に解明し、またそれを電気回路として実装する試みや、それをイメージセンサに統合する、いわゆる Vision Chip に

関する研究が多く存在する。

その一方で、特にヒトなどの高等生物の視覚には、物理的に存在しない明るさや長さなどを知覚する錯視と呼ばれる現象が存在することが心理学的に知られており、それに対して神経生理学的な解明も試みられている。その結果、特に明暗領域の境界付近に知覚される明暗の帯（マッハバンド）の発生メカニズムに対しては、網膜状の神経回路網において興奮性信号を近傍の他の興奮性が抑制す

る側抑制と呼ばれるメカニズムが重要な役割を果たすことが明らかになっている。

このような錯視の発生メカニズムをイメージセンサに組み込むことは、見たものを忠実に記録することを目指すイメージセンサ本来の機能を拡張し、特に視野内の物体認識などの高度な視覚処理をイメージセンサに統合するために有用であることが期待されるが、そのようなアプローチの研究は存在しない。

## 2. 研究の目的

本研究は、研究代表者が解明した、錯視の一種であるマッハバンドの解明メカニズムに基づき、その発生メカニズムの回路的な実現方法の検討を経て、そのメカニズムを統合したイメージセンサの実現を目的とする。このようなマッハバンド発生メカニズムを統合するイメージセンサの応用例として合焦検出をとりあげ、そのメカニズムのパラメータと回路的実現性、および検出精度の検討を行う。

## 3. 研究の方法

本研究は、大きく分けて以下の2つのアプローチに沿って研究を進めた。

(1) 錯視発生メカニズムのデジタル信号処理でのリアルタイム処理システムの実現と評価

研究代表者が解明した錯視（マッハバンド）の発生メカニズムは、そのままでは計算量が極めて多いアルゴリズムであるため毎秒30枚程度のリアルタイム処理が困難である。そこで、このアルゴリズムの最適化と近似を行い、またそれを汎用の並列デジタル信号処理システム上で実行することで、錯視の発生現象をリアルタイムでの実行する映像システムの構築を行う。

(2) 錯視発生メカニズムを統合するイメージセンサの回路的実現方法の検討と実装

研究分担者がこれまでに行ってきた、イメージセンサへの画像処理回路の統合技術に基づき、錯視発生メカニズムのイメージセンサへの統合に適した処理回路のアーキテクチャを検討し、回路規模と回路構成から決まる実現可能解像度と処理速度の最適化をはかる。また実際のイメージセンサと要素回路の試作と評価を通して、その実現可能性を見極める。

## 4. 研究成果

(1) 錯視発生メカニズムのデジタル信号処理でのリアルタイム処理システムの実現

と評価

研究代表者が構築した明るさ錯視（マッハバンド）の発生メカニズムに基づき、それをリアルタイム処理することが可能なシステムの実現の検討を行った。このメカニズムのアルゴリズムの最適化・近似を行った結果、ある程度の並列処理を行うことでほぼリアルタイムな処理を実現可能であることが見積もられたため、以下の2つのアプローチによって、リアルタイム処理システムの構築を行った。

### ① GPUを用いたリアルタイム処理システム

近年性能向上が著しいグラフィック用LSIであるGPUがもつ高度な並列処理能力に着目し、これを並列情報処理システムとして用いる試みが開発され、種々の分野で使われ始めている。本研究ではこの手法に着目し、GPU(NVIDIA GeForce 8800, 開発環境 CUDA)を用いる並列処理システム上に錯視発生メカニズムのアルゴリズムを実装し、ビデオカメラとあわせたリアルタイム処理を実現した(図1)。

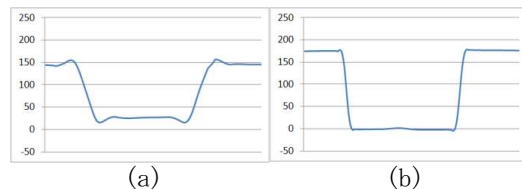
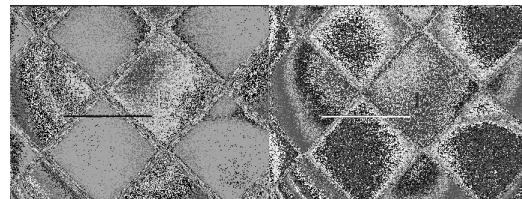


図1 マッハバンドの発生(a)とその消失(b)のシミュレーション結果

またこのシステムを用いて、カメラからの実画像に対して合焦エッジ検出実験を行った。その結果、カメラから50cmの所にピンポイントを合わせた状態で、対象となるエッジ画像の距離を変化させたときの、側抑制が起こっている点を特徴点として、その出現数を測定したところ、計算機シミュレーションと同様の結果が得られた。その結果からは、側抑制が行っている特徴点の出現率50%を閾値とした場合、おおよそ44cmから75cmの範囲にあるエッジが合焦していると判定できることが示された(図2)。ただしこの合焦範囲はレンズの被写界深度等にも依存するため、実際の視覚系における合焦特性と比較検討する必要がある。

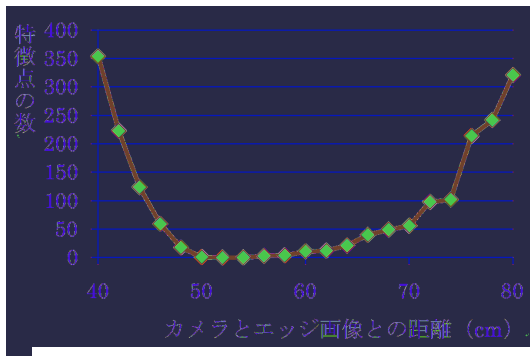


図2 合焦エッジ検出実験. 特徴点の数が少ないことと合焦が対応している.



図3 高速カメラとFPGAによるリアルタイム処理システム.

## ② 高速カメラとFPGAによるリアルタイム処理システム

高速カメラと汎用的な論理回路素子であるFPGAを組み合わせた、汎用的な画像処理システムを構築した(図3)。このFPGA上に、並列性を考慮した処理アルゴリズムを処理回路として実装することで、イメージセンサ上に統合される並列度の高い画像処理回路を忠実に模擬することができるため、その画像処理アルゴリズムや処理パラメータの検討を迅速かつ忠実にを行うことが可能となった。また毎秒210フレームまでの高速撮像が可能なカメラを用いているため、ビデオレート(毎秒30枚)を越える高速撮像とそのリアルタイム処理が可能となり、時間軸分解能がビデオレートにとどまらない生体の視覚系で起こる現象をより正確にとらえることが可能となる。

このシステムの動作検証のために、まずは研究分担者が他の関連研究で行っていたオプティカルフロー算出処理と視線検出処理をこのシステムに実装した。その結果、オプティカルフロー算出では $30 \times 480$ 画素、視線検出処理では $640 \times 480$ 画素での毎秒210フレームでの処理に成功した。このシステム上での本研究の対象である錯視発生メカニズムの実装は未実現であるが、処理アルゴリズムの最適化によって実現可能であると考えられるため、今後の課題としたい。

(2) 錯視発生メカニズムを統合するイメージセンサの回路的実現方法の検討と実装

研究代表者が構築した錯視発生メカニズムでは、入力画像信号に対して二次元回路網上に発生する電圧分布形状と、その二次元回路網中の近隣ノード間で、興奮性信号を相互に抑制する側抑制が重要な役割を果たす。このような二次元回路網は、一般には近隣画素を抵抗で接続した抵抗ネットワークで実現するのが一般的であるが、この錯視発生メカニズムでは、5画素程度以上離れた画素の電圧情報を用いて電圧分布を求めることが必要であるため、これをそのまま二次元抵抗ネットワークで実現しようとすると、画素間の配線が極めて複雑となる、いわゆる配線爆発の問題が生じ、現実のCMOSプロセスでのイメージセンサでの実現は現実的ではない。そこで、この電圧分布を求める回路構成として、アナログ処理構成とデジタル処理構成の両者での実現可能性を検討した。

まずアナログ処理構成としては、二次元回路網上の電圧分布を、抵抗ネットワークではなく、配線爆発の問題を回避するために隣接画素間の電圧を指数関数によって伝える構成要素を考案し、それによって構成される二次元回路網上の電圧分布が、錯視発生メカニズムで用いる電圧分布のよい近似となるようなパラメータの検討を行った。その結果、一次元回路網では指数関数パラメータの最適化によって精度よく近似が可能であることが示された(図4)。またこの手法の二次元回路網への拡張モデルを構築したが、このパラメータの最適結果は未解明であるため今後の課題としたい。

またデジタル処理構成においては、解像度の点で優位性の高い、列並列処理構成に基づく、錯視発生メカニズムのアルゴリズムの実現のための回路構成アーキテクチャの検討を行った。その結果、アルゴリズムを忠実に実装することは配線爆発の問題を引き起こすために実現困難であるが、列並列処理で

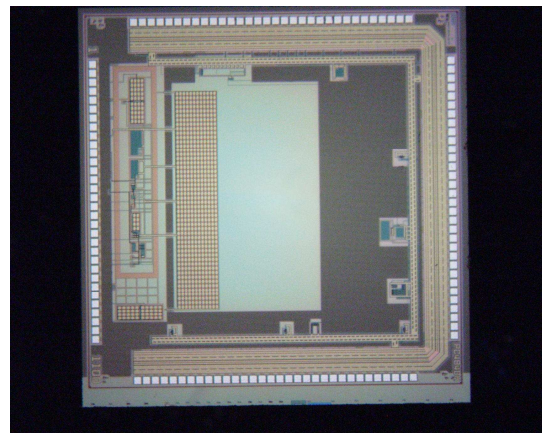


図4 隣接画素間の電圧を指数関数によって伝える回路の実装.

の実現への方策として、アルゴリズムの近似と最適化を行うことで実現可能であると考えられる。その詳細な検討は今後の課題としたい。

また両者の構成に基づいて、錯視発生メカニズムを統合したイメージセンサの実現に向けて、要素回路の試作と評価を行った。具体的にはフォトダイオードを含む受光回路、ラッチ型コンパレータ、およびデュアルポートSRAMの試作と特性評価を行い、正常動作を確認した。これらを統合した機能性イメージセンサの実現は今後の課題としたい。

## 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

[雑誌論文] (計6件)

- ① 秋田純一、画素ごとの独立な時間軸をもつ映像システムの可能性の基礎検討、映像情報メディア学会技術報告、査読無、Vol. 34, pp. 13-16, 2010
- ② 秋田純一、前田 唯、擬似的な不規則画素配置を持つ CMOS イメージセンサの試作と基礎的評価、映像情報メディア学会誌、査読有、Vol. 64, No. 3, pp. 413-415, 2010
- ③ 前田唯、秋田純一、擬似的な不規則画素配置によるジャギー解消効果の評価指標、映像情報メディア学会技術報告、査読無、Vol. 33, pp. 9-12, 2009
- ④ 前田義信、林 豊彦、加納慎一郎、塚田 章、活動電位を再現する電子回路ニューロンモデル研究からの考察、電子情報通信学会技術研究報告、査読無、Vol. 109, No. 279, MBE2009-70, pp. 47-50, 2009
- ⑤ 赤井恭祐、寺島義晴、塚田 章、FPGA を用いた錯視モデルの実時間処理について、電子情報通信学会技術研究報告、査読無、Vol. 108, No. 52, MBE2008-2, pp. 7-10, 2008.
- ⑥ 野手翔太、堂前圭祐、秋田純一、高速カメラと FPGA を用いた汎用列並列処理構成 Vision Chip エミュレータ映像情報メディア学会技術報告、査読無、Vol. 32, pp. 33-36, 2008

[学会発表] (計9件)

- ① 長田春風、新田真浩、秋田純一、塚田 章、順応機能をもつ網膜錐体モデルの CMOS 回路化、平成 22 年度日本生体医工学会北陸支部大会、2010. 12. 11、金沢大学 (石川県)
- ② M. Nitta, J. Akita, A. Tsukada, Adaptation of retinal cone with CMOS circuit, 17th Asian Symposium on

Ecotechnology, 2010. 11. 12, Unazuki International Hall (Toyama)

- ③ 青山健人、赤井恭祐、秋田純一、塚田 章、ヒト視覚系におけるマッハバンド発生機構の役割について、平成 22 年度電気関係学会北陸支部連合大会講演論文集、2010. 9. 11、福井高等専門学校 (福井県)
- ④ 新田真浩、秋田純一、塚田 章、網膜錐体における順応機構の CMOS 回路化、平成 22 年度電気関係学会北陸支部連合大会講演論文集、2010. 9. 11、福井高等専門学校 (福井県)
- ⑤ 金子怜史、久保田真仁、前田義信、林 豊彦、加納慎一郎、塚田 章、二段型 CPG 電子回路モデルの PF 層を除く簡約化について、生体医工学シンポジウム 2010、2010. 9. 10、北海道大学 (北海道)
- ⑥ Y. Maeda, J. Akita, A CMOS Image Sensor with Pseudorandom Pixel Placement for Clear Imaging, 2009 International Symposium on Intelligent Signal Processing and Communication Systems, 2009. 12. 7, Kanazawa Excel Hotel Tokyu (Ishikawa)
- ⑦ 赤井恭祐、秋田純一、塚田 章、GPU による錯視モデルの高速処理、平成 21 年度電気関係学会北陸支部連合大会、2009. 9. 12、北陸先端科学技術大学 (石川県)
- ⑧ 駒村優作、秋田純一、PSoC を用いたチップ簡易評価ボード、VDEC デザイナーズフォーラム 2009、2009. 6、北陸先端科学技術大学 (石川県)
- ⑨ 赤井恭祐、塚田 章、錯視モデルの FPGA 実装、平成 20 年度電気関係学会北陸支部連合大会、2008. 9. 13、富山大学 (富山県)

## 6. 研究組織

### (1) 研究代表者

塚田 章 (TSUKADA AKIRA)

富山高等専門学校・地域イノベーションセンター・教授

研究者番号：40236849

### (2) 研究分担者

秋田 純一 (AKITA JYUN-ICHI)

金沢大学・電子情報学系・准教授

研究者番号：10303265