

機関番号：52601

研究種目：基盤研究（C）

研究期間：2008～2010

課題番号：20500765

研究課題名（和文） 工業高専におけるシステム LSI 設計技術教育システムの開発

研究課題名（英文） HDL Logic Circuit Design Laboratory  
in Tokyo National College of Technology

研究代表者

鹿毛 哲郎 (KAGE TETSURO)

東京工業高等専門学校・電子工学科・教授

研究者番号：30390420

研究成果の概要（和文）：東京工業高等専門学校では、プログラマブル・ロジック・デバイスである FPGA (Field Programmable Gate Array) を用いた HDL 論理回路設計の教育に取り組んでいる。FPGA を用いると、HDL 設計した論理回路を実装して、その場で論理動作を検証・確認することができる。本報告では、東京高専電子工学科4年生の電子工学実験で行った HDL 設計の導入の実習実験、専攻科1年生に対する電気電子工学特別演習、卒業研究において組み込みプロセッサを使ったシステム LSI の試作開発の取り組みについて報告する。

研究成果の概要（英文）：HDL (Hardware Description Language) is essential for developing industrial LSI's. We have included an HDL logic circuit design laboratory in our experimental program for electronic engineering course students. Designed logic circuits by the students in HDL are configured on an FPGA (Field Programmable Gate Array) on the spot. The students have filled out questionnaires on HDL design experience. The paper reports our HDL logic circuit design laboratory, and tallies up the questionnaires.

交付決定額

(金額単位：円)

	直接経費	間接経費	合計
2008年度	1,900,000	570,000	2,470,000
2009年度	800,000	240,000	1,040,000
2010年度	500,000	150,000	650,000
年度			
年度			
総計	3,200,000	960,000	4,160,000

研究分野： LSI 設計技術

科研費の分科・細目： 科学教育・教育工学

キーワード： 工学教育、LSI 設計技術教育

## 1. 研究開始当初の背景

現在、大規模集積回路 (LSI) は、通信装置、コンピュータシステム、車載システムなど産業機器から、携帯電話、オーディオ機器、ゲ

ーム機器など民生機器まで幅広く組み込まれている。LSI の大規模・高集積化により、従来、プリント基板上に搭載して作られていたシステムが、一つのチップ上に実現できる時代になっ

てきている。このような LSI は、システム LSI (英名 SOC: System On a Chip) とよばれる。

LSI は、システム設計、機能設計、機能検証、論理設計、論理検証、回路設計、レイアウト設計、タイミング検証、テストなど多くの段階を経て開発される。またシステム LSI の開発では、信号の A/D・D/A 変換、音声・画像の圧縮・合成などのデジタル信号処理、通信プロトコルなど、デバイス、回路、論理から、信号処理まで必要となる。電機業界のみならず多くの産業分野で、このように幅広い技術を持った技術者が求められている。

## 2. 研究の目的

現在、工業高専で行われている技術教育は、標準部品を用いた基本的な動作原理・特性に関するハードウェアの教育が中心である。このハードウェア技術の上に、ハードウェアとソフトウェアが一体となったシステム LSI の設計技術、および各種 LSI 設計ツール (LSICAD) を駆使してシステム LSI を開発する技術力の育成が重要である。本研究テーマでは、工業高専のものづくり教育の一環として、時代の要請に応じた最新の LSI 設計技術を習得させるべくシステム LSI 設計教育システムの開発を目指す。

LSI は、システム設計、機能設計、機能検証、論理設計、論理検証、回路設計、レイアウト設計、タイミング検証、テストなど多くの段階を経て開発される。またシステム LSI では、信号の A/D・D/A 変換、音声・画像の圧縮・合成などのデジタル信号処理、通信プロトコルなど、デバイス、回路から、論理、機能システムまでの幅広い開発が必要となる。

これを実現するためには、LSI 設計の上位レベルから下位までの設計フローの体系化、各設計レベルでの設計技術の確立、および各種アルゴリズムの設計資産である IP(Intellectual Property) の再利用法などの設計技術を具体化が必要である。このように本研究では、LSI の回路・論理から機能システムまで、一貫したフローで LSI 設計を行うシステム LSI 設計教育環境を構築し、工業高専においてシステム LSI の

設計教育を実現することを目的とする。

## 3. 研究の方法

システム LSI の設計は多くの要素からなるため、本研究では3段階のステップを経てシステム LSI 設計の教育環境の構築を行う： まず最初の1年で、各教育機関でのシステム LSI 設計教育事例、および実際のシステム LSI 設計環境を調査し、システム LSI 設計環境を立ち上げる。2年目は、おもにハードウェア記述言語による論理設計環境を構築する。3年目に2年目に行った論理設計およびその論理設計資産である IP を活用して複雑な機能を持つシステム LSI 設計環境を実現する。

### (1). LSI 設計教育の取り組み事例の調査

LSI 設計教育は、おもに大学などにおいていくつか取り組まれている。それらの事例について、LSI の設計教育の方法、長所、問題点を調査する。さらに大学に比べて教育の規模、資金、スタッフにおいて弱小な工業高専において LSI 設計教育を行うときの問題点・課題を具体的に調査する。

### (2). LSI 論理設計法の調査

LSI 設計の上位レベルである論理設計法のフローの調査を行う。論理設計環境として、現在業界では FPGA(Field Programmable Gate Array) など PLD(Programmable Logic Array)が増えつつある。一般にFPGA/PLDと言ってもXilinx社、Altera社などいくつかの実現方式とそのため設計フローがある。このため教育上の視点から、工業高専で行うのに適した論理設計環境を調査する。

またシステム LSI 開発のため、学生はハードウェア記述言語 HDL(Hardware Description Language)による論理設計法を習得する必要がある。そこでハードウェア記述言語 HDL による論理設計の教育方法について調査検討する。

### (3). 論理設計フローの構築

調査結果に基づいて、試行的に FPGA/PLD 実装プリント基板システムを導入して、論理設計環境を立ち上げる。LSI 論理設計では、ハードウェア記述言語 HDL により論理回路記述、論理検証のためのテストベクトルの生成、論理シミュレーション、論理回路記述から実際の論理ゲート回路を生成する論理合成、論理合成した論理回路を PLD 上にダウンロードすることが必要である。これらの各ステップを試行し、工業高専での教育に適した LSI 論理設計フローを確立する。

これらの試行評価に基づいて、実際にシステム LSI 設計教育システムを提供するためのパソコンおよび FPGA/PLD ボードシステムの必要セットを導入する。(3) で選定したパソコンおよび FPGA/PLD ボードシステムは、年度末に購入し、来年度早々から使用できるように配置するものとする。

#### 4. 研究成果

##### (1) LSI 設計環境

論理回路の設計記述の言語 HDL として、ここでは半導体業界で広く使われている Verilog-HDL を用いる。HDL は対象となるデジタル回路をブラックボックスとして、ソフトウェア開発のプログラミング言語のように、入力変数、出力変数を定義し、論理構造もしくは論理動作を記述する。記述した Verilog-HDL コードは、シミュレーションにより高速に論理検証した後、さらに論理合成ツールにより自動的に論理回路を生成することができる。

LSI の実施形式の一つであるプログラマブル・ロジック・デバイス (PLD) は、アーキテクチャによって CPLD (Complex PLD) と FPGA (Field Programmable Gate Array) がある。PLD はユーザが現場で論理をカスタマイズすることができる。論理をその場で書き換えることができるという特徴は、自分で試行錯誤して習得するという教育の場においても大きな利点である。

FPGA を用いた HDL 論理回路設計に、ALTERA 社の Cyclone II FPGA スタータ開発キット [2] を使用する。このキットは Cyclone II FPGA を

搭載した DE1 Board、デザイン・ソフトウェア Quartus II、およびエンベデッドプロセッサ・デザインスイートが含まれている。

近年の FPGA の規模の増大にともない、FPGA 内にエンベデッド・プロセッサを構築してハードウェアとソフトウェア (HW/SW) が協調した設計が可能になっている。HW/SW 協調設計によると、ハードウェアの高速性とソフトウェアの柔軟性を組み合わせた複雑な機能を持ったシステム LSI を実現することができる。

##### (2) 本科電子工学実験Ⅲでの実習実験

電子工学科 4 年生の学生に対して、「電子工学実験Ⅲ」の一つの実験テーマとして HDL 論理回路設計の実験実習を行なった。学生 46 名を 3 班に分け、4 時間/回×2 回=8 時間の実験時間を割いた。

実習課題として、基本的な組み合わせ回路である 4 ビット全加減算器を設計する。全加減算器にトグルスイッチで 2 進数を入力すると、2 進 16 進変換された出力が 7 セグメント・ディスプレイに表示される。最終的に学生全員が全加減算器回路を正しく動作させることができた。

##### (3) 専攻科特別実験での実習実験

専攻科学生に対する電気電子工学特別実験の選択テーマの 1 つとして、FPGA 論理回路設計を行なった。時間数は、5 時間/週×6 週=30 時間である。

ここでは実際的な順序回路設計として、分周回路、10 秒カウンタ、デコーダを階層設計して時間計数タイマーを動作させる。順序回路では、HDL で記述した論理回路の検証を行うためのテストベンチを作成し、論理シミュレーションで論理検証を行った。

##### (4) 卒業研究での試作開発

デジタル信号処理を応用したシステム LSI では、高速な信号データの処理とともに複雑なフローの制御が必要となる。近年、FPGA 内にプロセッサを構築し、HDL 設計のハードウェアとプロセッサによるソフトウェア処理を組み合わせた設計が行なわれている。

本科卒業研究において、FPGA のエンベデッド・プロセッサを使ったサウンド処理システムを試作開発した。本システムは、SD カードから読み込んだサウンドデータをリバーブ処理（減衰率や遅延時間は再生中可変）してスピーカ出力する。このシステムの作成には、プロセッサやマクロモジュールの生成、カスタムコンポーネントの HDL 設計、信号処理のソフトウェア記述などを行なった。

#### (5) 実験実習アンケート

HDL 記述設計の実験実習を行った学生に対してアンケート調査を行った。本実験実習は進行中であり、アンケート回収数は 37 人中で 31 件であった。

アンケート項目は、(a)FPGA 設計への興味、(b)FPGA の原理の理解、(c)HDL 設計記述の理解、(d)Quartus-II 手順の理解などである。

また評価方法は、「興味／理解」について 5 段階で評価を求めた（5：おおいにあり、4：かなりあり、3：多少あり、2：あまりなし、1：ほとんどなし）。

アンケートの集計結果を、次図にまとめる。さらに、自由記述回答では、「もっと繰り返し製作してみたい」、「もっと幅広いことがやってみたい」、「あまり理解できなかった」などの声があった。

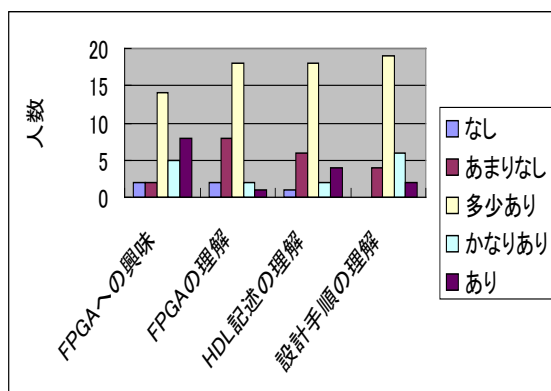


図 HDL 設計実習実験のアンケート結果

以上まとめると、HDL 論理回路設計教育として、(1) 本科で基本的な組み合わせ回路設計、(2) 専攻科で順序回路設計、(3) 卒業研究としてシステム LSI の開発試作を行なった。この

ように、工業高専においてシステム LSI 設計環境を確立し、本科、専攻科、卒業研究の各教育段階において、システム LSI 設計教育を実施することができた。今後、体験レベルから実質的な論理回路設計、さらにはシステム動作の設計技術への展開が望まれる。

#### 5. 主な発表論文等

(研究代表者、研究分担者及び連携研究者には下線)

〔雑誌論文〕(計 1 件)

① 鹿毛哲郎、大塚友彦、“東京高専における HDL 論理回路設計教育の取り組み”東京高専研究報告、査読無、第 40 号(2)号、pp. 55-58、2009 年

〔学会発表〕(計 2 件)

① 鹿毛哲郎、大塚友彦、“ハードウェア設計記述言語による論理回路設計教育の取り組み”、日本工学教育協会、平成 21 年度工学・工業教育研究講演会講演論文集、pp. 482-483、平成 21 年 8 月 9 日、於名古屋大学全学教育棟本館、

② 鹿毛哲郎、“FPGA を用いた論理回路設計教育の取り組み”、日本工学教育協会、平成 22 年度工学・工業教育研究講演会講演論文集、pp. 400-401、平成 22 年 8 月 21 日、於東北大学川内北キャンパス

〔図書〕(計 0 件)

〔産業財産権〕

○出願状況(計 0 件)

名称：  
発明者：  
権利者：  
種類：  
番号：  
出願年月日：  
国内外の別：

○取得状況(計 0 件)

名称：  
発明者：  
権利者：  
種類：  
番号：  
取得年月日：  
国内外の別：

〔その他〕  
ホームページ等

## 6. 研究組織

### (1) 研究代表者

鹿毛 哲郎 (KAGE TETSURO)  
東京工業高等専門学校・電子工学科・教授  
研究者番号：30390420

### (2) 研究分担者

大塚 友彦 (OHTSUKA TOMOHIKO)  
東京工業高等専門学校・電子工学科・教授  
研究者番号：80262278

小池 清之 (KOIKE KIYOYUKI)  
東京工業高等専門学校・電子工学科・教授  
研究者番号：20283038

柚賀 正光 (YUGA MASAMITSU)  
東京工業高等専門学校・電子工学科・教授  
研究者番号：40123997

青木 宏之 (AOKI HIROYUKI)  
東京工業高等専門学校・電子工学科・教授  
研究者番号：20249759