

令和 6 年 6 月 14 日現在

機関番号：82626
研究種目：基盤研究(B)（一般）
研究期間：2020～2022
課題番号：20H02214
研究課題名（和文）次世代コンピューティング技術構築に向けた高速サブバンド間遷移不揮発メモリの開発

研究課題名（英文）Development of high-speed nonvolatile memory using intersubband transitions for next-generation computing technology

研究代表者
永瀬 成範（NAGASE, Masanori）

国立研究開発法人産業技術総合研究所・エレクトロニクス・製造領域・主任研究員

研究者番号：80399500
交付決定額（研究期間全体）：（直接経費） 13,800,000円

研究成果の概要（和文）：ピコ秒オーダーで動作可能な高速不揮発メモリの実現に向けて、窒化ガリウム系共鳴トンネルダイオード（GaN系RTD）でのサブバンド間遷移を用いた高速不揮発メモリの研究を行った。GaN系RTDの新たな設計方法の構築及び結晶成長技術の改善により、Si(111)基板上で良好な不揮発メモリ動作を実現することに成功した。また、得られた結果とGaN系RTDを用いた不揮発メモリの動作原理をもとに、更なる不揮発メモリ特性改善に向けた設計指針を示した。

研究成果の学術的意義や社会的意義

IoT社会を支えるコンピューターの低消費電力化に向けて、超高速かつ低消費電力で動作可能な不揮発メモリの実現が期待されている。本研究は、その候補となる不揮発メモリの実現の可能性を示したものである。また、本研究で得られた窒化物半導体に関する知見や技術は、他の窒化物半導体デバイスの進展にも寄与できる可能性があることから、学術的にも社会的にも意義がある。

研究成果の概要（英文）：High-speed nonvolatile memory using intersubband transitions in GaN-based resonant tunneling diodes (GaN-based RTDs) was studied to realize a high-speed nonvolatile memory operating at picosecond time scales. Nonvolatile memory operations were successfully achieved on Si(111) substrates by constructing a new design method for GaN-based RTDs and improving crystal growth techniques for GaN-based RTDs. In addition, guidelines for realizing higher-performance nonvolatile memory characteristics were shown based on the obtained results and an operation mechanism of nonvolatile memory using GaN-based RTDs.

研究分野：半導体工学

キーワード：窒化物半導体 共鳴トンネルダイオード 量子井戸 サブバンド間遷移現象 超高速情報処理

科研費による研究は、研究者の自覚と責任において実施するものです。そのため、研究の実施や研究成果の公表等については、国の要請等に基づくものではなく、その研究成果に関する見解や責任は、研究者個人に帰属します。

1. 研究開始当初の背景

IoT 社会の実現に向けて、情報通信機器を支えるコンピューターの低消費電力化が期待されている。その解決法の一つとして、不揮発メモリを用いることで、コンピューターの真の動作時以外は電源を遮断し、待機電力を低減するノーマリーオフコンピューティング技術の実現が期待されている [K. Ando et al., *J. Appl. Phys.* **115**, 172607 (2014) (Invited). T. Nakata and H. Nakamura, *Normally-Off Computing* (Springer, Tokyo, 2017) 1st ed.]. しかし、この技術を実現するには、現在のコンピューターのメインメモリや L1, L2 キャッシュ等で使用されている揮発性メモリ (DRAM や SRAM) と同等なスピードを持つ不揮発メモリを実現する必要がある。そのため、MRAM (磁気抵抗変化型メモリ)、STT-MRAM (スピン注入磁化反転型メモリ)、ReRAM (抵抗変化型メモリ)、PCRAM (相変化型メモリ) 等の様々な不揮発メモリの研究開発が精力的に行われている。そして、その結果、メインメモリや L2 キャッシュ等へ適用可能な不揮発メモリの実現の見通しが立ってきていた。しかし、L1 キャッシュやレジスタ等に適用可能な SRAM と同等なスピードを持つ不揮発メモリ、いわゆる、ピコ秒オーダーで動作可能な高速な不揮発メモリの実現の見通しは、立っていなかった。その候補の一つとして、窒化ガリウム系共鳴トンネルダイオード (GaN 系 RTD) で生じるフェムト秒オーダーのサブバンド間遷移現象を用いることで、高速な不揮発メモリを実現することを目標とした。

2. 研究の目的

本研究では、GaN 系 RTD でのサブバンド間遷移現象を用いた高速不揮発メモリの実現及び実用化において重要となる結晶成長技術と微細化技術を確立することを目的として研究を行った。以下に、その具体的な目標を示す。

(1) GaN 系 RTD を用いた不揮発メモリは、これまで、窒化物半導体と親和性の高いサファイア(0001)基板上に作製してきた。しかし、Si デバイスや他の不揮発メモリとのハイブリット集積化や低コスト化に有利と考えられる Si(111)基板上に、GaN 系 RTD を用いた不揮発メモリを作製することを目標とした。

(2) 高密度化および低消費電力化に向けて、メモリの微細化技術を構築することを目指した。特に、微細化に伴う不揮発メモリ特性の劣化の有無を調べることで、将来的に、L1 キャッシュやレジスタ等に適用されている SRAM と同等なセルサイズまで微細化できるかを明らかにすることを目標とした。

3. 研究の方法

(1) Si(111)基板上への GaN 系 RTD の作製技術の確立

Si(111)基板は、GaN 系 RTD の結晶成長用基板としてこれまで用いてきたサファイア(0001)基板と比べると、窒化物半導体と格子定数や熱膨張係数での差が大きい。そのため、Si(111)基板上に GaN 系 RTD を作製した場合、量子井戸構造の膜厚ずれ、ヘテロ界面の劣化、貫通転位密度の増大等によって、不揮発メモリ特性が劣化することが予想された。このような特性劣化を回避するために、①GaN 系 RTD 設計法の改善と量子井戸構造の最適化、②GaN 系 RTD の GaN/AlN ヘテロ界面形成技術の改善、及び、③Si(111)基板と窒化物半導体の格子定数差及び熱膨張係数差によって発生する結晶歪を回避するための結晶成長技術を確立することを目指した。

(2) メモリ微細化技術の確立

代表的な SRAM (種類 : 7 nm 6T-SRAM、面積 : 0.027~0.05 μm^2) と同等なセルサイズで、不揮発メモリ動作を実現するには、直径 100~200 nm 前後の微細メサ構造を有する GaN 系 RTD を作製する必要があった。このために、電子ビーム露光と ICP エッチングを用いたナノメートルオーダーの微細メサ構造の形成技術、メサ微細化に伴うコンタクト抵抗増大の抑制技術、安定動作化に不可欠な微細メサ構造に対するパッシベーション技術、及び、重ね合わせ露光による電極作製技術を確立することを目指した。

4. 研究成果

(1) GaN 系 RTD の新たな設計方法の構築と最適化

窒化物半導体特有の自発分極及びピエゾ分極を取り入れ、また、ポアソン方程式を用いた GaN 系 RTD のバンド構造及び電流電圧特性の新たなシミュレーション技術を構築した。これをもとに、GaN 系 RTD を用いた不揮発メモリの書き込み電圧 (V_{write}) 及び消去電圧 (V_{erase}) の構造パラメーター依存性を調査にした。その結果、 V_{write} 及び V_{erase} は、GaN 系 RTD の井戸層及びバリア層及びスペーサー層の厚み、及びそれらの厚みや組成によって決まる GaN 系 RTD の各層での内部電界、エミッタ側スペーサー層に発生する 2 次元電子ガス、エミッタ層及びコレクタ層のフェルミ準位によって、複雑に変化することがわかった。そして、これまで得られた実験データをより良く説明することに成功した。これらの成果は、学術論文誌 [M. Nagase et al., *Phys. Status Solidi A* **218**, 2000495 (2021)] で報告した。また、このシミュレーション結果をもとに、Si(111)基板上へ作製するための GaN 系 RTD 構造を決定した。

(2) GaN/AlN ヘテロ界面改善とメモリ ON/OFF 比の増大

これまで、GaN 系 RTD の量子井戸構造を形成するには、エミッタ及びコレクタ電極層及びコンタクト層等の形成と同じく、窒素と水素による混合キャリアガスを用いてきたが、窒素のみのキャリアガスと微量な trimethylindium (TMI) の添加 (TMI サーファクタント) を用いることを検討した。その結果、量子井戸構造の GaN/AlN ヘテロ界面で発生しやすいピット状の結晶欠陥が抑制され、より高品質な量子井戸構造を形成することに成功した。また、この改善により、従来よりも 20 倍以上高い ON/OFF 比 (>600) の不揮発メモリ動作を実現することに成功した。また、量子井戸構造中のピット状欠陥及び貫通転位の低減によって、メモリ ON/OFF 比が 20 倍以上向上するという実験事実から、本不揮発メモリ動作が、結晶欠陥への電子トラップに起因するものではなく、量子井戸でのサブバンド間遷移と電子蓄積効果に起因していることを、改めて確認することに成功した。また、これらの成果は、学術論文誌 [M. Nagase et al., *Semicond. Sci. Technol.* **38**, 045011 (2023)] で報告した。

(3) Si(111)基板上に作製した GaN 系 RTD の不揮発メモリ特性の評価

Si(111)基板と窒化物半導体の格子定数差と熱膨張係数差によって発生する GaN 系 RTD の結晶歪を緩和する方法として、GaN 系 HEMT や LED を Si(111)基板上に作製するために、これまで開発してきた低温成長 AlGaIn (LT-AlGaIn) 層と AlN 層を用いた歪緩和技術 [T. Takahashi et al., *The International Workshop on Nitride Semiconductors*, 2012, TuP-GR-15] を用いることを検討した。

この歪緩和技術と、窒素キャリアガスと TMI サーファクタントを用いた GaN/AlN ヘテロ界面改善技術を組み合わせることで、GaN/AlN 系 RTD を 4 インチの Si(111)基板上に作製した。その結果、ピット状の結晶欠陥や貫通転位密度の少ない GaN/AlN ヘテロ界面を形成することに成功した (図 1)。

また、 $25 \times 25 \mu\text{m}^2$ の電極構造を作製し、不揮発メモリ特性を評価した結果、ON/OFF 比 >440、高速スイッチング時間 (τ_{sw}) = 9 ns (\equiv 装置時間分解能) などの良好な不揮発メモリ動作を、Si(111)基板上においても実現することに成功した (図 2)。また、図 2 は、結晶欠陥からの電子放出時間 (ms \sim μs オーダー) よりも高速なパルス電圧を用いて、不揮発メモリ動作が実現されていることを示している。即ち、本不揮発メモリ動作が、結晶欠陥への電子トラップに起因するものではなく、量子井戸でのサブバンド間遷移と電子蓄積効果に起因していることを支持する結果である。更なる高性能化のためには、貫通転位の低減や量子井戸構造の最適化などが必要であるが、GaN 系 RTD のサブバンド間遷移現象を用いることで、ピコ秒オーダー動作の高速不揮発メモリを実現できる可能性を示した。

また、これらの成果を、2022 年秋季応用物理学会学術講演会で発表した結果、第 20 回応用物理学会 Poster Award を受賞することに成功した。

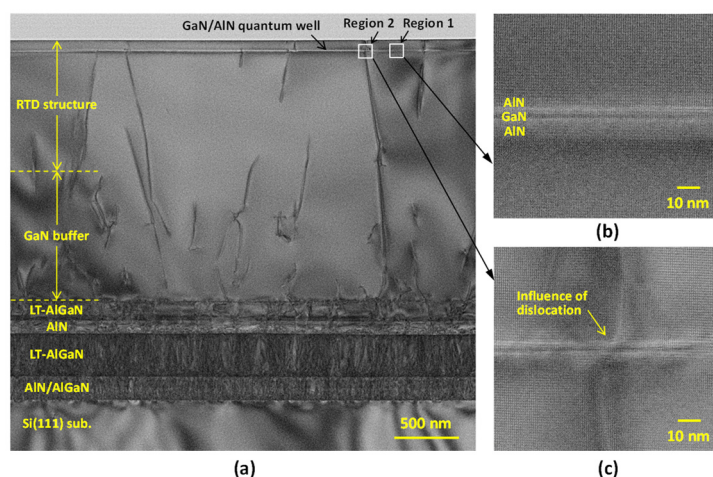


図 1 Si(111)基板上に作製した GaN/AlN RTD の断面 TEM 像. (a)全体像. (b)量子井戸構造. (c)貫通転位の影響. Reproduced with permission from Nagase et al., *J. Appl. Phys.* **135**, 145704 (2024). Copyright 2024 Author(s), licensed under a Creative Commons Attribution (CC BY) License.

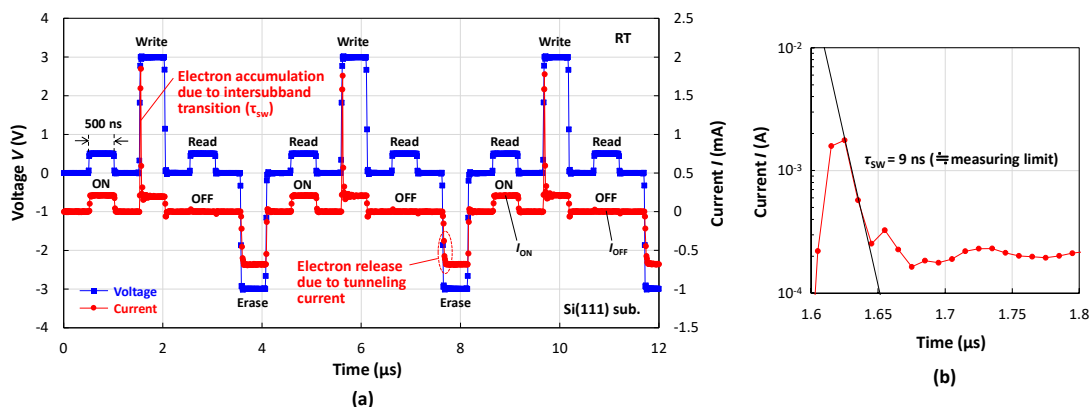


図 2 (a)Si(111)基板上に作製した GaN/AlN RTD による不揮発メモリ動作. (b)サブバンド間遷移現象によるスイッチング時間 (τ_{sw}) の評価. M. Nagase et al., presented at the 83rd JSAP Autumn Meeting (The Japan Society of Applied Physics, 2022), 20p-P04-6.

(4) エンデュランス特性評価と更なる安定動作化に向けた設計指針の検討

Si(111)基板上に作製した GaN 系 RTD の不揮発メモリ特性のエンデュランス特性の評価を行った。その結果、図3に示すように、高い ON/OFF 比 (>50) で、 10^3 サイクルのエラーフリー動作を実現できることを確認した (I_{OFF} を $V_{read}=+0.5$ V で測定した場合には、ON/OFF 比 >150 となるが、エンデュランス特性評価装置の最小電流測定値を考慮し、 I_{OFF} を $V_{read}=+2$ V で測定した)。しかし、同じ測定を複数回繰り返すと、即ち、サイクル数を増加していくと、消去動作のエラーや I_{OFF} の変動が起こった。また、ON/OFF 比とエラーフリー動作を実現できるサイクル数には、トレードオフの関係があることがわかった。これらの実験結果と GaN 系 RTD を用いた不揮発メモリの動作メカニズムから、エラー動作や I_{OFF} の変動の原因を調査した結果、AIN バリア層の欠陥準位を介した電子リーク現象による量子井戸内部の蓄積電子密度の変動に起因していることがわかった。これらの成果は、学術論文誌 [M. Nagase et al., *J. Appl. Phys.* **135**, 145704 (2024)] で発表した。また、更なるメモリの安定動作化と高性能化を目指して、新たな量子井戸構造を検討した。窒化物半導体の自発・ピエゾ分極に伴う GaN 系 RTD のポテンシャル傾斜及び窒化物半導体の欠陥準位のバンドギャップ依存性などを用いることで、AIN バリア層の欠陥準位を介した電子リーク現象を抑制可能な量子井戸構造を検討し、また、特許出願を行った。

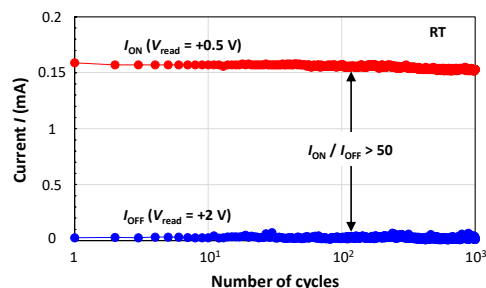


図3 エンデュランス特性の評価. Reproduced with permission from Nagase et al., *J. Appl. Phys.* **135**, 145704 (2024). Copyright 2024 Author(s), licensed under a Creative Commons Attribution (CC BY) License.

(5) メモリ微細化技術の確立

電子ビーム露光及び ICP エッチング技術を用いることで、直径 300 nm の微細メサ構造を形成することに成功した。さらに、SiN パッシベーション成膜技術や電子ビーム露光装置とマスクレス露光装置を用いた重ね合わせ技術によって、電極構造を作製する技術などを構築した。しかし、新型コロナウイルスの影響によって計画通りに実験を進めることが困難であったことや、また、最終年度に、より安定動作化や高性能化を期待できる新たな量子井戸構造を考案し、その特許出願などを優先したことから、最終目標としていた直径 100~200 nm 前後の微細メサ構造を有する GaN 系 RTD の作製、および不揮発メモリ動作の確認までには至らなかった。しかし、今後も本研究を継続していく予定であるため、本研究課題終了後に、速やかにメモリの微細化を実現するとともに、新たな量子井戸構造を用いて、更なるメモリの高性能化を実現したいと考えている。

(6) 今後の予定

近年、TSMC や Intel 等の世界的半導体メーカーによって、チップレベルやウェハレベルでの 3 次元集積化技術開発が急速に進められ、そして、SRAM と高速ロジック回路を 3 次元集積化する技術も確立されつつある [1,2]。上記技術は、本研究の最終目標である本不揮発メモリと Si デバイス等とのハイブリット集積化およびコンピューティング技術応用を可能にしてくれる技術であることから、本研究課題を通じて得られた知見や技術をもとに、本不揮発メモリの更なる高性能化を目指していきたいと考えている。また、SRAM の代替となる高速不揮発メモリを FPGA に搭載し、低消費電力な脳型コンピューティング技術を実現する研究も進められている [3]。脳型コンピューティング技術は、現在急速に進展している生成 AI に対して有効な処理技術であるため、本不揮発メモリの新たな応用技術として検討していきたいと考えている。

<引用文献>

- [1] C. C. Hu et al., “3D multi-chip integration with system on integrated chips (SoIC),” in *Symposium on VLSI Technology* (IEEE, 2019), pp. 20–21.
- [2] A. Elsherbini, et al., “Enabling next generation 3D heterogeneous integration architectures on intel process,” *IEDM Technical Digest* (IEEE, 2022), pp. 631–634.
- [3] Masakazu Aono, *Atom Switch -From Invention to Practical Use and Future Prospects-* (Springer, Switzerland, 2020) 1st edition.

5. 主な発表論文等

〔雑誌論文〕 計3件（うち査読付論文 3件/うち国際共著 0件/うちオープンアクセス 2件）

1. 著者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki	4. 巻 135
2. 論文標題 Nonvolatile memory operations using intersubband transitions in GaN/AlN resonant tunneling diodes grown on Si(111) substrates	5. 発行年 2024年
3. 雑誌名 Journal of Applied Physics	6. 最初と最後の頁 145704-1~12
掲載論文のDOI（デジタルオブジェクト識別子） 10.1063/5.0198244	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

1. 著者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki	4. 巻 38
2. 論文標題 Enhancement of nonvolatile memory characteristics caused by GaN/AlN resonant tunneling diodes	5. 発行年 2023年
3. 雑誌名 Semiconductor Science and Technology	6. 最初と最後の頁 045011-1~12
掲載論文のDOI（デジタルオブジェクト識別子） 10.1088/1361-6641/acbaf8	査読の有無 有
オープンアクセス オープンアクセスとしている（また、その予定である）	国際共著 -

1. 著者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki	4. 巻 218
2. 論文標題 Growth and Characterization of GaN/AlN Resonant Tunneling Diodes for High Performance Nonvolatile Memory	5. 発行年 2021年
3. 雑誌名 physica status solidi (a)	6. 最初と最後の頁 2000495-1~7
掲載論文のDOI（デジタルオブジェクト識別子） 10.1002/pssa.202000495	査読の有無 有
オープンアクセス オープンアクセスではない、又はオープンアクセスが困難	国際共著 -

〔学会発表〕 計5件（うち招待講演 0件/うち国際学会 1件）

1. 発表者名 Nagase Masanori、Takahashi Tokio、Shimizu Mitsuaki
2. 発表標題 Characterization of Nonvolatile Memory Operations Using GaN/AlN Resonant Tunneling Diodes Fabricated on SOI Substrate
3. 学会等名 Compound Semiconductor Week 2023 (The 49th International Symposium on Compound Semiconductors/The 34th International Conference on Indium Phosphide and Related Materials) (国際学会)
4. 発表年 2023年

1. 発表者名 永瀬 成範、高橋 言緒、清水 三聡
2. 発表標題 GaN/AlN共鳴トンネルダイオードを用いた不揮発メモリのエンデュランス特性の評価
3. 学会等名 2024年第71回応用物理学会春季学術講演会
4. 発表年 2024年

1. 発表者名 永瀬 成範、高橋 言緒、清水 三聡
2. 発表標題 Si(111)基板上に作製したGaN/AlN共鳴トンネルダイオードの不揮発メモリ特性の評価
3. 学会等名 2022年第83回応用物理学会秋季学術講演会
4. 発表年 2022年

1. 発表者名 永瀬 成範、高橋 言緒、清水 三聡
2. 発表標題 Si(111)基板上へのGaN/AlN共鳴トンネルダイオードの作製
3. 学会等名 2022年第69回応用物理学会春季学術講演会
4. 発表年 2022年

1. 発表者名 永瀬 成範、高橋 言緒、清水 三聡
2. 発表標題 GaN/AlN共鳴トンネルダイオードを用いた不揮発メモリ特性のON/OFF比増大
3. 学会等名 2021年第68回応用物理学会春季学術講演会
4. 発表年 2021年

〔図書〕 計0件

〔出願〕 計1件

産業財産権の名称 共鳴トンネルダイオード素子及び不揮発性メモリ	発明者 永瀬 成範、高橋 言 緒、清水 三聡	権利者 国立研究開発法 人産業技術総合 研究所
産業財産権の種類、番号 特許、特願2024-038382	出願年 2024年	国内・外国の別 国内

〔取得〕 計0件

〔その他〕

産業技術総合研究所 エレクトロニクス・製造領域 電子光基礎技術研究部門ホームページ URL: https://unit.aist.go.jp/riaep/

6. 研究組織

	氏名 (ローマ字氏名) (研究者番号)	所属研究機関・部局・職 (機関番号)	備考
研究協力者	高橋 言緒 (TAKAHASHI Tokio)		
研究協力者	清水 三聡 (SHIMIZU Mitsuaki)		

7. 科研費を使用して開催した国際研究集会

〔国際研究集会〕 計0件

8. 本研究に関連して実施した国際共同研究の実施状況

共同研究相手国	相手方研究機関
---------	---------